



04780 서울시 성동구 성수이로7길 27 서울숲코오롱디지털타워2차 10층

TEL. 02)3431-2442(대표) FAX. 02)2117-0017

www.tsne.co.kr

문 서 번 호 : 제 201905-1301호

수 신 :

발 신 : (주)태성에스엔이

제 목 : 제6회 태성에스엔이 전기전자-반도체/PCB 세미나 안내

1. 귀사의 무궁한 발전을 기원합니다.
2. (주)태성에스엔이에서는 반도체 패키지/PCB 시스템의 개발 효율성을 높이기 위한 방안을 제고하고 설계 이론과 해석 사례를 제시하는 '제6회 전기전자-반도체/PCB 세미나'를 개최합니다.
3. 행사 일정은 아래와 같으며 상세 일정은 홈페이지를 통해 확인하실 수 있습니다.

[자세히보기](#)

*별첨1. 상세 아젠다

----- 아 래 -----

가. 행 사 명 : 제6회 태성에스엔이 전기전자-반도체/PCB 세미나
나. 일 시 : 2019년 6월 18일(화) 9:30~17:00
다. 장 소 : 코엑스 컨퍼런스룸(남) 308호
라. 주 최 / 협 력 : (주)태성에스엔이 / 모아소프트, 펜타큐브, 휴원
마. 참 가 비 : 무료
바. 문 의 : 마케팅팀 박미란 사원(mrpark@tsne.co.kr / 02-2117-0033)

주식회사 태성에스엔이
대표이사 김지용



별첨1. 상세 아젠다

Time	내 용	
9:30~10:00	접수	
10:00~10:10	인사말 심진욱 기술본부장 (태성에스엔이)	
10:10~11:00	Keynote : 시스템 반도체 개발 환경의 New Trend - 설계에서 생산까지 안기현 사무국장 (한국반도체연구조합) -설계, 검증, 제조, 그리고 Test로 이루어진 시스템 반도체 개발 과정 및 환경을 각 단계별로 설명하고 이에 따른 새로운 기술 발전 동향 및 최근 회자되고 있는 정부의 관련 정책을 조망한다.	
11:00~11:50	태성에스엔이가 알려주는 ANSYS CPS(Chip-Package-System) Solution 정원영 박사 (태성에스엔이) -5G와 자율자동차를 구현하는데 필수적인 Cjip, Package, 그리고 PCB를 포함한 System을 해석하고 분석하는 ANSYS 기반 Simulation 방법을 소개한다.	
11:50~12:30	RTL2GDS Low Power Convergence for CPS Designs 한은실 박사 (태성에스엔이) -점점 작아지고, 빨라지고, 집적도가 높아지는 Chip으로 인해 반도체의 효율과 신뢰성에 대한 요구가 커지고 있다. IC 설계는 더이상 Single Physics 해석을 넘어 Multiphysics 또는 System 해석으로 확대되어야 한다. 본 발표는 IC 설계에서 시스템 해석까지 왜 그리고 어떻게 CAE를 활용할 것인가에 대하여 소개하는 내용이다.	
12:30~13:40	점심 식사	
	Track A - Case Study	Track B - Tutorial
13:40~14:20	고속/고성능 디지털 설계 개발자를 위한 전원망(PDN) 설계 제갈원광 대표 (펜타큐브) -전력망 설계의 기본 개념과 PCB에서 전력망을 설계할 때 고려해야 하는 사항에 대해 살펴본다.	안테나 및 필터 통신 시스템 이론 및 설계 기초 어플리케이션 최영수 과장 (태성에스엔이) -안테나와 필터의 기본 이론에 대하여 설명하고 HFSS를 이용해 다양한 Application별 설계 방법을 알아본다.
14:20~14:50	Robust ESD Network Design Methodology for Chip Protection 변중혁 수석 (DB하이텍) -IC 제조의 선폭과 공정수가 줄어 들면서 chip level ESD는 더욱 민감해지고 약해진다. ESD issue 및 문제 해결을 위한 ESD 보호 설계 및 진단 기술을 소개한다.	EMI/EMC 기초 이론 및 분석 적용 방법 김지원 박사 (태성에스엔이) -전자기기의 동작 주파수와 휴대성을 위한 집적도 증가로 인하여 EMI/EMC 검증이 필수 과정이 되고 있다. 본 세션에서는 분석의 필요성 및 기초 이론을 설명하고, ANSYS 전자기장 시뮬레이션 툴을 이용한 분석 방법을 소개한다.
14:50~15:30	고속 채널의 빠르고 정확한 성능 분석을 위한 ANSYS의 Eye-diagram 솔루션 조재용 수석 (휴원) -ANSYS HFSS, Siwave, Designer등의 시뮬레이터를 이용한 고속 채널의 주파수/시간 영역 통합 검증 절차를 설명한다.	PCB 최적 설계 시 하우징을 고려한 열해석 Workflow 안영규 과장 (태성에스엔이) -AEDT(ANSYS Electronics Desktop)을 통해 전기/전자제품을 개발하는 과정에서 필수적으로 고려해야 하는 열 관리에 대한 최적화된 시뮬레이션 프로그램 활용 방법을 알아본다.
15:30~15:50	Break	
15:50~16:20	Partial S-Parameter 추출을 통한 반도체 테스트 소켓 분석 사례 박유순 대리 (프로젤) -GND Plane의 영향을 많이 받게되는 반도체 테스트 소켓은 짧은 길이로 인해 정확한 시뮬레이션과 측정이 요구 된다. 이런 문제를 De-embedding을 통해 Partial S-Parameter를 추출하여 해결한 사례를 소개한다.	PCB의 고장 요소 분석을 통한 M2M 신뢰성 확보 최정구 팀장 (모아소프트) -PCB 시스템은 산업 전반에 걸쳐 시스템 운용 또는 제어를 위해 사용되는 만큼 PCB 시스템의 신뢰성 검토는 곧 산업 전반의 신뢰성을 검토하는 것이며 해석으로 시스템의 수명을 추정할 수 있음을 의미한다. 본 세션에서는 PCB 시스템의 고장 요소 파악과 Ansys(FEM)를 적용한 해석 방법, 이론 및 신뢰성 해석 사례를 중점으로 알아본다.
16:20~17:00	PKG/PCB 공정과 운영 조건에 따른 구조 해석 방법 및 사례 연구 윤진환 부장 (태성에스엔이) -PKG/PCB 공정에서 다양한 원인에 의해 발생하는 변형, 파손 등의 문제와 부품 및 시스템의 구조적 안정성 개선 방안을 시뮬레이션을 통해 분석하는 기법과 여러 사례를 함께 소개한다.	