

EMI/EMC 대책_기본

www.kiet.co.kr



Reference

1. C.Thierauf - High-Speed Circuit Board Signal Integrity
2. Signal_Integrity_Issues_and_Printed_Circuit_Board_Design_ Douglas Brooks
3. EMC Design Fundamentals_James Colotti
4. PCB Design for EMI/EMC Compliance_ Eric Benedict
5. EMC Design Guide for Printed Circuit Boards_ T. Hermann
6. EMC AND THE PRINTED CIRCUIT BOARD
7. APDS 100 TIPS PCB PI/SI/EMI Design Guide_Ansoft
8. Signal and Power Integrity, 2nd Edition_Eric Bogatin
9. PCB_Designers_SI_Guide_Venkata
10. High-Speed Digital Design_ Johnson & Graham
11. Introduction to Electromagnetic Compatibility_ Paul C.
12. Grounding and Shielding Techniques_ Morrison
13. A Handbook of Interconnect Theory and Design Practices_ John Wiley & Sons
14. Grounds for Grounding_ Joffe, E. B. and Lock, K.,
15. PCB Design for Real-World EMI Control_ Archambeault, B. R
16. Transmission Lines in Digital and Analog Electronic System_Paul, C. R
17. Digital Signal Integrity_ Young, B
18. Signal Integrity Simplified_ Bogatin, E

EMI/EMC 대책설계 기본

목 차

1. EMI/EMC기초
2. 노이즈대책 회로 설계의 기초
3. EMI/EMC 대책 기초
4. 노이즈 대책 부품
5. CST 활용 사례 및 실습

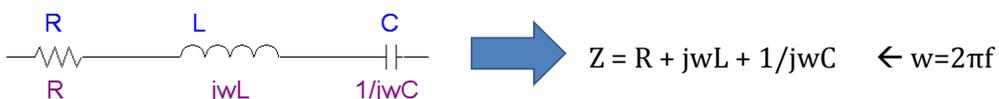
1. EMI/EMC기초

1. 임피던스란?

기호 Z로 표기되는 임피던스(Impedance)는 전류에 대한 저항값을 나타내며 단위는 옴(ohm)이다. DC 시스템에서는 임피던스와 저항이 동일한 뜻을 지니며, 소자나 시스템 양단에 걸리는 전압을 전류로 나눈 값이다($R=V/I$).

AC 시스템에서는 주파수에 따라 좌우되는 커패시턴스와 인덕턴스가 있어 "리액턴스(reactance)"가 수식에 포함된다. AC 시스템에서도 임피던스의 단위는 옴이며 $Z=V/I$ 로 나타낼 수 있지만 V와 I는 주파수에 따라 달라짐으로 교류 임피던스 값도 달라진다.

즉 교류와 직류를 포함한 포괄적 의미의 전류의 흐름 방해정도(저항)를 임피던스라고 한다. 순수 직류 회로에서는 저항값만 다루면 되지만 커패시터나 인덕터는 교류회로에서는 주파수에 따라 저항값이 가변됨으로 임피던스로 밖에 설명할 수 밖에 없다. 즉 주파수 인수를 가진 저항을 임피던스라고도 볼수 있으며 주파수가 0Hz(DC)이면 임피던스의 주파수 인수를 0으로 대입하면 된다. 이러한 임피던스는 커패시터나 인덕터가 주파수에 따른 저항값이 바뀌기 때문에 만들어진 용어이다. 즉 우리가 흔히 사용하는 커패시터나 인덕터는 주파수에 따라 저항값이 바뀜으로 주파수 가변저항이라고 보면 된다.

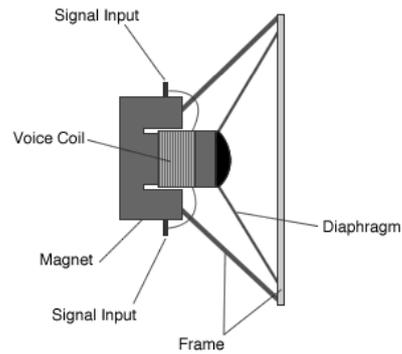
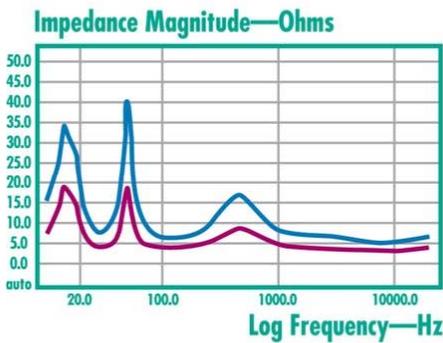




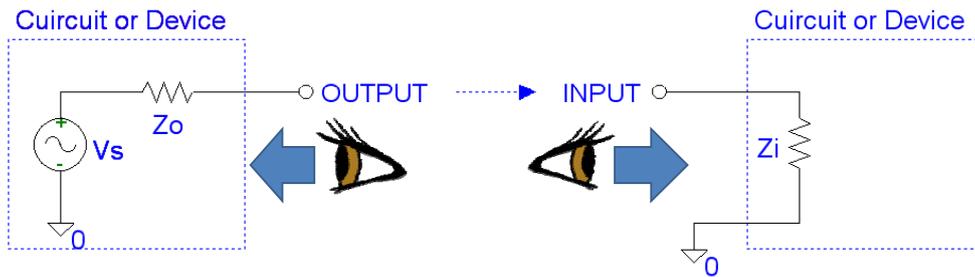
스피커의 4옴, 8옴은 임피던스일까 저항 값일까?

일반적인 스피커는 가청주파수대(20Hz~20kHz)의 신호 즉 교류신호를 입력으로 하여 스피커의 코일(인덕터)를 전력구동하는 방식을 취하는데 이때 스피커 구동 코일의 저항 값은 직류(주파수=0Hz)은 의미가 없으며 오로지 가청주파수대(20Hz~20kHz)에서의 교류 저항(임피던스)가 유효한 전기적 특성이 된다. 이러한 경우처럼 우리 생활의 대부분의 전자기기들은 임피던스의 요소가 매우 중요한 전기적 특성이 되는 것이다. 단지 디지털 멀티미터로 측정하는 저항값은 직류에 대한 저항으로 스피커 코일의 단선여부 즉 고장여부를 Check하는 수단일 뿐이다. 즉 스피커는 인덕터로 등가 표현됨으로 저항값으로는 특성표기가 불가하다.

[4옴 스피커 주파수특성 그래프]



1. 입력 임피던스(Zi)와 출력 임피던스(Zo)



일반적인 모든 회로나 소자는 출력단을 기준으로 회로(소자)쪽으로 바라보면 이상적인 신호원(Vs)와 직렬 접속된 하나의 임피던스(Zo)로 등가표현(테브닌정리)가능하는데 여기서 직렬 접속된 임피던스(Zo)를 출력임피던스라 한다. 일반적으로 Zo값이 낮을수록 회로간 인터페이스에 용이하다.

일반적인 모든 회로나 소자는 입력단을 기준으로 회로(소자)쪽으로 바라보면 입력 단과 접지와 접속된 하나의 임피던스(Zi)로 등가표현가능하는데 여기서 직렬 접속된 임피던스(Zi)를 입력임피던스라 한다. 일반적으로 Zi값이 높을수록 회로간 인터페이스에 용이하다.



입력 및 출력 임피던스로 정의 하는 것은 입력이든 출력이든 기준점에서 바라본 등가회로가 저항성분만 존재하는 것이 아니고 인덕턴스나 커패시턴스 성분도 공존하기 때문이다.

2. 임피던스 매칭(Matching)



- Zo < Zi** : 입력단에 전단(회로/소자)출력신호 전압의 대부분이 걸리는 구조로 일반적인 신호 처리에 적합한 구조로 전압 정합이라고도 한다. 즉 전압전달 효율이 높다.
- Zo = Zi** : 입력단에 전단(회로/소자)출력신호 전압의 1/2 전압값이 걸리는 구조로 전력관점에서 가장 전달효율이 높은 구조(최대전력전달 조건)로 고주파회로나 전력회로에 적합한 구조로 전력 정합이라고도 한다.
- Zo > Zi** : 입력단에 전단(회로/소자)출력신호 전압의 일부분이 걸리는 구조로 전류신호 처리에 적합한 구조로 전류 정합이라고도 한다. 전류전달 효율이 높다.



보편적인 신호처리회로에서는 첫번째 경우인 Zi < Zo가 가장 유용하다. 임의의 회로나 시스템이 출력 임피던스가 낮고 입력 임피던스가 높은 것이 전압 정합에도 유리하다.



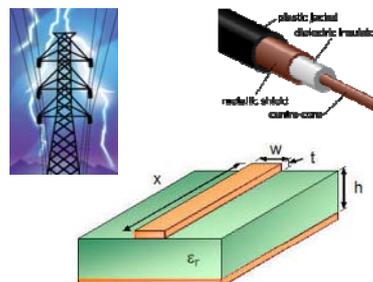
집중 정수회로와 분포정수회로

집중정수회로(Discrete)란, 전기적 특성이 각각 어떤 한 점 또는 소자 한덩어리로 표현되는 회로를 말하며, 분포정수회로(Distributed)는 한 point가 아니라 어떤 부품, 선로 등의 구조 자체의 Dimension(물리적 크기)에 의해 전기적 특성이 결정되는 회로를 말한다. 예를 들어 우리가 일반적으로 사용하는 저항(R), 캐패시터(C), 인덕터(L)등의 단위소자를 말하는 것은 집중정수 회로 라하며 PCB Pattern(Microstrip)과 같이 폭과 길이가 회로적 의미(등가 회로)를 가지는 전송 선로 류를 분포 정수 회로라 한다. 보이지 않는 회로임으로 예측할수 없는 결과를 초래하는 경우가 많다.

[집중 정수 소자]



[분포 정수 소자]



1. EMI/EMC기초

C = r·eⁿ

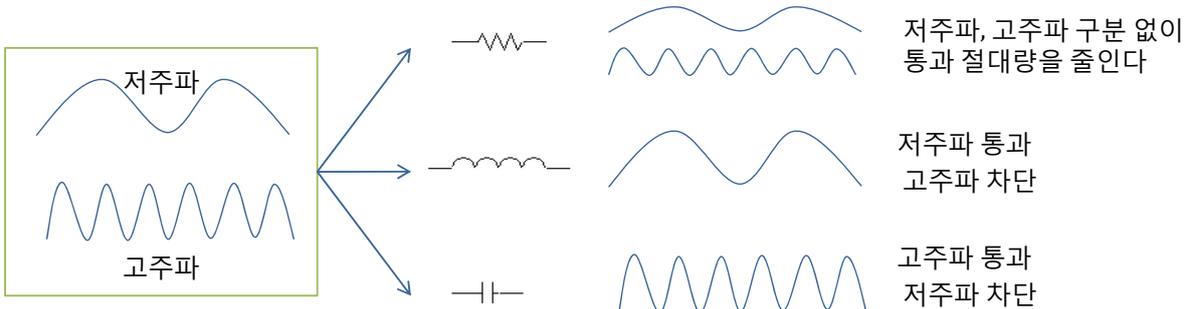
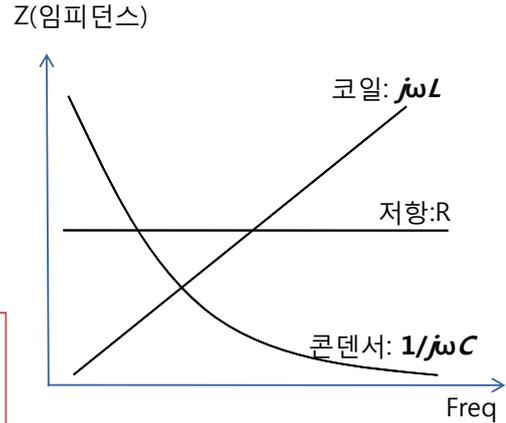
2. 기본소자의 이해

1. RLC의 임피던스

구분	임피던스	저주파	고주파
저항	R	일정	일정
코일	$sL=j\omega L$	저항 작아짐	저항 커짐
콘덴서	$1/sC=1/j\omega C$	저항 커짐	저항 작아짐

※ s: s 파라미터, $s=j\omega$, $\omega=2\pi f$: 각 주파수

저항의 경우 주파수에 따른 저항 값이 일정하나 코일이나 콘덴서의 경우는 주파수에 따라 저항 값이 가변 되는 일종의 주파수 의존 가변저항이라고 볼 수 있다.

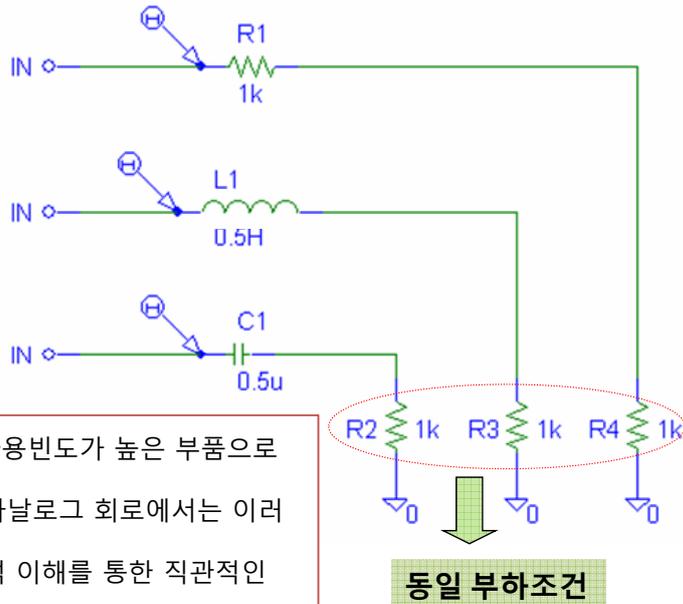


1. EMI/EMC기초

C = r·eⁿ

2. R, L, C 단위 소자 특성 : 펄스 응답특성

DIGCLOCK
 CLK [square wave] IN
 DELAY=2m
 ONTIME=6m
 OFFTIME=6m
 STARTVAL=0
 OPPVAL=1



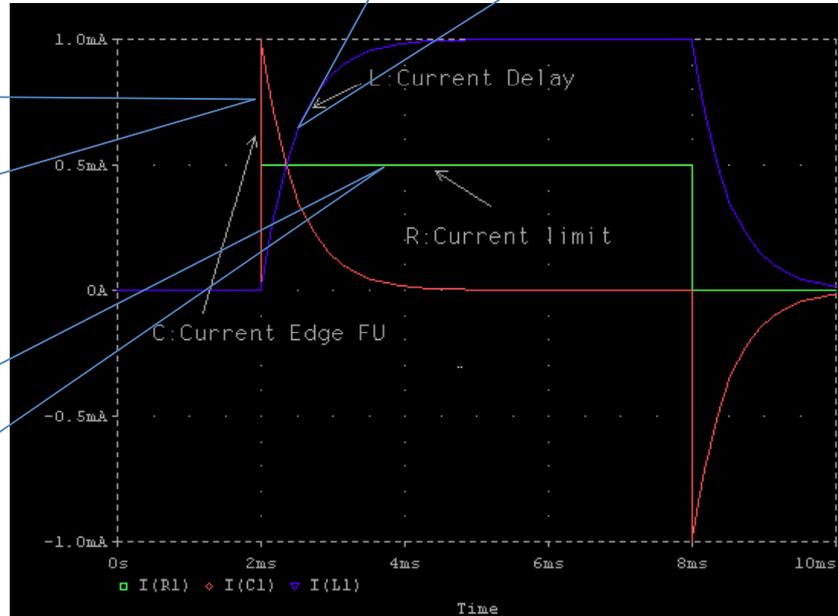
저항, 코일, 콘덴서 회로상에 가장 사용빈도가 높은 부품으로 통상적인 수식에 의한 고찰보다는 아날로그 회로에서는 이러한 수동소자의 개별적 동작의 개념적 이해를 통한 직관적인 해석이 중요하다. 본 해석은 R, L, C의 이러한 개별적 동작 특성을 이해하기 위한 것이다. 전류Probe는 전류방향을 고려, Wire to Pin 경계지점에서만 측정 가능하다.

[시뮬레이션 결과]

커패시터의 경우 입력신호의 상승과 하강 에지부분에서만 전류를 통과하므로 Edge전류 통과특성을 가진다. 즉 고주파신호 성분만 통과시키는 것을 관찰할 수 있다.

저항의 경우 입력신호를 그대로 통과시키되 전체 양을 감소시킴으로 주파수와 무관하게 통과하는 전류량을 제한하는 소자 특성을 보인다.

인덕터의 경우는 입력신호에 대해 통과 전류가 서서히 상승하고 입력이 없음에도 서서히 전류량이 감소함으로 전류지연작용이 있다.



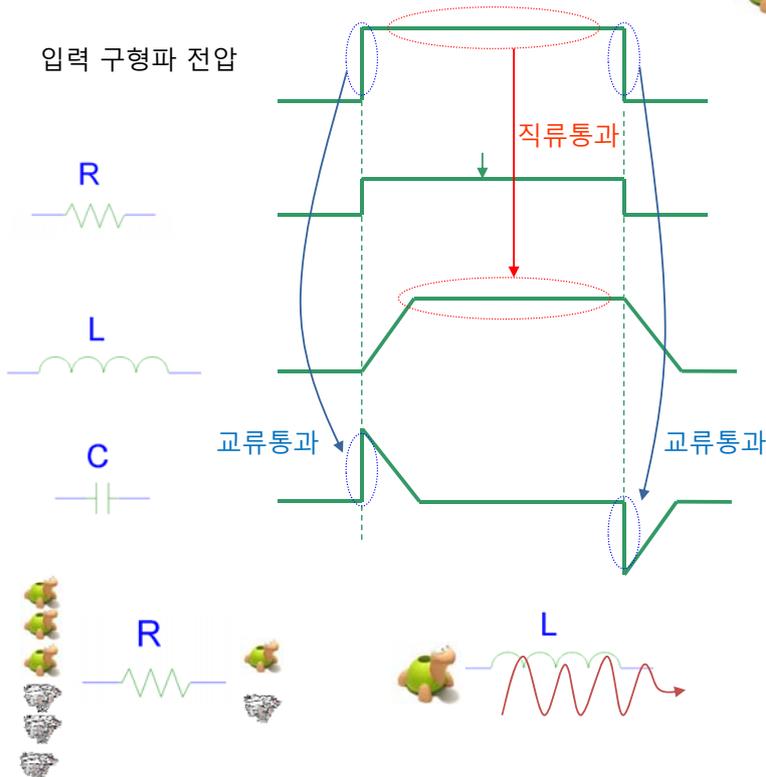
2-1. 펄스응답 : RLC 통과 전류의 고찰



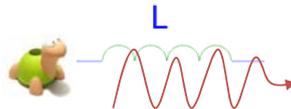
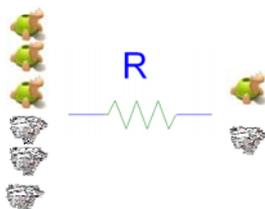
: 저주파



: 고주파

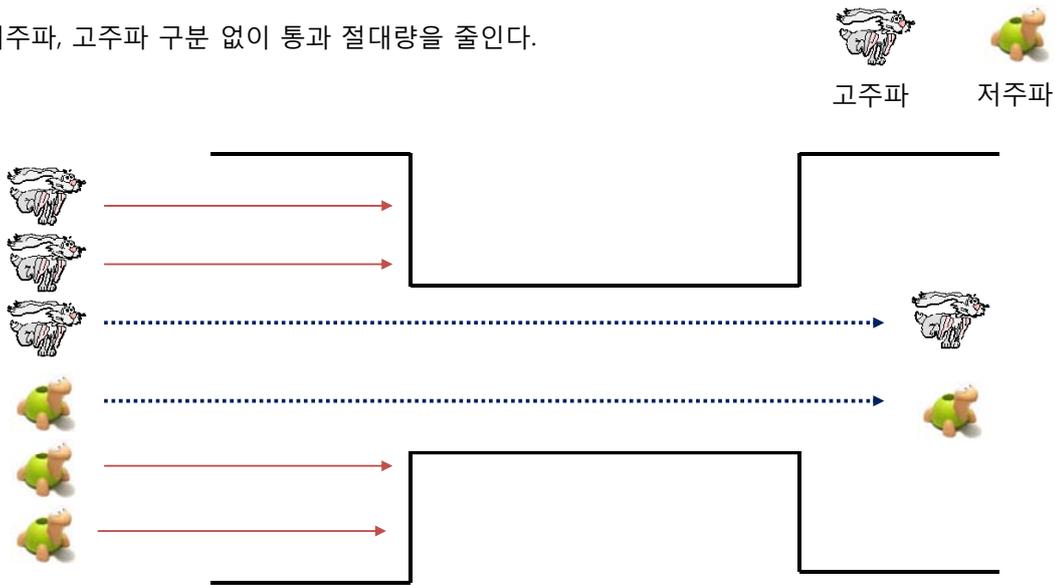


전류관점	주파수 관점
전류제한	주파수 구분 없이 통과 전류량 제한
전류지연	저주파 통과 고주파 차단
Edge전류 통과	저주파 차단 고주파 통과



2-2. R 동작특성

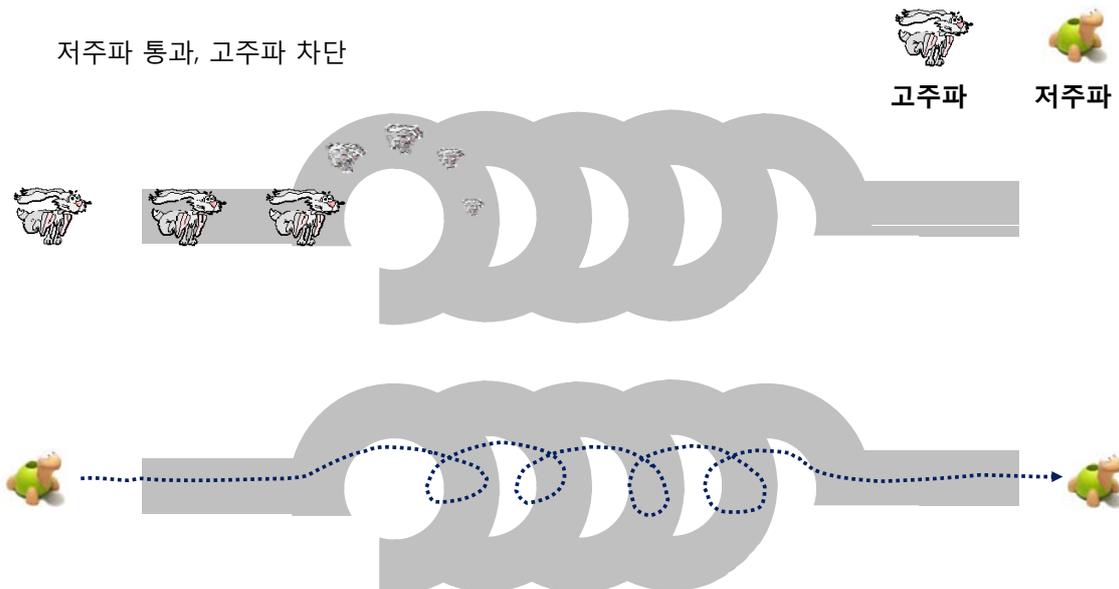
저주파, 고주파 구분 없이 통과 절대량을 줄인다.



저항은 주파수에 무관하게 일정 저항 값을 가진다. 즉 고주파에 해당하는 토끼와 저주파에 해당하는 거북이의 통과 마리 수가 한 마리로 동일하다.

2-3. L 동작특성

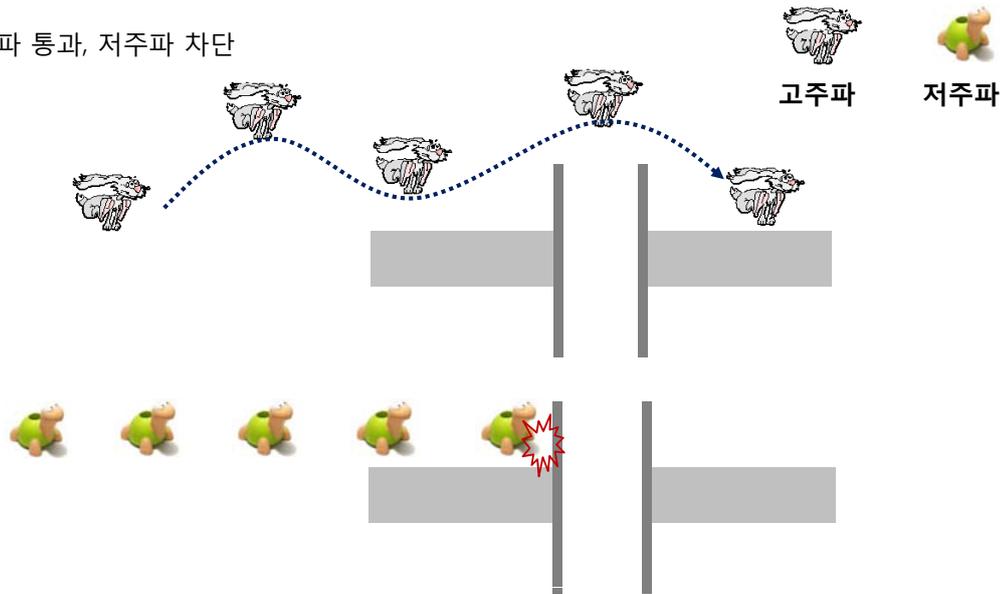
저주파 통과, 고주파 차단



코일은 실제 구리 선을 원통형으로 감아서 제작되며 따라서 토끼(고주파)의 경우는 갱층 갱층 뒹박질하며 이동함으로 코일을 만나면 갑자기 길이 급 회전을 함으로 통과가 어렵게 된다. 반면에 거북이(저주파)는 걸음 자체가 느리니까 코일을 만나더라도 별다른 장애없이 통과한다.

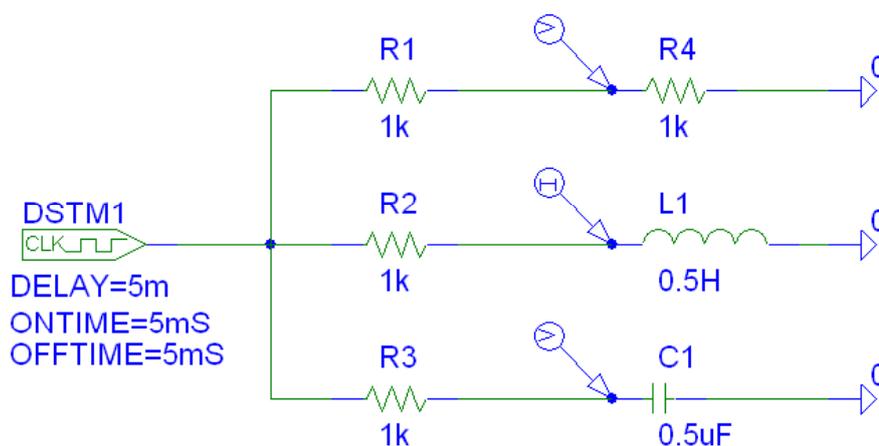
2-4. C 동작특성

고주파 통과, 저주파 차단



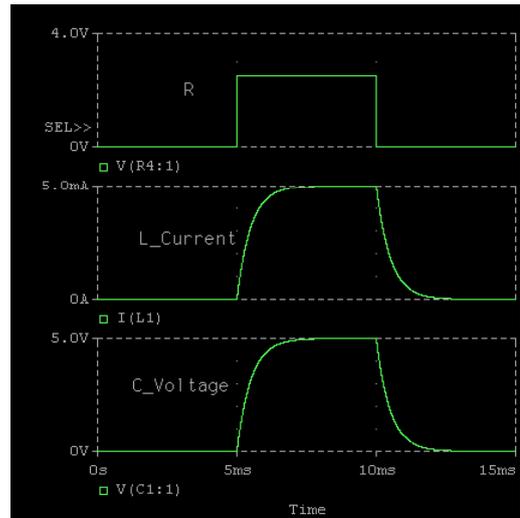
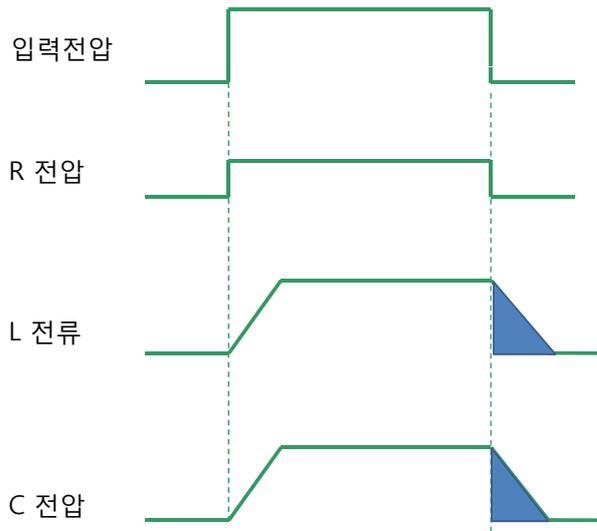
콘덴서는 철판을 두 개 서로 맞대어 제작되며 토끼(고주파)의 경우는 콘덴서를 만나면 경충 뛰어 통과하게 되며 반면에 거북이(저주파)는 토끼처럼 Jump를 할 수 없으므로 통과를 하지 못하게 된다.

3. L, C의 충전작용 고찰



저항은 전압이나 전류에 대한 충전효과가 없으며 코일(L)의 경우 전류 충전의 작용이 있으며 콘덴서(C)의 경우 전압 충전의 작용이 있다. 콘덴서(C)의 전압 충전 작용을 이용한 것이 바로 정류/평활 회로에서의 평활 작용과 동일하다. 그리고 IC의 전원 핀에 가깝게 구성된 μF 단위의 큰 용량의 콘덴서에 의한 직류 안정화(보조 배터리)의 작용과 동일하다.

[펄스응답 : L, C의 충전작용 측정 결과]



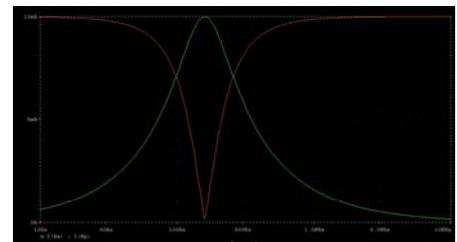
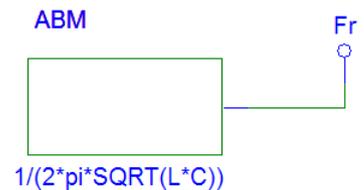
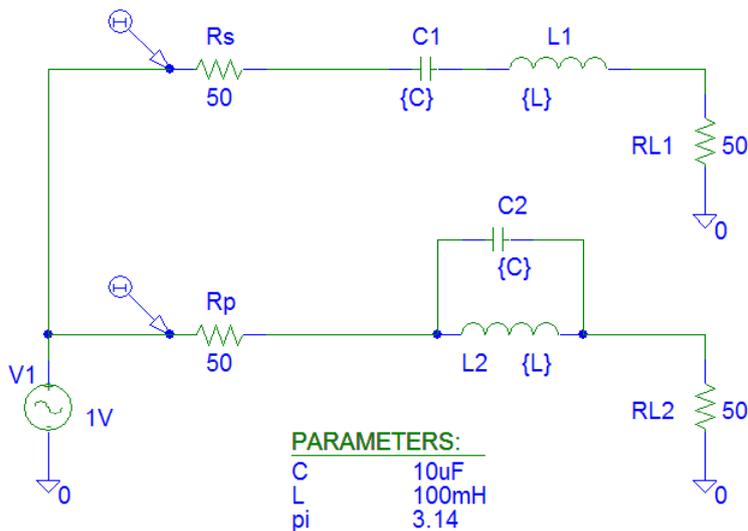
코일(L)의 경우 입력이 없어져도 잔류전류 ▲가 남아 서서히 방전하는 것을 볼 수 있고
콘덴서(C)의 경우 입력이 없어져도 잔류전압 ▲가 남아 서서히 방전하는 것을 볼 수 있다.
이때 저항의 경우는 별도의 전압이나 전류의 충전 작용이 없음을 알 수 있다.

4. L, C의 공진작용 고찰

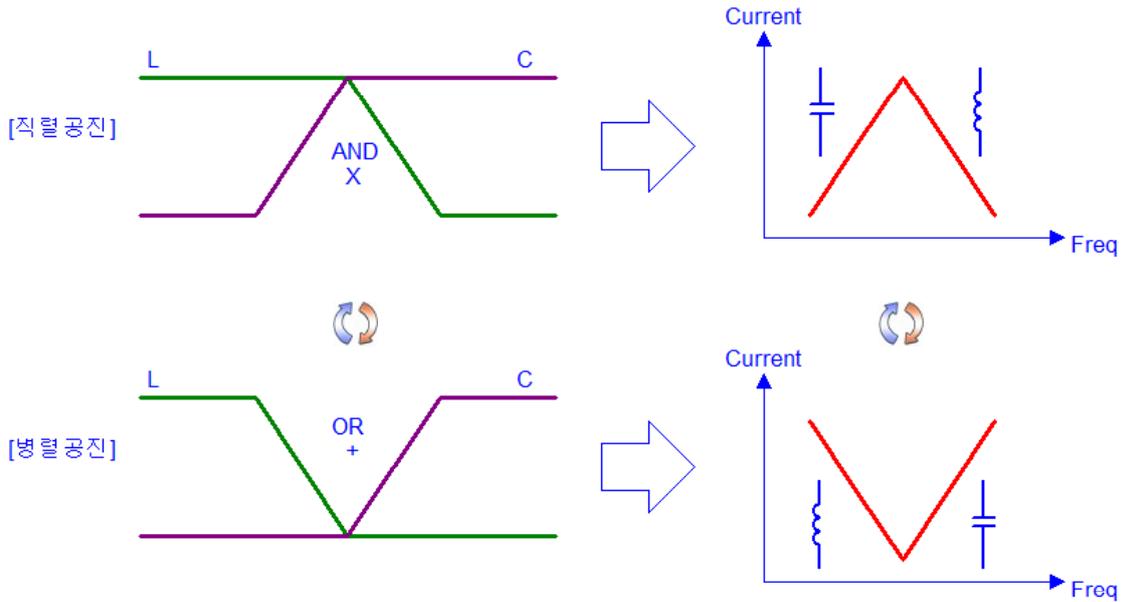
[LC series, parallel resonance]

1. L, C Series Resonance : Z=0
2. L, C Parallel Resonance : Z=∞
3. Fr = 1/2π√LC

.AC DEC 101 10 10k



4-1. L, C의 공진작용 분석



L, C 직렬 공진의 경우에는 L과 C가 직렬 구성임으로 고역 통과 특성의 C와 고역 차단 특성의 L의 교집합(AND) 특성을 가지며 병렬 공진의 경우는 직렬 특성을 180도 반전형태의 특성을 가진다. 현재의 특성 그래프는 통과 특성(전류) 기준이며 임피던스 특성은 반대의 특성이다.

5. R,L,C의 저주파(집중소자), 고주파 모델(분포소자)

부 품	저주파 모델	고주파 모델	Z(임피던스)
Wire,패턴			
Resistor			
Inductor			
Capacitor			

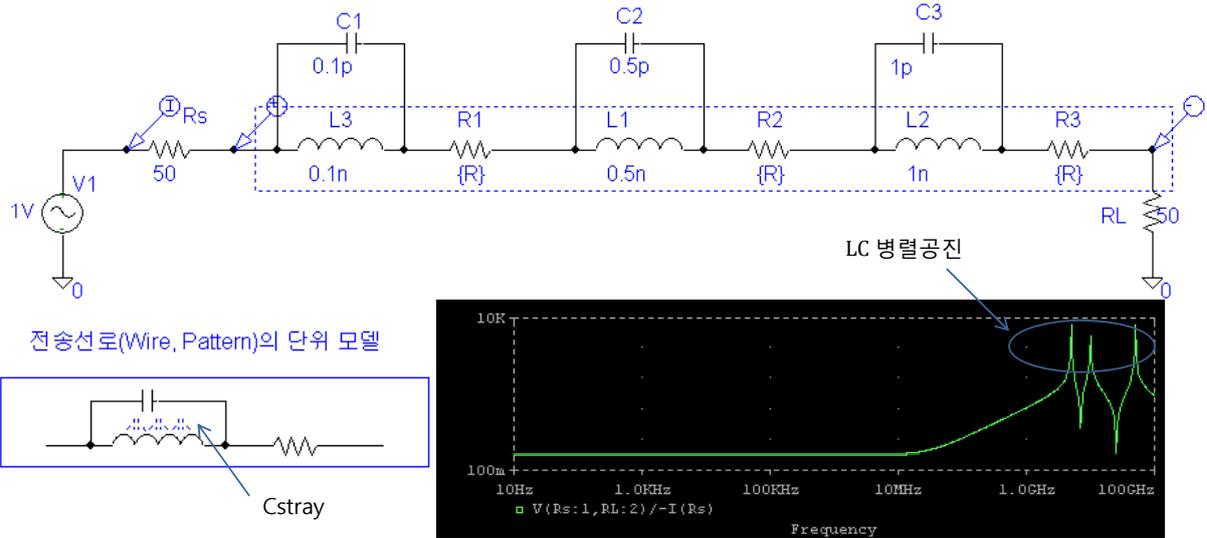
ESL: Equivalen Series L
ESR: Equivalen Series R

1. EMI/EMC기초

C = r·eⁿ

5-1. Wire, 패턴 고주파 영역 임피던스 모델

[Wire Model]



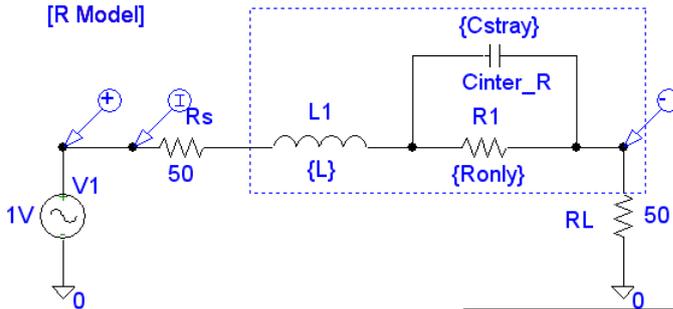
일반적인 Wire나 PCB 패턴은 저주파에선 매우 작은 단순 저항값(도선 저항)을 가지는 도선의 형태를 가지나 고주파 대역에서는 L과 R의 직렬 증가회로로 되며 이러한 인덕터성분의 Cstray 성분과 결합해 LC Network형태로 병렬공진을 일으켜 특정 고주파대에서 높은 임피던스 특성을 가진다. 일반적으로 수GHz대 이상에서는 고임피던스 특성을 가진다.

1. EMI/EMC기초

C = r·eⁿ

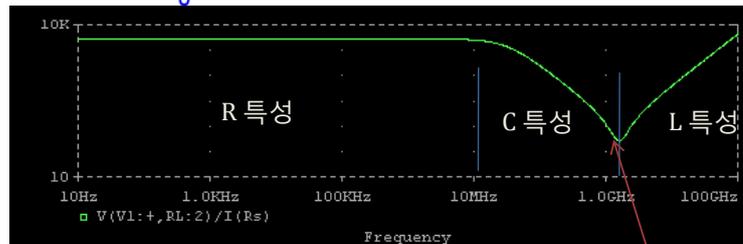
5-2. 저항(Resistor) 고주파 영역 임피던스 모델

[R Model]



저주파영역에서는 L1은 On상태이며 Cstray는 Off상태가 되어 Ronly에 의해 특성 그래프가 형성되며 주파수가 점점 증가하면서 Cstray에 의해 임피던스가 낮아지다가 특정 주파수에서 직렬공진하게 되어 최소의 임피던스 상태로 되었다가 그 이상의 주파수 영역에서는 L에 의해 특성 지배를 받게 된다.

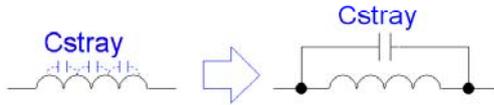
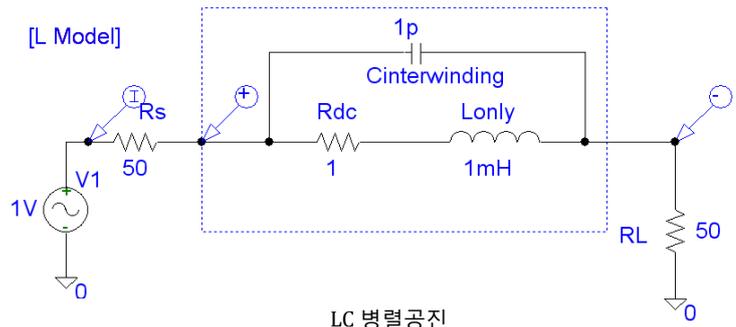
5k옴의 특성을 가지는 저항이 1GHz대에서는 0옴에 가까운 특성을 가져 저항으로서의 기능을 할수 없다.



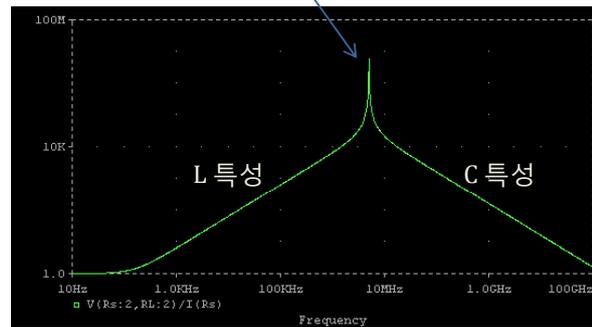
일반 저항은 저주파에선 고유의 저항값(실제 저항)을 가지는 형태를 가지나 고주파 대역에서는 L과 R의 직렬 그리고 R과 병렬구조의 Cstray회로로 되며 이러한 인덕터(L)성분과 커패시턴스(Cstray) 분과 결합해 LC 직렬공진을 일으켜 특정 고주파대에서 낮은 임피던스 특성을 가진다.

5-3. 코일(Inductor) 고주파 영역 임피던스 모델

일반 코일은 저주파에선 고유의 인덕턴스값(Lonly)과 직렬형태의 직류저항(Rdc)만 가지는 형태를 가지나 고주파 대역에서는 인덕터에 병렬구조의 Cinterwinding이 연결구성된 구조이며 이러한 고유 인덕터(Lonly)성분과 Cinterwinding성분과 결합해 LC병렬공진을 일으켜 특정 고주파대에서 높은 임피던스특성을 가진다.

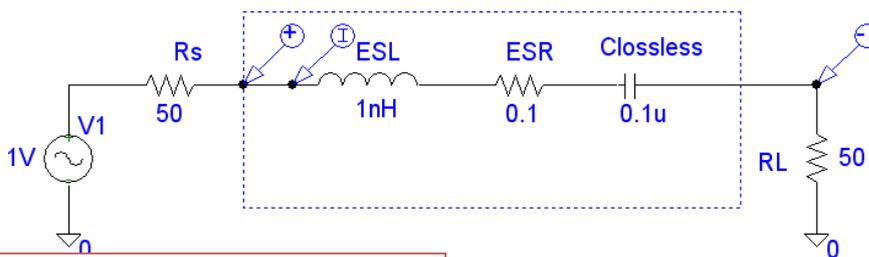


저주파영역에서는 Rdc와 Lonly에 의해 특성 그래프가 형성되며 이때 Cinterwing은 Off상태라고 보면 되며 고주파 영역에서는 Lonly가 Off상태이고 Cinterwing에 의해 특성그래프가 형성된다.

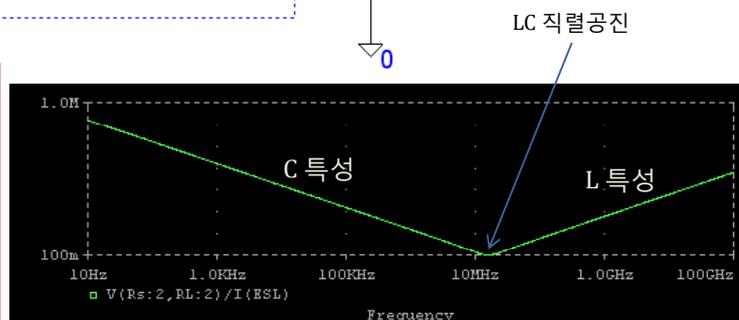


5-4. 콘덴서(Capacitor) 고주파 영역 임피던스 모델

[C Model]



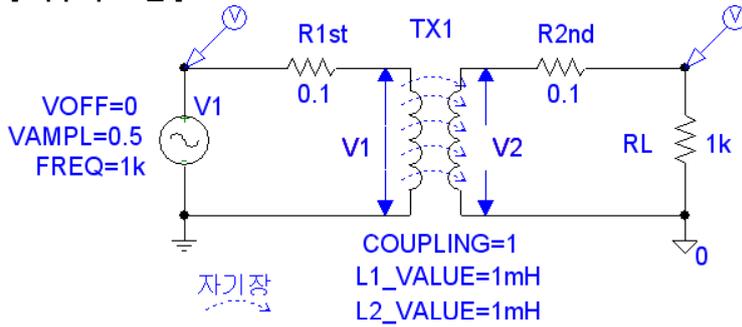
저주파영역에서는 ESL은 On상태이고 이때는 Clossless의해 특성 그래프가 형성되며 특정주파수대에서 LC직렬공진을 일으켜 가장 낮은 임피던스로 되다가 그 이상의 주파수 영역에서는 ESL의 영향을 받게 된다.



콘덴서는 고주파 대역에서는 등가직렬 인덕턴스(ESL)과 등가직렬 저항(ESR) 그리고 직렬구조의 Clossless가 구성되며 이러한 구조에서 저주파 대역에서 C의 특성을 가지며 LC 직렬공진 지점 이후는 L의 임피던스특성을 가진다.

5-5. TRANSFORMER 등가 모델

[저주파 모델]



$$V1:V2 = \sqrt{L1} : \sqrt{L2}$$

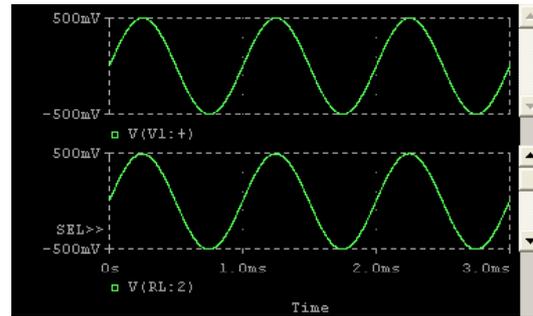
R1st : 1차측 코일 내부저항
R2nd : 2차측 코일 내부저항

COUPLING

연결계수를 의미하며 연결계수는 1차 측에서 2차 측으로 에너지 전달되는 효율을 나타내는 것으로 0~1 범위의 값을 가진다.

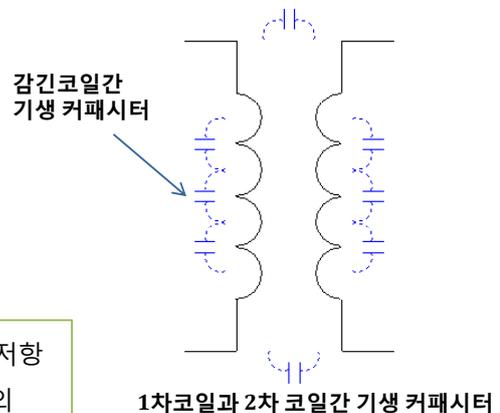
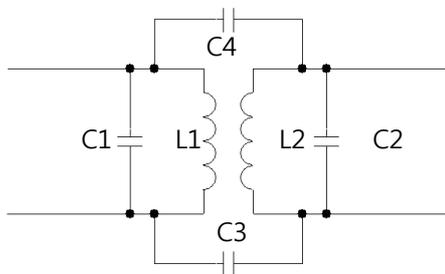
상호인덕턴스: $M = k \cdot \sqrt{L1 \cdot L2}$

TRANSFORMER 전자기유도작용을 이용하여 교류 전압을 1차에서 2차측으로 전달하는 모델로서 전달 전압의 관계식은 $V1:V2 = \sqrt{L1} : \sqrt{L2}$ 으로서 이를 권선비로 하면 $V1:V2 = n1 : n2$ 된다. 1차의 전류의 변화가 자기장으로 유도되어 2차측 코일에 유기되어 다시 전류의 변화를 유기시켜 2차측에 에너지가 전달된다.



[고주파 모델]

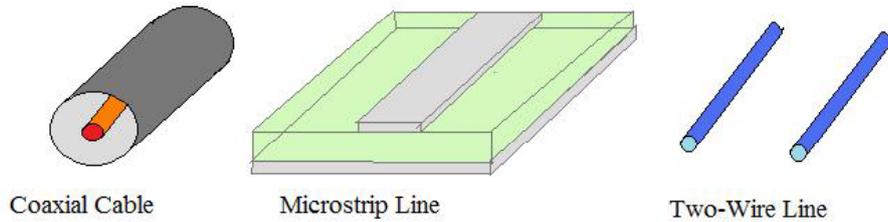
고주파회로에서는 상호 인덕턴스외에 기생용량의 발생으로 주파수가 높아질수록 1차에서 2차측으로 넘어가는 용량성 결합성분이 증가하게 된다. 즉 원래의 L1과 L2의 유도성결합과 더불어 예측하지 못한 1차와 2차측의 용량성 결합이 증가함으로 주의할 필요가 있다. 일반 고주파대역에서는 상호 인덕턴스로만 모델링 되지만 아주 높은 주파수 대역에서는 아래 왼쪽 등가회로 처럼 1차측과 2차측 인덕터의 Stray커패시터(C1, C2)와 1차측과 2차측간의 Stray커패시터(C3, C4)가 존재한다,



 일반적으로 TRANSFORMER코일자체의 저항을 가지고 있으며 이것은 1차, 2차 각각의 수옴이하의 값을 가지고 있다. 인덕터가 자체의 저항성분을 가지는 것과 동일하다.

3. 전송선로

전송선로란 주로 고주파영역에서 두 도체가 인접하여 배치되어 신호경로(Signal-path)와 되돌아 오는 경로(Return path)가 구성되었을때만 형성되며 이러한 경우는 PCB의 신호패턴과 그라운드 패턴의 일정한 간격을 두고 인접한 형태이거나 Coax cable의 경우처럼 신호 선과 접지선 신호 선 주위를 에워싸고 있는 경우에 해당된다. 즉 신호선 자체의 인덕턴스(L) 성분과 두 도체(신호,접지)간의 부유용량에 의존한다. 이러한 전송선로는 두 도체중 반드시 한 쪽이 접지선이어야 성립한다고는 볼 수 없고 두 도체가 모두 신호라인인 경우(트위스트 와이어, 신호 케이블)도 해당되며 그 길이가 아주 긴 경우에는 주파수의 낮을 경우에도 전송선로에 해당된다고 볼 수 있다. 즉 전력 전송로의 경우 이와 같은 예가 되는 것이다.

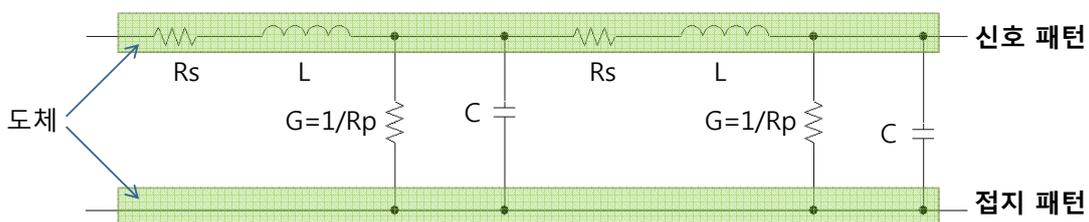


1. 전송선로(Transmission Line) 분포정수 회로

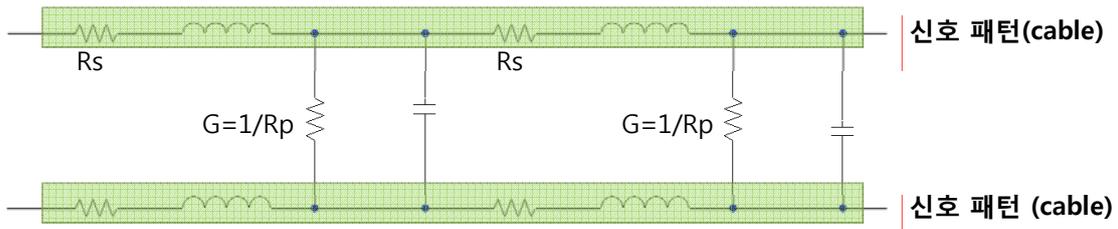
접지와 인접하여 나란히 진행되는 신호 패턴(Wire)은 R, L, G, C성분의 분포정수 등가모델화 되어 전송선로로 정의되며 일반적인 정의는 선로 두가닥을 이용하여 교류신호나 전력을 보내면 전송선로가 된다. 주로 동축 케이블, 마이크로 스트립(접지면과 일정한 간격을 두고 진행되는 신호패턴)등이다. 이러한 전송선로에서의 고주파 신호는 선로의 특성임피던스(Zo)와 지연시간(TD) 특성으로 인해 임피던스 매칭이 되지 않으면 왜곡등을 일으킨다.

- 집중정수 회로: 신호 주파수성분의 파장이 선로길이보다 훨씬 클 때(저주파 모델)
- 분포정수 회로 : 신호의 파장이 선로길이보다 짧을 때(고주파 모델)

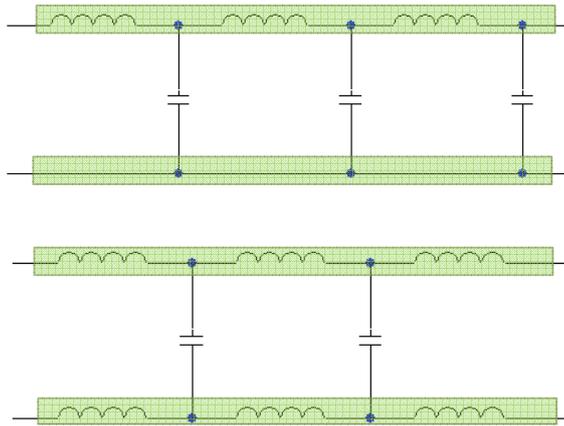
[마이크로 스트립 혹은 Coaxial Cable]



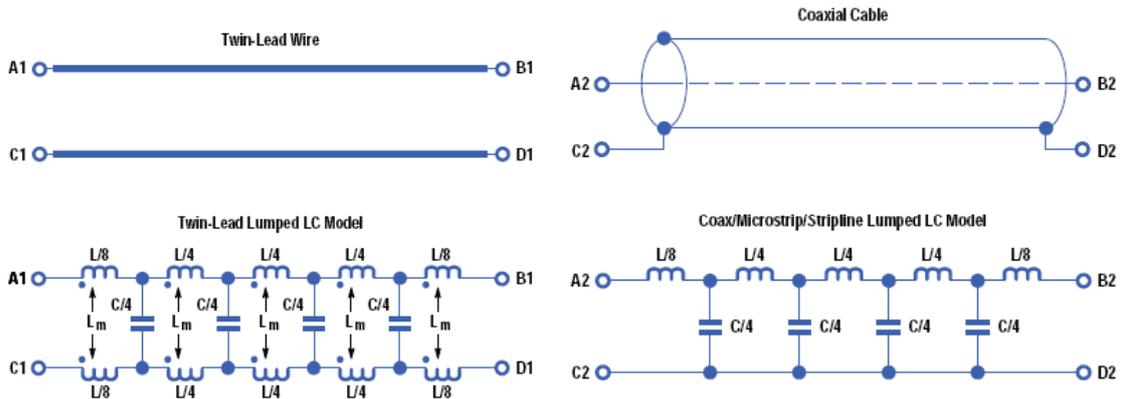
1-1. 트위스트 케이블 혹은 다중 신호 케이블



일반적인 전송선로의 분포 직렬저항 (R_s)과 병렬 콘덕턴스($G=1/R_p$: $R_p=\infty$)는 거의 0에 가까움으로 선호해석을 손쉽게 하기 위해 우측과 같이 분포 직렬저항(R_s)과 병렬 콘덕턴스(G)를 제거한 형태의 단순한 등가 모델을 이용하여 해석을 하는 것이 일반적이며, 실제 전송선로 임피던스 매칭에 있어서도 큰 오차는 없다.



1-2. 무 손실 전송선로(Transmission Line) LC 등가 모델



두 가닥의 평행한 신호라인의 경우 도체에 직접 분포하는 인덕턴스 성분과 두 도체의 인접에 의해 분포되는 커패시턴스 성분이 존재하게 되는데 이를 등가화 하면 여러 개의 LC성분이 계속 반복되며 존재하는 구조가 된다. 이때 각 도체의 분포 인덕턴스(L)값을 합하면 L이 되고 도체와 도체간 분포용량(C)를 합하면 C가 된다.

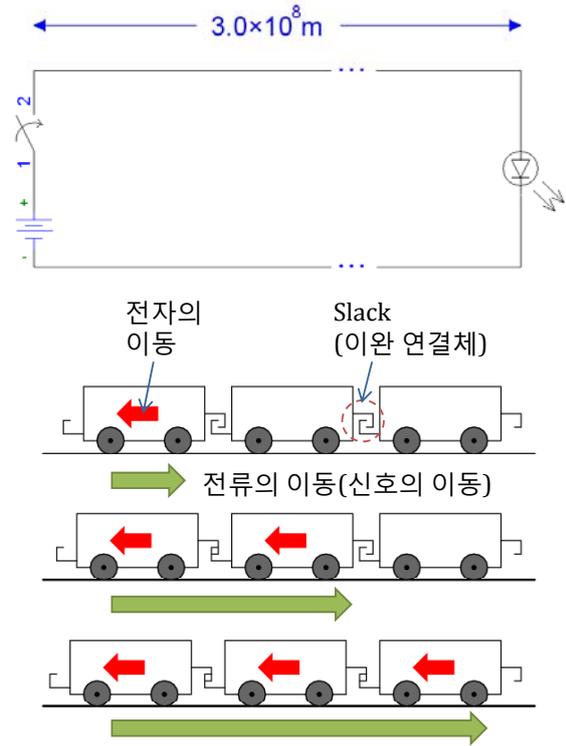
Coaxial케이블 경우 중심도선 주의를 에워싸고 있음으로 접지영역으로 보면 등가회로가 앞서 평행도체와는 상이하게 접지영역의 분포 인덕턴스가 없다. 이를 등가화 하면 여러개의 LC성분이 계속 반복되며 존재하는 구조가 된다. 이때 각 도체의 분포 인덕턴스(L)값을 합하면 L이 되고 도체와 도체간 분포용량(C)를 합하면 C가 된다.

2. 전송선로(Transmission Line) 개념이해

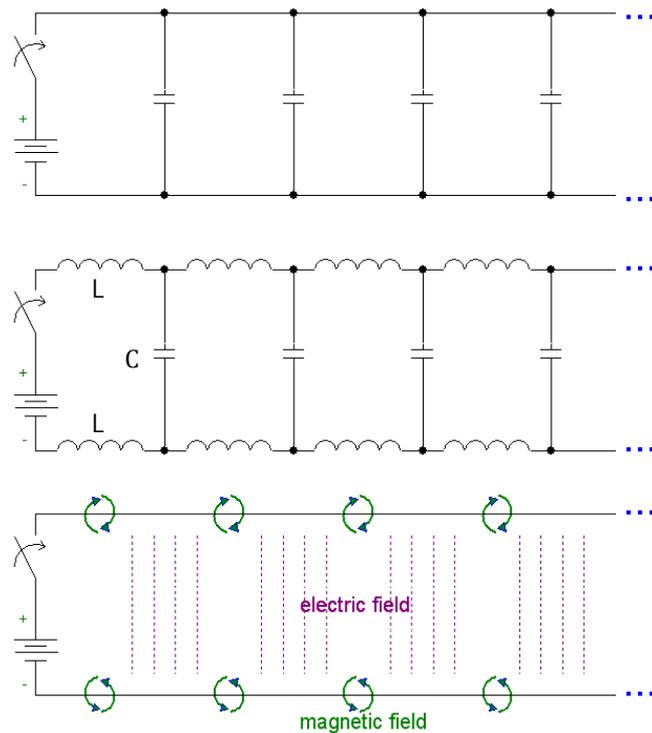
2-1. 신호 전송 속도

무손실 도체의 선로길이를 $3.0 \times 10^8 \text{m}$ 로 하고 스위치를 0n하면 전자의이동속도가 광속 ($3.0 \times 10^8 \text{m/sec}$)과 동일함으로 1초를 경과한후 LED가 점등된다. 이경우는 이상적인 경우이며 실제의 도선에는 전자의 이동은 속도계수(v)에 의해 광속에 비해 느리게 진행된다.

신호전달의 지연은 이완연결체(Slack)로 연결된 객차의 첫번째 객차가 이동(전자의 이동)하면 다음객차의 연결고리가 걸착되어 두번째 객차가 이동하고 같은 방식으로 3번째 객차도 이동 된다. 이러한 전자이동의 속도는 Slack에 의한 다. 여기서 전류의 방향과 전자의 이동은 서로 반대임으로 신호의 진행도 일정의 속도를 가진 다.

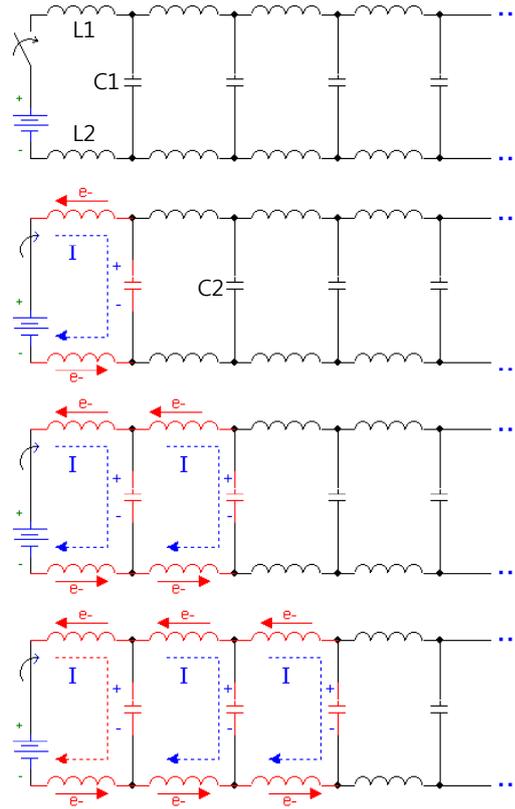


유한길이의 무손실 도체가 나란한 상태에서 종단을 Open한후 직류전압을 인가하면 전류는 흐르지 않지만 두 도체간의 분포 커패시턴스(C)가 발생하며 따라서 전기장(electric field)이 두 도체간에 형성된다. 그리고 각 도체는 앞서의 Wire등가모델에서 보았듯이 분포 인덕턴스(L)가 증가화되며 따라서 도체선로를 따라 자기장(magnetic field) 발생한다. 여기서 분포 인덕턴스(L)는 전류 충전현상이 있고 분포 커패시턴스(C) 전압 충전이 있어 신호가 매 단위회로(L->C->L->C)진행할때마다 단위 전송시간이 결정되어 최종 전체 전송 선로의 지연 시간(TD)이 결정되는 것이다. 그리고 n개의 L->C->L->C회로가 계속 반복(cascade) 연결됨으로 매우 독특한 임피던스를 가지는데 이를 특성 임피던스(Z_0)라 한다.



2-2. 신호 진행 및 지연의 개념

최초 스위치가 on되면 첫번째 단위회로(L->C->L)에서 보면 인덕터(L1)에 전류충전 후 커패시터(C1)에 전압충전 후 다시 인덕터(L2)를 거치면서 전류충전하면서 하나의 패루프회로를 구성한다. 이때 전자(e-)의 방향은 전류의 방향(I)과 반대이며 첫번째 커패시터(C1) 양단에 진행파의 신호전압이 걸리게 된다. 그리고 이 진행파는 다음 단위회로로 이동하면서 전류루프를 형성 인덕터에는 전류충전, 커패시터에는 전압충전을 하면서 두번째 단위회로 커패시터(C2) 양단에 진행파의 신호전압이 걸리게 된다. 이렇게 계속 반복하며 뒷쪽 단위회로로 차례로 충전하면서 최종 종단으로 진행파가 전달되는 것이다. 따라서 지연시간은 각 단위회로의 LC값에 의하며 총 지연시간(TD)는 각 단위회로의 지연을 합한 값이 된다.



3. 특성 임피던스(Characteristic Impedance)

선로를 전파하는 진행파에 대하여 선로상의 1점에서의 전압과 전류의 비로 정의되는 임피던스(Z₀) 단위 길이당 인덕턴스 L, 커패시턴스 C, 레지스턴스 R, 컨덕턴스 G를 이용하여

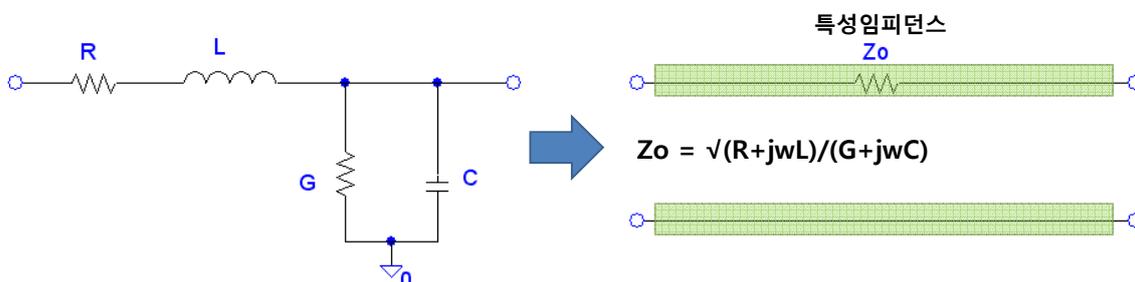
$$Z_0 = \sqrt{(R+j\omega L)/(G+j\omega C)}$$

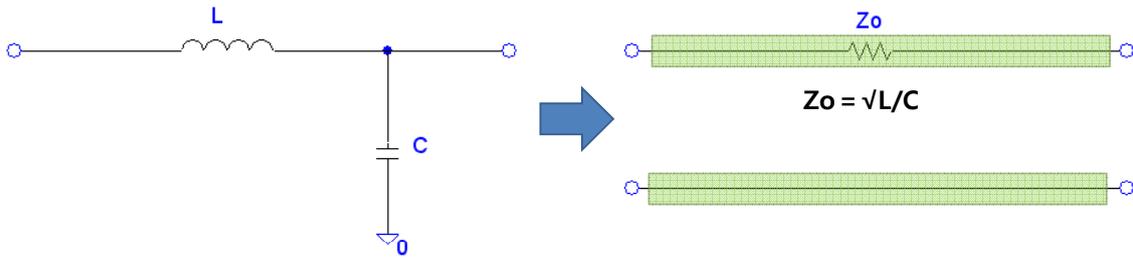
무손실 균일 선로에서는 R과 G가 0에 가까움으로

$$Z_0 = \sqrt{L/C}$$

위의 두 식에서 L과 C는 단위길이당 등가 인덕턴스와 커패시턴스이다.

RF 회로나 고주파 회로에서는 특성임피던스가 주어진다. 이것은 하나의 회로 혹은 시스템을 기준잡는 임피던스로서, 일반적으로 회로에서는 50, 75옴을 많이 사용한다. 이 임피던스값 자체가 어떤 특성을 가지는 것은 아니고, 기준 임피던스를 잡음으로써 각각의 component/Circuit이 서로 입출력단에서 호환성(임피던스 매칭)을 가지게 하려는 의미가 더 강하다.





$Z_0 = \sqrt{(R+j\omega L)/(G+j\omega C)}$ ← 손실 전송선로 특성 임피던스
 $Z_0 = \sqrt{L/C}$ ← 무손실 전송선로 특성 임피던스
 L : 단위 길이당 등가 인덕턴스
 C : 단위 길이당 등가 커패시턴스

Coffee Break 전송선로가 중요한 것은 일반적으로 시스템 설계에서 가장 많이 접하는 부문이 PCB 설계에 있어 둘 혹은 그 이상의 패턴이 나란히 이동을 하거나 접지면과 일정 간격을 두고 신호패턴이 라우팅되는 경우가 많기 때문에 이러한 두 신호 라인의 배치형태나 물리적 특성으로 인한 특성 임피던스(Z_0) 및 지연시간(TD)에 대한 특별한 고려가 고주파신호에 대해선 필요하다 .

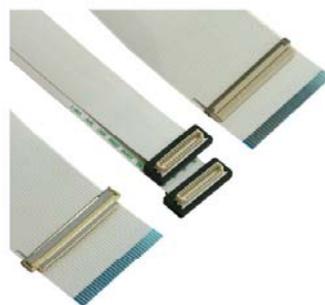
3-1. 전송선로 종류별 특성 임피던스(Characteristic Impedance)

전송선로 종류	특성 임피던스
Coaxial cables	50 ~ 100Ω
Flat cables (signal/ground pairs)	100 ~ 300Ω
PCB tracks (with ground plane)	20 ~ 200Ω

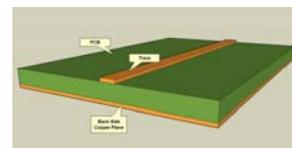
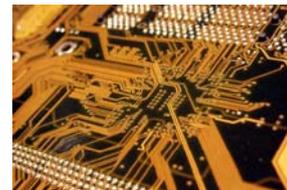
Coffee Break 대체로 전송선로는 20~300Ω의 특성 임피던스를 가진다.



<Coaxial cables>

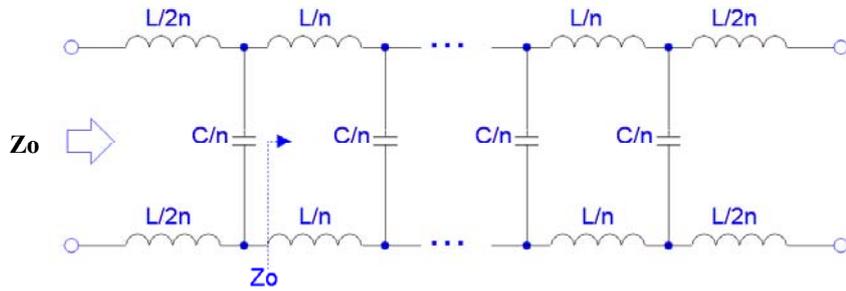


<Flat cables>



<PCB tracks>

3-2. 특성 임피던스(Characteristic Impedance) 계산 I



$$Z_o = s(L/n) + (n/sC) // Z_o$$

$$= sL/n + (n/sC * Z_o) / (n/sC + Z_o)$$

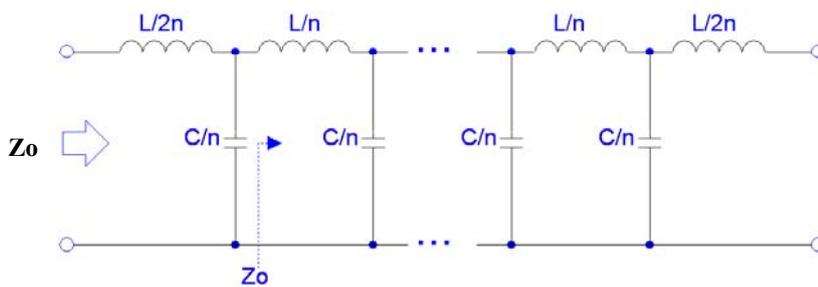
→ 양쪽 식 각각에 $(n/sC + Z_o)$ 를 각각 곱하면

$$Z_o (n/sC + Z_o) = L/C + (sL/n)*Z_o + n/sC * Z_o$$

$$\cancel{n/sC * Z_o} + Z_o^2 = L/C + (sL/n)*Z_o + \cancel{n/sC * Z_o} \rightarrow n을 \infty로 하면$$

$$Z_o = \sqrt{L/C}$$

3-3. 특성 임피던스(Characteristic Impedance) 계산 II



$$Z_o = s(L/2n) + (n/sC) // Z_o$$

$$= sL/2n + (n/sC * Z_o) / (n/sC + Z_o)$$

→ 양쪽 식 각각에 $(n/sC + Z_o)$ 를 각각 곱하면

$$Z_o (n/sC + Z_o) = L/C + (sL/n)*Z_o + n/sC * Z_o$$

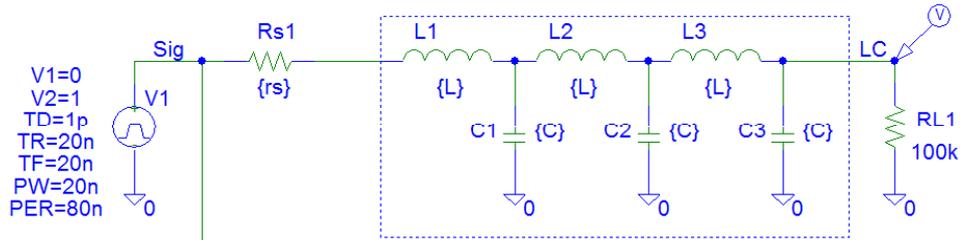
$$\cancel{n/sC * Z_o} + Z_o^2 = L/C + (sL/n)*Z_o + \cancel{n/sC * Z_o} \rightarrow n을 \infty로 하면$$

$$Z_o = \sqrt{L/C}$$

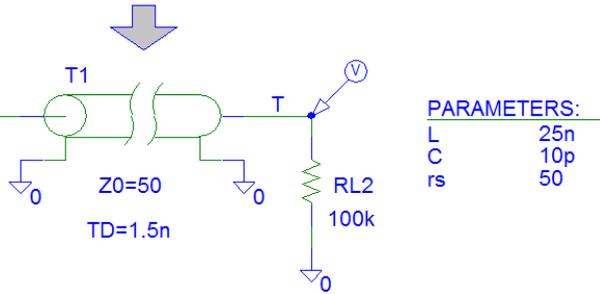
3-4. 특성 임피던스(Characteristic Impedance) 측정

[Transmission Line Zo & TD]

```
.TRAN 0.1n 100n 0 0.1n
.STEP LIN PARAM rs 10 100 10
```

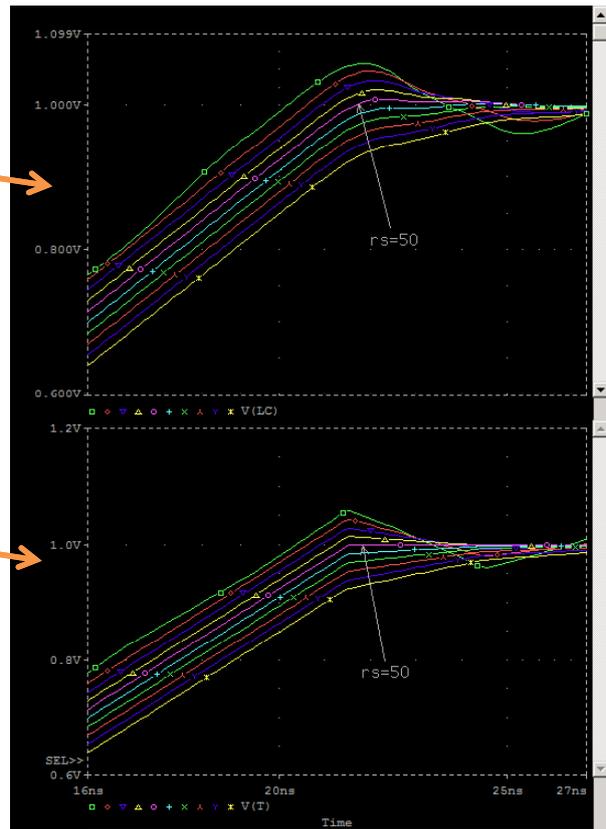
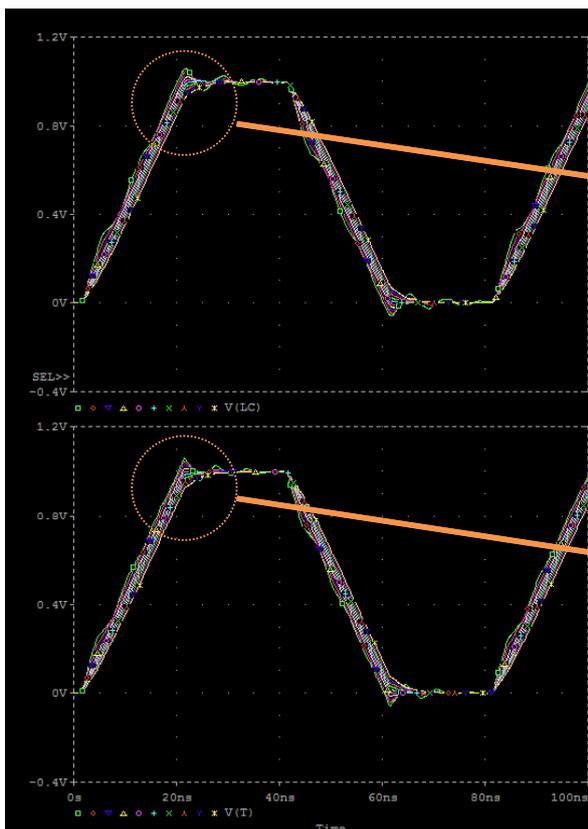
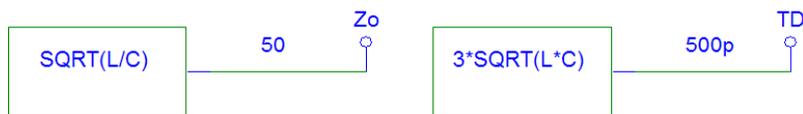


Rs값을 10에서 100옴 범위에서 10옴 단위로 증가하면서 출력 파형 (LC, T) 관찰하여 파형 왜곡이 가장 작은 상태의 rs값이 Zo임.



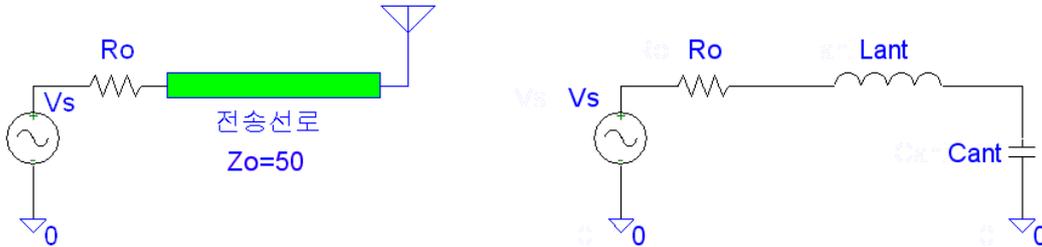
PARAMETERS:

L	25n
C	10p
rs	50



안테나 전송선로에서의 임피던스 매칭

안테나는 한마디로 끊어진 선로입니다. 더 이상 전기신호가 진행할 수가 없는 상태이므로, 일반적인 선로가 그렇게 된다면 open(개방)된 회로처럼 신호가 더 이상 갈 곳이 없어서 전반사해서 돌아온다. 하지만 안테나는 그 종단을 특정 주파수에서 공진하게 함으로써, 신호가 되돌아가지 않고 어떤 전자기장 형태의 에너지가 형성되어 외부로 뿔쳐나가도록 해준다..



왜 RF에서 50옴을 사용하는가?

전자기파 에너지의 전력 송신 특성이 가장 좋은 임피던스는 33옴, 전자파 에너지의 전력 수신 특성이 가장 좋은 임피던스는 75옴 정도이다. 따라서 전송과 수신 두 부분의 타협점이 즉 중간값 49.9옴 정도인데, 계산의 편의성을 위해 50옴을 사용, 이것도 설에 불가?

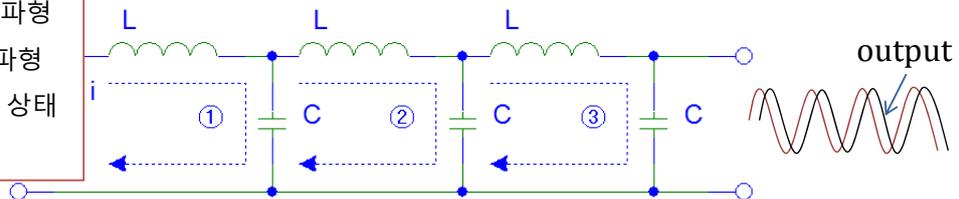
4. 전송 선로에서의 지연(TD = Propagation Delay)

진행파는 첫 번째 단위(L, C)회로로 이동하면서 전류 루프를 형성, 인덕터에는 전류 충전, 커패시터에는 전압 충전을 하면서 두 번째 단위 회로 커패시터(C) 양단에 진행파의 신호 전압이 걸리게 된다. 이렇게 계속 반복하며 뒷쪽 단위 (L, C)회로로 차례로 충전하면서 최종 종단으로 진행 파가 전달됨으로 각 단위 (L, C)회로 마다 지연되어 각 단위(L, C)회로당 지연 시간(Td/unit)을 가지게 된다. 그리고 지연 시간(TD)는 아래의 관계식을 가진다.

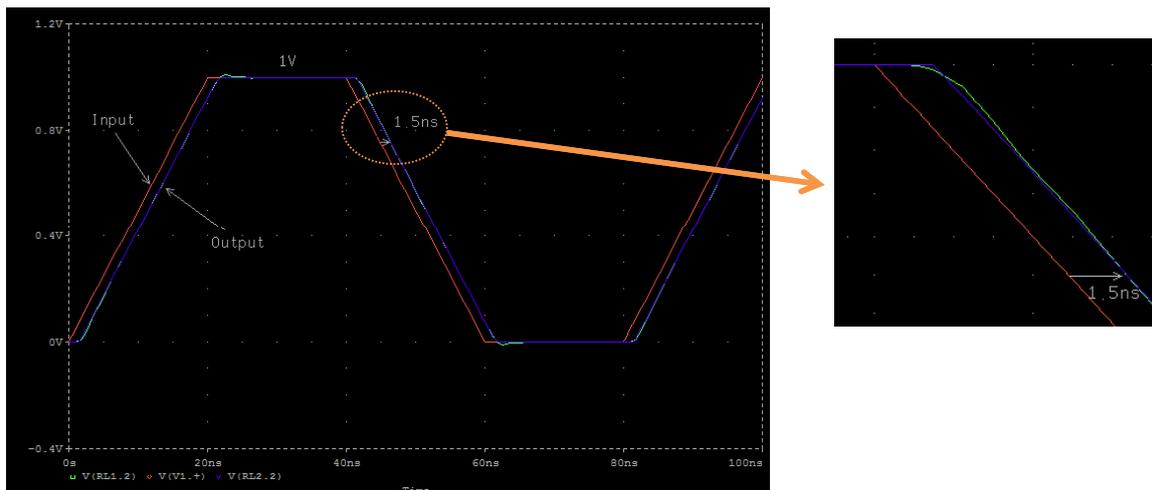
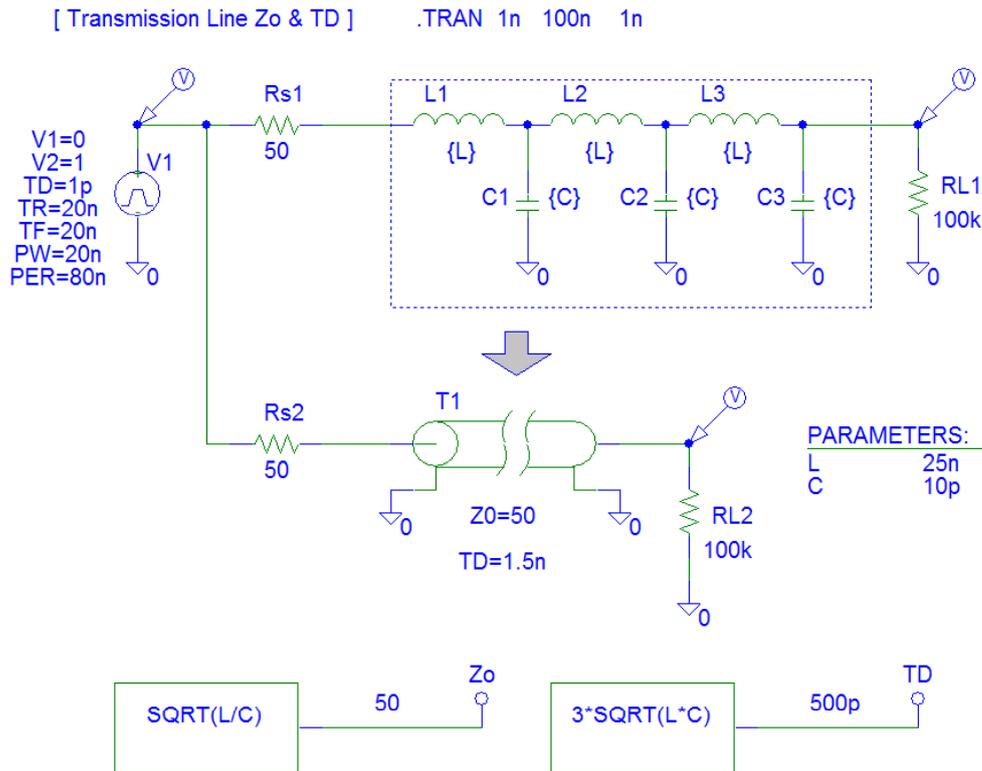
$$TD = \sqrt{LC}$$

Rs값을 10에서 100옴 범위에서 10옴 단위로 증가하면서 출력 파형(LC, T)관찰하여 파형 왜곡이 가장 작은 상태의 rs값이 Zo임.

의 단위(Unit)로 구성되어 있어 전송 선로의 종합 지연(TD)는 3·Td 이다.



4-1. 전송 선로에서의 지연(TD) 측정



구형파 입력에 대한 전송 선로를 거친 입, 출력 신호를 나타내는 것으로 입력 파형과 동일하게 출력되나 지연 시간(TD)이 1.5ns정도임을 알 수 있다.
 그리고 전체적으로 입력 파형과 출력 파형이 시간 지연(TD)을 제외하고는 특별한 왜곡없이 거의 동일하게 출력됨으로 전송 선로의 임피던스가 매칭이 되었다고 볼 수 있다.

5. 전송 선로에서의 반사계수(REFLECTION Coefficient)

짧은 상승시간 신호나 고주파의 신호는 전송라인(coax cable, twisted ribbon cable pair, 접지면 위에 있는 PCB패턴)의 도체에 형성된 분포정수(L, C)들로 인해 일반적으로 20Ω ~ 300Ω의 특성임피던스를 가진다. 이러한 특성임피던스는 도체의 구성물질과 물리적 크기에 따라 변한다.

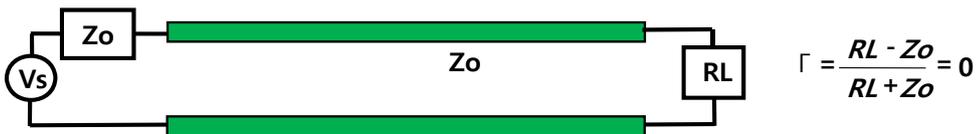
전송선로상의 특성 임피던스(Zo)와 부하 임피던스(RL)이 같거나 전송선로 전단에 출력 임피던스가 특성 임피던스(Zo)와 같은면 진행파의 반사가 일어나지 않는다. 그러나 이러한 임피던스 매칭조건이 만족되지 않으면 진행파의 일부가 반사를 일으켜 신호 왜곡을 초래한다.

아래의 관계식이 반사율(Reflection Ratio)을 나타낸다.

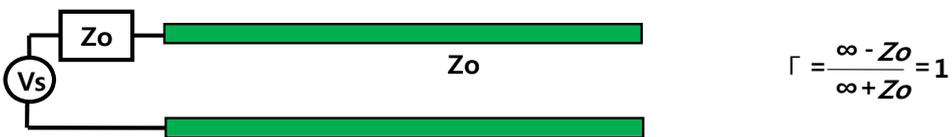
$$\Gamma = V_r / V_i = (R_L - Z_o) / (R_L + Z_o) \quad V_i: \text{진행파 진폭}, \quad V_r: \text{반사파 진폭}$$

Matched Load: $R_L = Z_o$	$V_r / V_i = 0$	No reflection.
Open Load: $R_L = \infty$	$V_r / V_i = +1$	Full reflection, same polarity.
Shorted Load: $R_L = 0$	$V_r / V_i = -1$	Full reflection, inverted polarity.

a. Terminated in Zo



b: Open Circuit



c: Short Circuit



Matched Load: $R_L = Z_o$	$V_r / V_i = 0$	No reflection.
Open Load: $R_L = \infty$	$V_r / V_i = +1$	Full reflection, same polarity.
Shorted Load: $R_L = 0$	$V_r / V_i = -1$	Full reflection, inverted polarity.

5-1. 반사계수(Reflection coefficient : Γ) 유도 ← 전압파형에 대한 반사계수임으로 엄밀하게는 전압 반사계수이다.

부하측의 임피던스(ZL)

$$Z_L = \frac{V_t + V_r}{I_t - I_r} = \frac{V_t + V_r}{\frac{V_t - V_r}{Z_0} \frac{Z_0}{Z_0}}$$

$$Z_L = \frac{V_t + V_r}{V_t - V_r} Z_0$$

$$Z_L = \frac{1 + V_r/V_t}{1 - V_r/V_t} Z_0$$

$$(1 - V_r/V_t)Z_L = (1 + V_r/V_t)Z_0$$

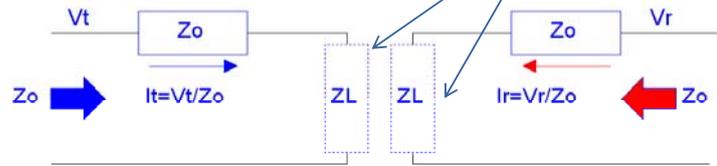
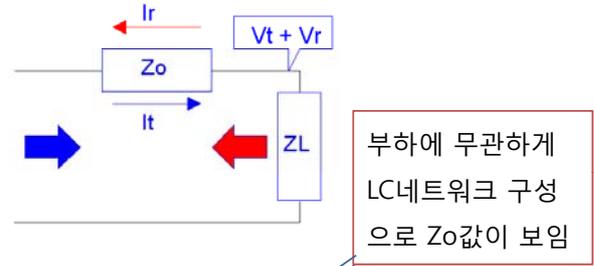
$$(1 - \Gamma)Z_L = (1 + \Gamma)Z_0$$

$$Z_L - \Gamma Z_L = Z_0 + \Gamma Z_0$$

$$Z_L - Z_0 = \Gamma(Z_L + Z_0)$$

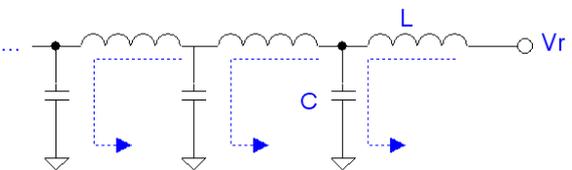
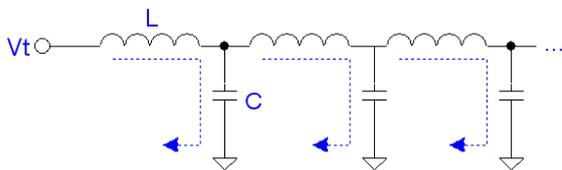
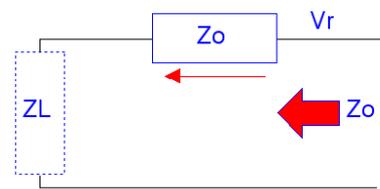
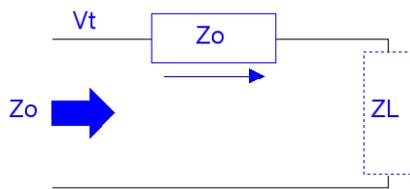
따라서

$$\Gamma = \frac{Z_L - Z_0}{Z_L + Z_0}$$



출력측에서 바라본 등가임피던스는 50옴이 되며 따라서 입력측으로 전달되는 전류(Ir)는 Vr/Zo식이 성립

전송선로의 등가회로(균일 분표정수의 경우: L1=L2=L3...와 C1=C2=C3...)



진행파입장에서 보면 LC Network회로가 되어 LC시정수에 의해 고유의 임피던스가 결정되어지며 이값이 특성임피던스(Zo)가 되며 또한 진행파의 지연시간(TD)이 LC시정수에 의해 결정된다.

반사파입장에서 보면 LC Network회로가 되어 LC시정수에 의해 고유의 임피던스가 결정되어지며 이값이 특성임피던스(Zo)가 되며 또한 진행파의 지연시간(TD)이 LC시정수에 의해 결정된다.

전송선로에서의 출력임피던스 예측

부하측의 임피던스(ZL)

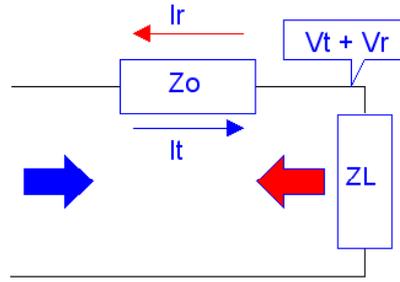
$$Z_L = \frac{V_t + V_r}{I_t - I_r} = \frac{V_t + V_r}{\frac{V_t - V_r}{Z_0} \frac{Z_0}{Z_0}}$$

위의 관계식에서 만약 전반사(Γ=1)가 일어난다면 V_t=1V로 가정하면 V_r=1가 된다.

그리고 입력측에서 부하로 가는 전류(I_t)와 부하측에서 입력으로 가는 반사전류(I_r)가 같게 된다.

부하측의 임피던스(ZL)는

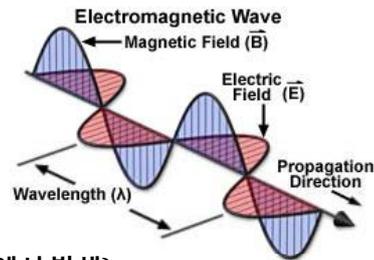
$$Z_L = \frac{1V + 1V}{I_t - I_r} = \frac{2V}{0} = \infty \text{가 된다.}$$



Coffee Break 일반적인 전송선로(PCB)에서 ZL은 CMOS계열의 입력일 경우는 수백k옴대 이상 임으로 보편적인 특성 임피던스가 Zo=50옴 내외임으로 50옴 입장에서 ZL=수백k옴 임으로 임피던스 매칭이 되지 않으면 전반사를 일으켜 링잉현상의 우려가 크다.

2. 전자기파(電磁氣波)란

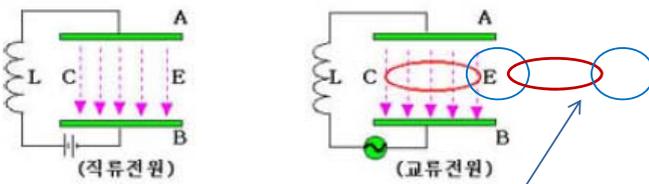
전자기파란 전기장과 자기장으로 구성된 파동으로서, 공간 상에서 전기장이 시간적으로 변화하게 되면 그 주위에 자기장이 발생하고, 또한 자기장이 시간적으로 변화하면 그 주위에 전기장이 발생하게 되어 공간 상을 빛의 속도로 전파(propagation)하는 파동이다.



1. 전자기파 발생원리(전압이나 전류가 고주파로 변화하는 부분에서 발생)

1-1. 전기장 신호원에 의한 방사

- ① 분리된 도체에 직류를 인가하면 대전된 상태로만 유지되며 교류 신호를 인가하면 시변 전기장이 발생하고 따라서 시변 자기장이 발생하며 이를 반복, 전자기파 발생

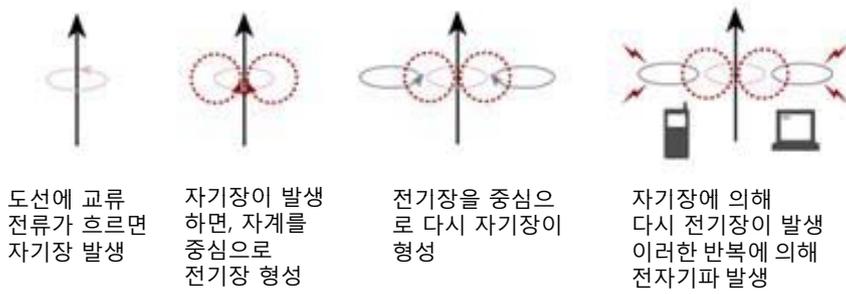


옆 그림에서 A,B 두 극판이 평행이 아닐 때 전기장과 자기장이 밖으로 퍼져 나가는 현상

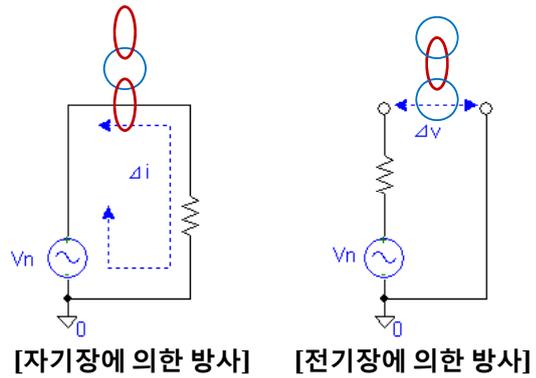
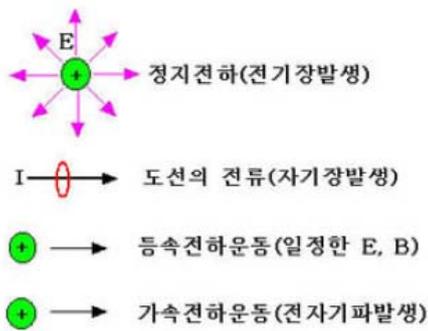


자기장과 전기장의 시간적 변화
 - 전기장이 시간적으로 변하면 자기장이 생긴다.
 - 자기장이 시간적으로 변하면 전기장이 생긴다.
 이러한 현상을 전자기파 혹은 전파라고도 한다.

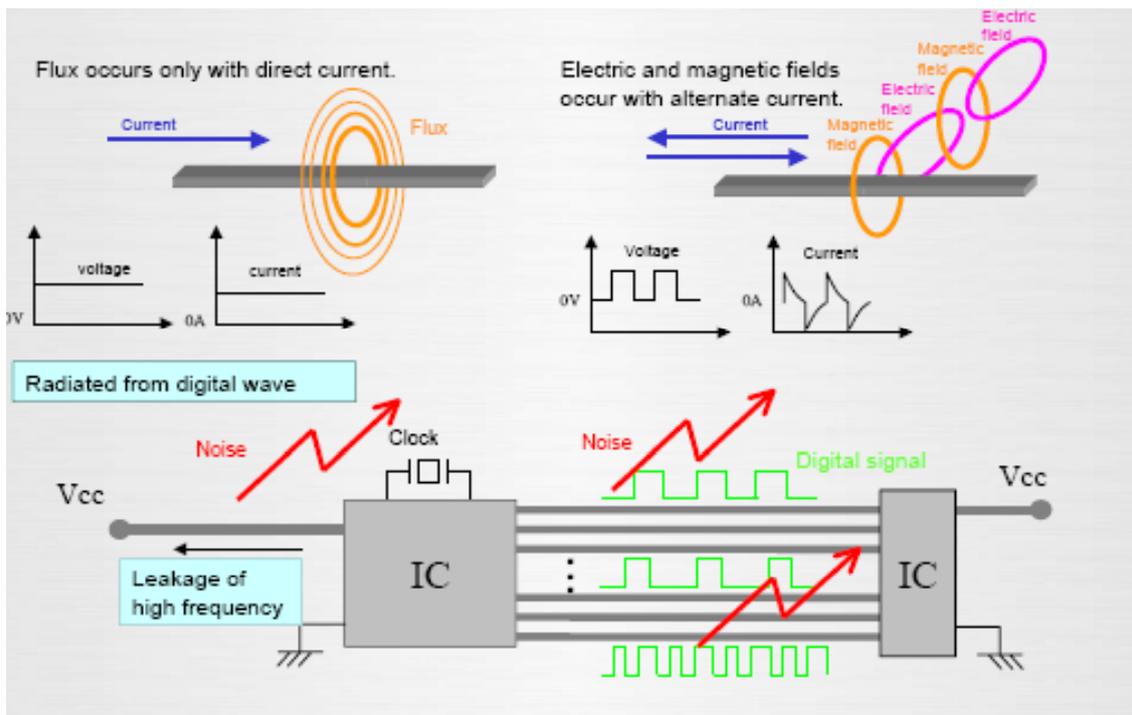
1-2. 자기장 신호원에 의한 방사



1-3. 전자기파 발생원리(전류변동이든 전압 변동이든 가속전하운동이다)



1-4. 전자기파 발생구조

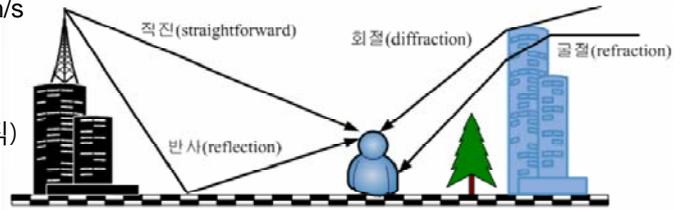


1. EMI/EMC기초

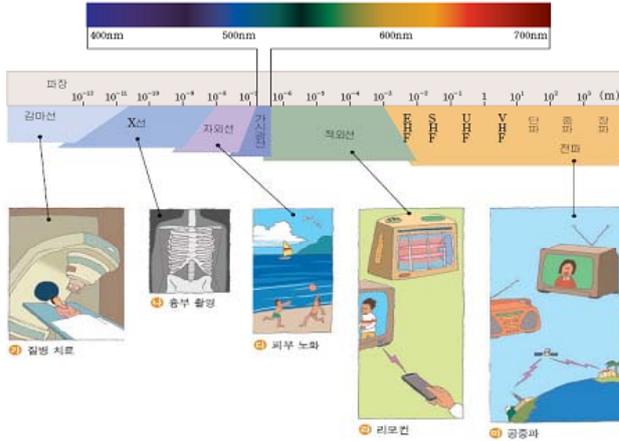
$$C = r \cdot e^n$$

2. 전자기파의 성질

- 전자기파의 속도 : 빛의 속도와 동일 = 3.18×10^8 m/s
- 빛과 같이 직진, 반사, 회절, 굴절의 성질을 가진다
- 전자기파는 횡파이다(진행방향과 진동 방향이 수직)
- 운동량과 에너지를 가진다



2-1. 전자기파 종류



Coffee Break creativestudio 이러한 전자기파(電磁氣波) 현상에 의해 제품 자체 내부적인 오동작을 일으키거나 혹은 외부 전기 전자제품에 영향을 주어 동작이상을 일으키는 요소를 **Noise**라 정의하며 이러한 현상은 보이지 않고 측정기에 의존해야 한다. 그리고 회로상에 보이지 않는 요소 즉 숨겨진 회로도나 메카니즘에 의한 것임으로 경험적인 부문이 많으나 이를 구체적이고 체계적으로 분석할 필요가 있다.

1. EMI/EMC기초

$$C = r \cdot e^n$$

3. EMI/EMC 관련 용어 정의

1. Noise란

전자회로에서 Noise란 "정상신호에 간섭하여 정보의 전달을 방해하거나 시스템의 오동작을 일으키는 원하지 않는 신호" 혹은 "전기, 전자기기의 기본 동작 주파수와 다른 전압, 전류 즉 정상 동작을 방해하는 불필요한 전기, 전자적 에너지를 말한다"를 의미한다.

전자기파잡음은 발생원에 따라 자연잡음, 인공잡음으로 분류되며 인공잡음은 의도성잡음과 비의도성 잡음으로 분류된다. 의도성잡음은 TV, FM, 무전기, 휴대폰등과 주로 통신기기에 활용되는 전자파 에너지이며 비의도성잡음은 계전기접점, 모터, 형광등, 컴퓨터등에서 발생하는 의도하지않은 노이즈를 의미한다.

발생원	종류	특징	
자연잡음	대기잡음, 전리층잡음, 태양계잡음, 우주잡음	자연계에 존재	
인공잡음	의도성	무전기, 휴대폰, FM Radio, TV, 마이크로 웨이브 오븐	의도적으로 발생시켜 사용
	비의도성	모터, 릴레이, 아크용접기, 변전설비, 헤어 드라이등	원래 목적외 부차적 발생

Coffee Break creativestudio 도체에 전류가 흐르거나 전압이 걸리면 어떤 형태이든 전자기파(電磁氣波)가 발생되며 이러한 현상을 적극적으로 생활에 이용하는 것이 오늘날의 각종 통신기기류의 제품이다. 전자제품을 설계하는 엔지니어 입장에서선 어떠한 이러한 전자기파(電磁氣波) 현상을 살려야 하고 어떤경우는 억제해야 한다.

2. EMI의 3요소

Noise의 전파경로는 공간으로 방사되는 전자기파와 도선을 통하는 전도잡음으로 구분되며 대부분의 전자기기는 잡음발생원과 잡음 수신기로의 두가지 작용을 동시에 한다. EMI(전자파 장애)현상에는 **방해원, 전달매체, 피해장비**가 있으며 이것을 EMI 3요소라 한다.

방해원	전달매체	수신기
모터 릴레이 아크용접기 변전설비 헤어 드라이 컴퓨터 기기 등	[방사] 안테나, 케이블, 스, 와이어 케이블 [전도] 전원선 접속케이블 공통 임피던스	무선수신기 센서류 산업용 기기 의료용기기 컴퓨터 휴대용 전자기기 인체등

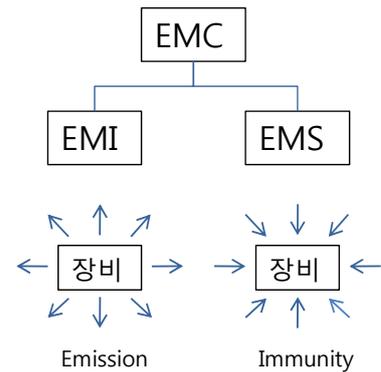
전기/전자장비에서 EMI 현상이 발생하는과정에 대한 기본원리는 그림과 같이 잡음원과 잡음의 전달경로 및 피해장비가 동시에 존재할때만이 가능한것으로서 이중의 한요소라도 제거되거나, 존재하지않으면 발생하지않는다. 통상 잡음원에서 방지하는쪽이 최저비용의 대책이다.



3. EMC(ElectroMagnetic Compatibility)

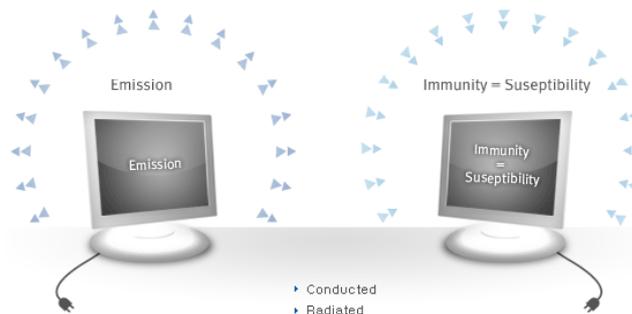
EMC(전자파 환경 적합성)가 확보된 전자기기는 주변기기 동작에 나쁜 영향을 끼치지 않으며, 다른 전자장비에서 발생한 전자기 현상에 근접되더라도 정상동작을 할 수 있다. 즉 EMC는 EMI와 EMS 두가지 요소를 동시에 포함하고 있다.

타기기에 **능동적으로 장애를 일으키는 것을 EMI(ElectroMagnetic Interference)**라고 하며 EMI의 상대적 개념으로 **외부 기기로부터 침입한 전자파에 의해 장애가 발생되지 않는 능력 즉 이를 전자 감응성(EMS:ElectroMagnetic Susceptibility) 혹은 전자파 배제능력(Immunity) 특성이라고 볼수 있다.**



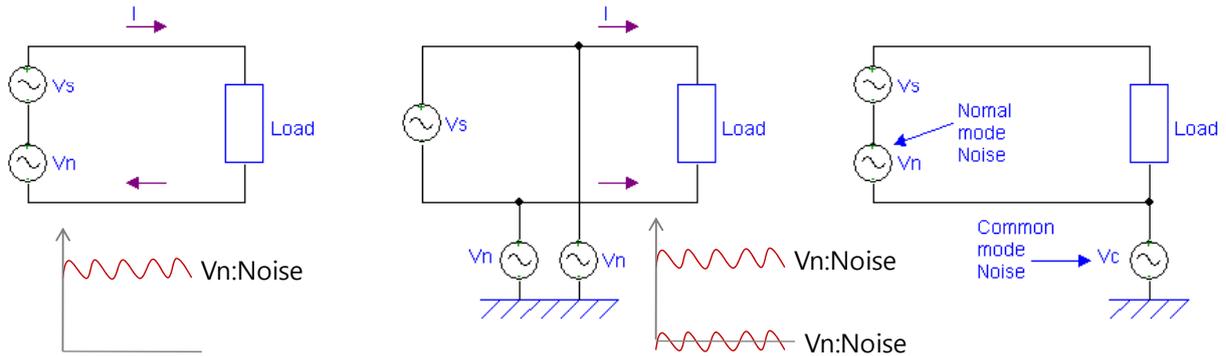
EMI 분류
CE(Conducted Emission)
RE(Radiated Emission)

EMS 분류
CS(Conducted Susceptibility)
RS(Radiated Susceptibility)



Two Types of EMC Measurement

4. Normal mode Noise와 Common mode Noise



Normal mode Noise

일반적으로 하나의 페루프 전기회로에서 원 신호(Vs)에 노이즈 신호(Vn)이 중첩되었다고 보는 형태의 노이즈를 Normal mode Noise라 한다.

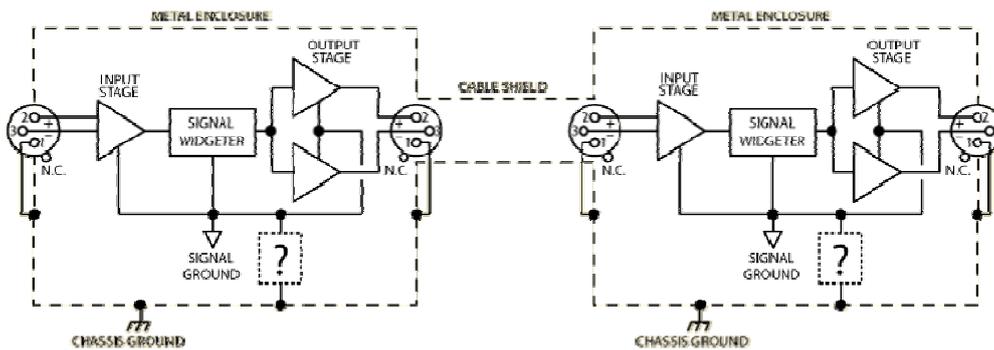
이 경우 노이즈 전류(I)방향이 한 방향이며 이러한 노이즈의 대책은 비교적 용이하다 즉 Filter등의 회로로 가능하다.

이러한 Noise를 **Differential mode Noise** 혹은 **Loop mode Noise**라고도 한다.

Common mode Noise

일반적으로 하나의 페루프 전기회로에서 제 3의 전기회로(접지)에서 야기된 노이즈가 신호라인의 전송선과 귀환선로에 공통의 노이즈원이 인가되는 형태를 Common mode Noise라 한다. 즉 접지구 회로의 경로가 길거나 복잡할 경우 접지면 자체에서 노이즈원(Vn)이 형성되어 전송선과 귀환선로에 공통의 노이즈원(Vn)이 중첩되는 형태이다. 대부분이 경우 접지(GND)의 불안에 의한 노이즈로 **Common Impedance Noise**라고도 한다.

5. FG(Frame Ground)와 SG(Signal Ground)



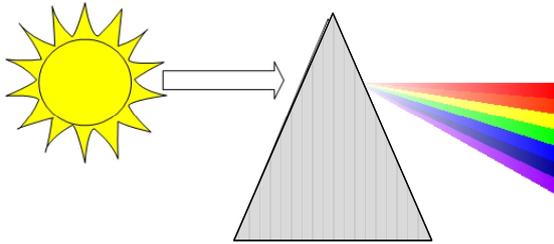
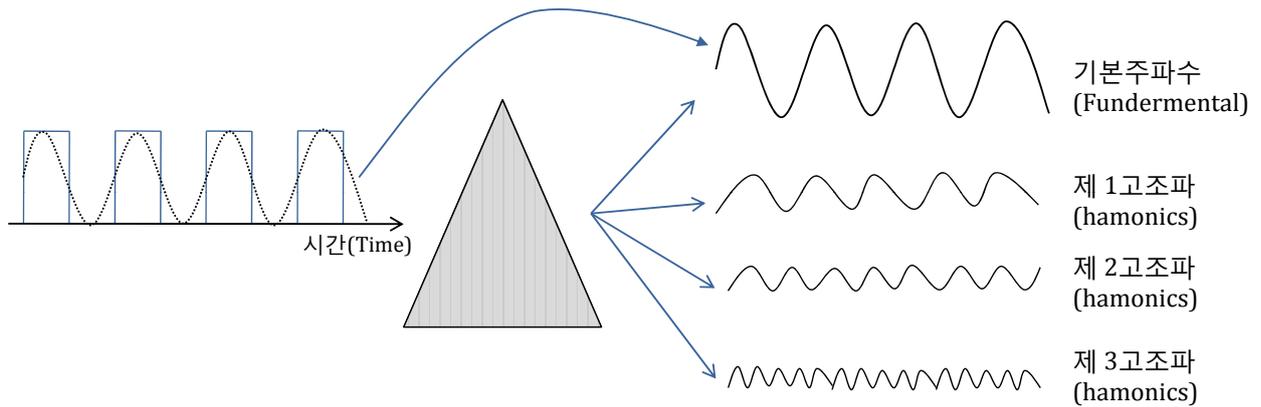
FG(Frame Ground)

일반적으로 케이스접지 혹은 Chassis Ground라고도 하며 원래는 감전방지용의 인체 접촉 보호용 접지단자이다. 그러나 밀폐된 형태의 금속 케이스 자체의 정전 실드효과에 의한 노이즈 외부 방사를 막거나 외부 노이즈의 인입을 막는 차폐용으로도 적용되며 신호케이블이나 라인필터 부품의 접지단자가 FG(Frame Ground) 접속되어 노이즈 대책용으로도 사용된다.

SG(Signal Ground)

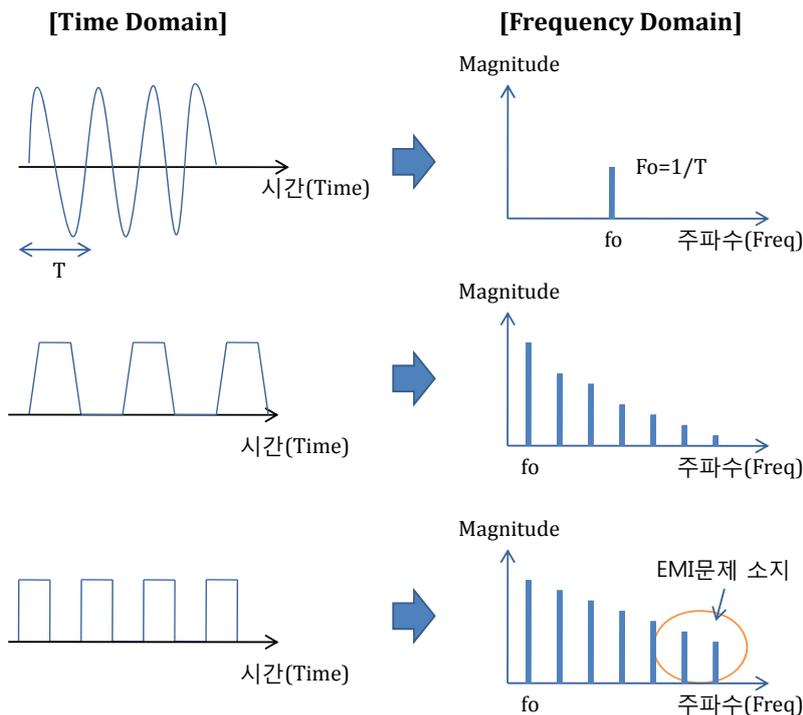
신호접지라고 하며 시스템내 회로에서 외부로 신호를 입출력할 때의 기준전압(0V)을 규정 하는 것으로 아날로그, 디지털, 전원부, RF등으로 복수의 SG(Signal Ground)를 구획하여 Layout함으로써 블록간 간섭을 방지한다. 이와같은 여러종류의 SG간이나 FG와의 접속은 신중하게 해야하며 모든 접지는 굵고 짧게 한다는 정설은 보호용 접지이며 노이즈나 신호 간섭방지에는 "접속하면서 분리"의 기술(?;주파수적 고려)이 필요하다.

6. FFT(Fast Fourier Transform)란



일반적인 아날로그 신호는 인간이 보고 들리는 것은 하나의 신호로 보이지만 이러한 신호를 주파수 성분 분석(FFT)를 하면 여러개의 Sin, Cos함수로 표현된다. 즉 시 영역의 하나의 신호는 여러 주파수성분의 요소(에너지)의 합(중첩)으로 구성된다. 여기서 순수 Sin파형의 경우는 하나의 기본(Fundamental)주파수성분만 가지며 구형파의 경우는 기본주파수외의 다수의 고조파(Harmonics) 성분을 가지게 된다.

7. 고조파(Harmonics) : 시간영역의 신호를 주파수성분으로 분해(FFT)하면 여러정수배의 주파수 성분이 존재, 기본(fundamental)주파수를 제외한 정수배의 고주파성분을 말함.



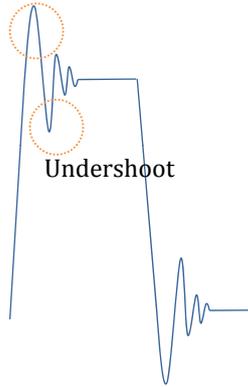
시간영역에서의 Sine형태의 파형은 주파수 영역에서 보면 단일의 기본주파수(fo)만 가지며 EMI요소가 적으며 문제 대책도 비교적 용이.

시간영역에서의 사다리꼴 형태의 파형은 주파수 영역에서 보면 기본주파수외에 정수배의 여러 고조파가 분포하며 완전한 구형파보다는 고조파의 에너지가 적은편이다. 이는 상승과 하강시간에 기인한다

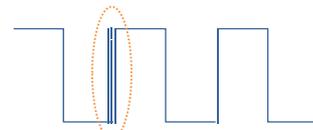
시간영역에서의 구형파 형태의 파형은 주파수 영역에서 보면 기본주파수외에 정수배의 여러 고조파가 분포하며 EMI문제 소지가 많다

8. 디지털 파형 용어 정의

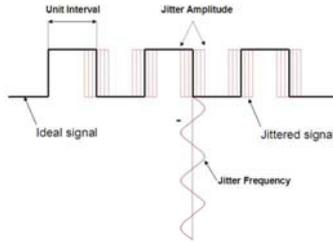
Overshoot



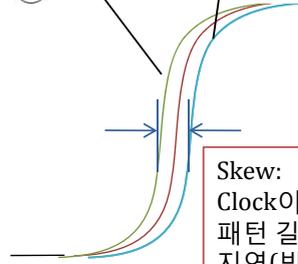
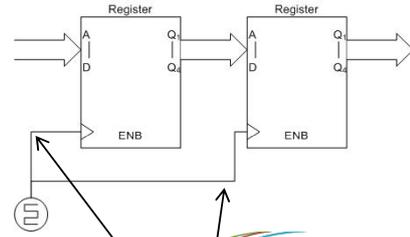
Over/Under shoot:
임피던스 미스 매칭에 의한 신호의 Ringing 현상



Jitter



디지털 신호에서 파형이 흔들리거나 떨리는 현상을 의미하며 Crosstalk나 스위칭 Noise 등에 의한다.



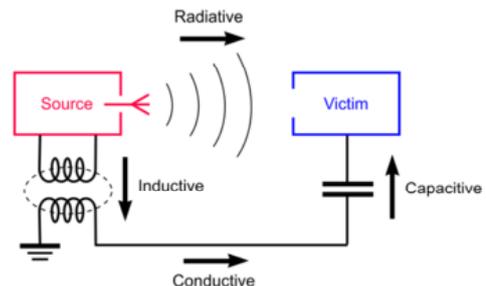
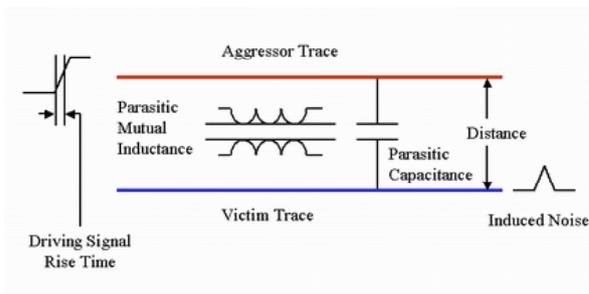
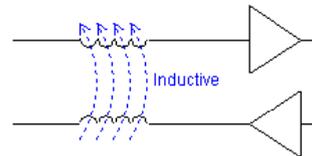
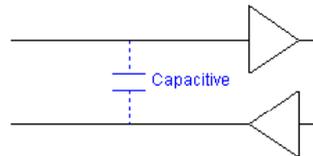
Skew:
Clock이나 Data의 패턴 길이 등에 의한 지연(빗나감)

2. 노이즈대책 회로 설계의 기초

1. 노이즈 특성과 종류

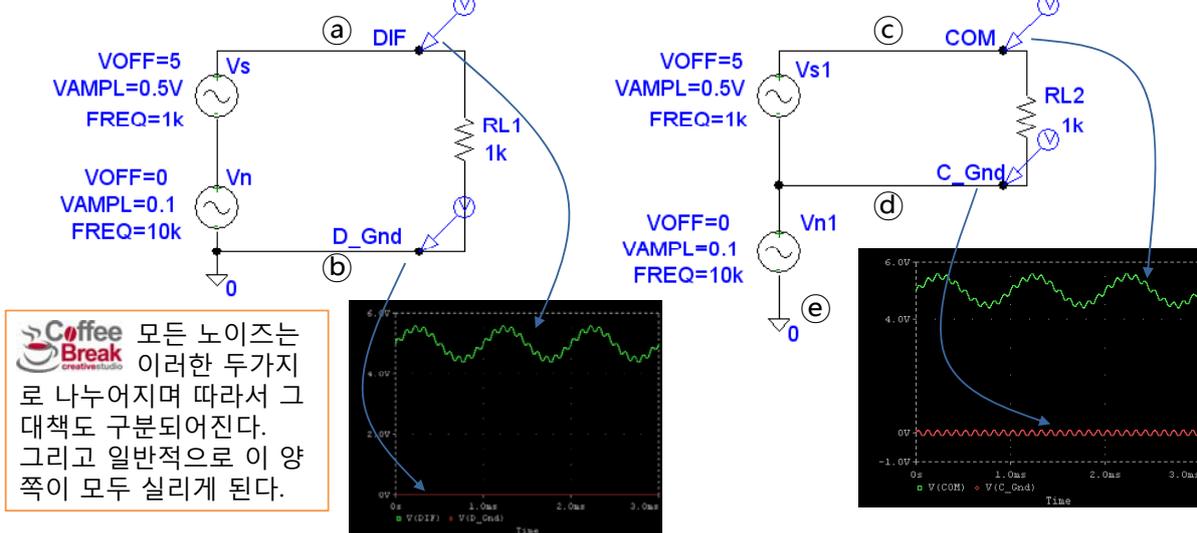
1.1 노이즈의 특성

노이즈는 회로상에 나타나지 않는 보이지 않는 회로를 통해 전달되기 때문에 그 대책도 어렵다. 즉 이러한 전자기파에 의한 노이즈는 인접한 패턴이나 Wire를 통해 전달되어 시스템 내의 오동작을 일으키거나 이것이 방사되어 다른 기기에 영향을 주게 된다. 일반적으로 노이즈는 고주파영역에 존재하지만 저주파의 경우도 있다. 이러한 극히 낮은 주파수 노이즈는 노이즈라 하지 않고 드리프트(drift)라고 한다.



1.2 노이즈의 종류

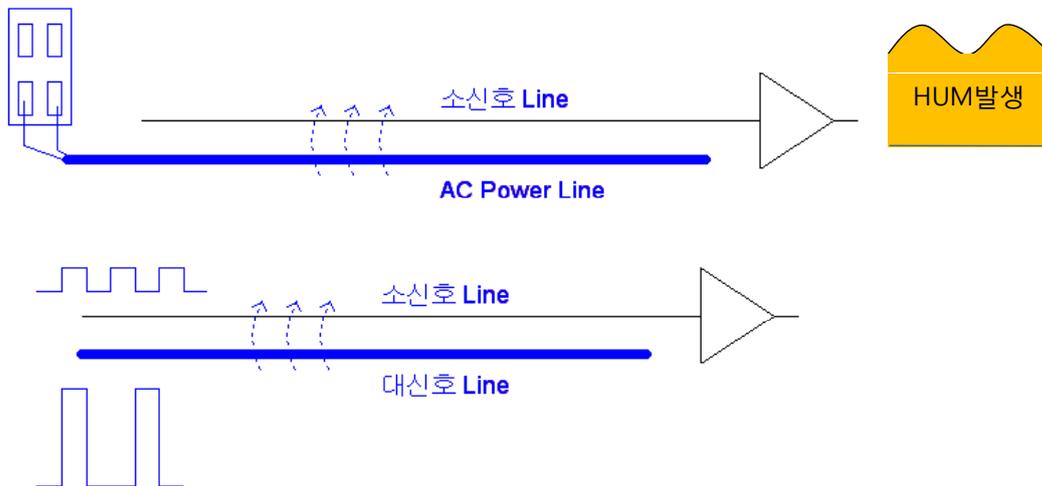
노이즈는 그 구성 성질에 따라 두가지 종류로 나누어진다. Normal(Differential) mode Noise와 Common mode Noise로 구분되며 아래와 같이 페루프 회로내에서 ㉠-㉢간 기준으로 신호(Vs)에 노이즈(Vn)가 중첩된 형태의 노이즈를 Normal mode Noise라 하며 일반적으로 접지라하면 모두 0V 전위가 되어야 하나 시스템내 복수의 접지부가 있고 완전한 접지가 구성되는 것은 불가 함으로 제 3의 완전한 접지(㉣)를 기준한 ㉠와 ㉢지점은 동일한 노이즈가 유기된다. 이를 Common mode Noise라 하며 그라운드 노이즈라고도 할 수 있다. 즉 "접지가 흔들리면 시스템 전체가 흔들린다"라는 의미와 동일하다. 여기서 Common의 의미는 어느 부분이나 다 노이즈가 발생한다는 의미.



2. 노이즈 발생원(Noise Source)

1. 사용신호가 노이즈원이 되는 경우

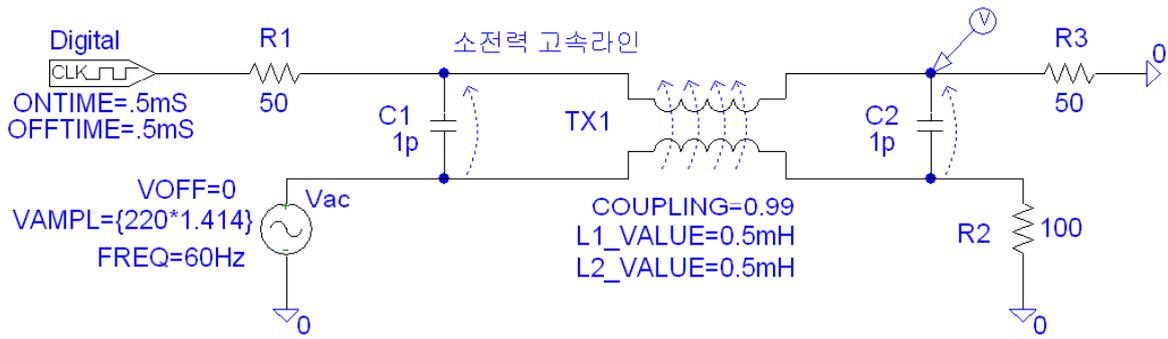
정상적으로 사용하는 신호는 회로나 기기를 정상적으로 작동시키기위해 사용되지만 그러한 신호가 다른 내부회로에 전달이 되면 노이즈원으로 작용한다. 특히 정상 사용신호의 에너지(전압, 전류)가 크면 강력한 노이즈 발생원이 된다. AC전원라인의 경우 50/60Hz대의 낮은 주파수로 대체로 대책이 용이한 편이나 대신호 라인처럼 주파수대가 겹치면 대책은 곤란해지며 이경우는 이격하거나 접지를 통한 차폐나 실딩이 필요하자.



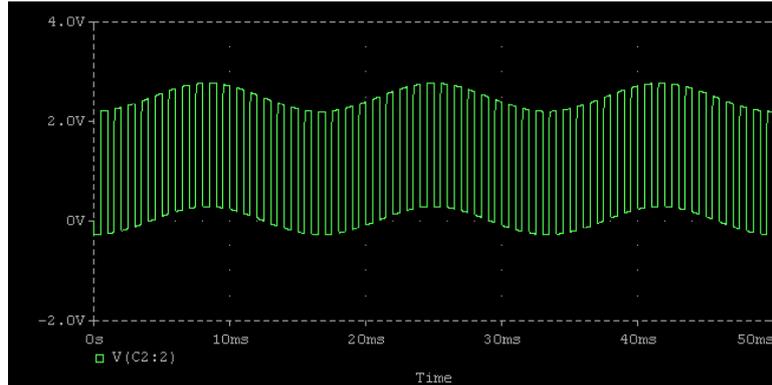
2. 노이즈대책 회로 설계의 기초

C = r·eⁿ

1-1. 교류전원 신호와 신호라인이 인접했을 경우의 노이즈유기현상



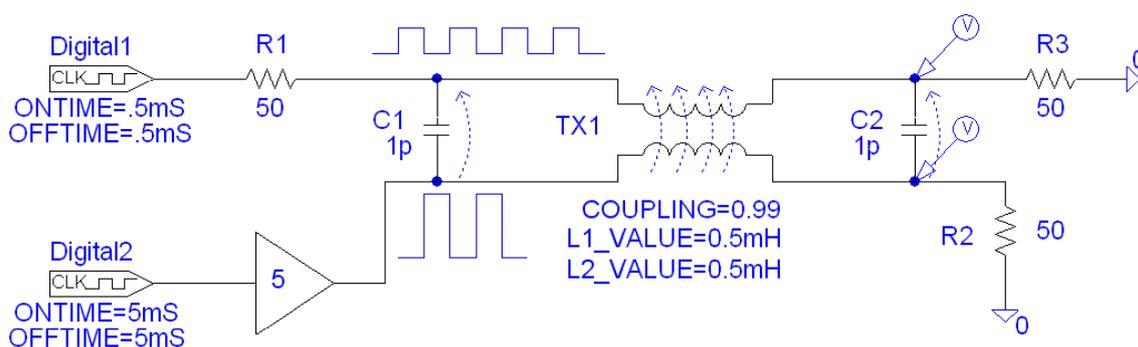
교류 전원신호와 소신호 패턴이 나 케이블이 인접한 경우에는 두 도체간에 형성된 상호 커패시턴스나 상호 인덕티브에 의해서 교류신호가 소신호쪽으로 유기되어 우측의 결과를 나타낸다. 이 경우는 주로 상호 인덕티브의 영향을 받는다. 이러한 형태의 저주파 노이즈를 험(hum)이라 한다.



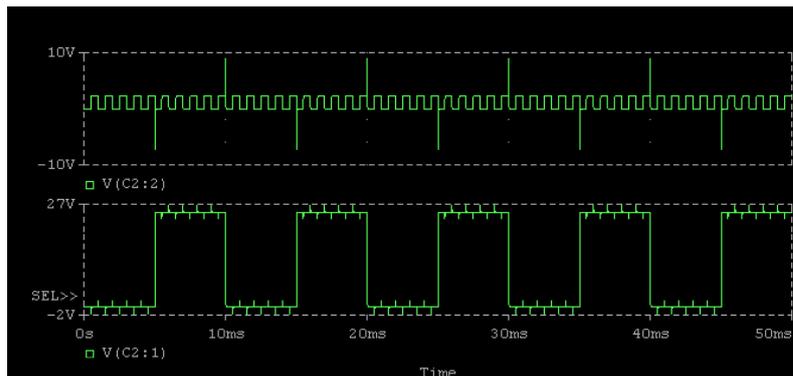
2. 노이즈대책 회로 설계의 기초

C = r·eⁿ

1-2. 대 신호라인과 소신호라인이 인접했을 경우의 노이즈유기현상



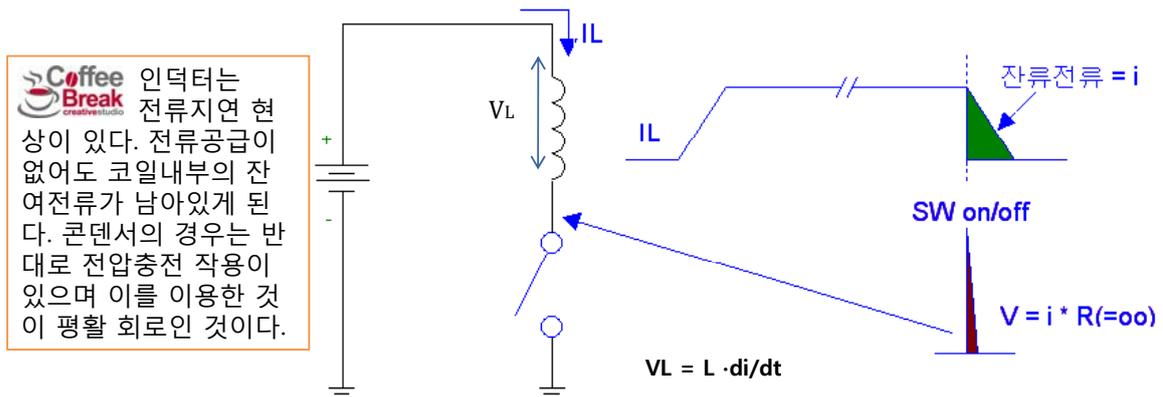
대신호와 소신호 패턴이나 케이블이 인접한 경우에는 두 도체간에 형성된 상호 커패시턴스나 상호 인덕티브에 의해서 교류신호가 소신호쪽으로 유기되어 우측의 결과를 나타낸다. 이 경우 대신호가 소신호쪽에 영향을 주기 쉬우며 상대적으로 대신호도 소신호로부터 영향을 받으나 오동작의 우려는 없다.



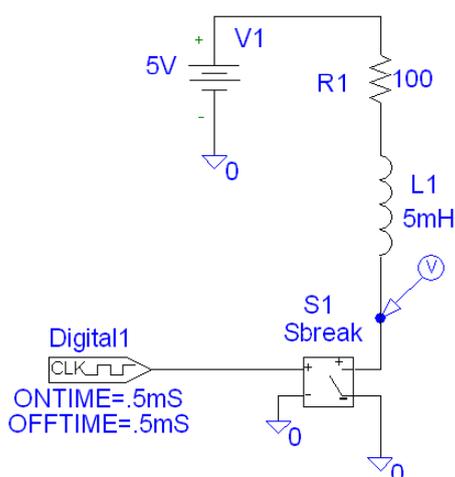
2. 인덕턴스에 의한 스위칭 노이즈 발생

일반적으로 스위치만으로 On/Off작동을 하더라도 패턴(Wire)상에 존재하는 인덕턴스성분으로 과 전류의 급변 작용으로 인해 큰 임펄스성 전압이 존재한다. 여기서 인덕터 부품이 구성된 회로에서는 인덕터 자체의 전류 지연현상으로 인해 잔류전류가 스위치가 Off된 (R=∞)에 인가되어져 더 높은 임펄스성 전압이 야기되며 이는 노이즈 요소로도 작용하지만 그 전압이 대체로 높기 때문에 스위치 소자를 파괴하는 등의 2 중적 부작용을 초래하기도 한다. 통상 이러한 고 전압을 흡수하기 위해 인덕터와 병렬로 전류 방전경로를 만들어 보호하는 완충(Snubber)회로를 부가 한다.

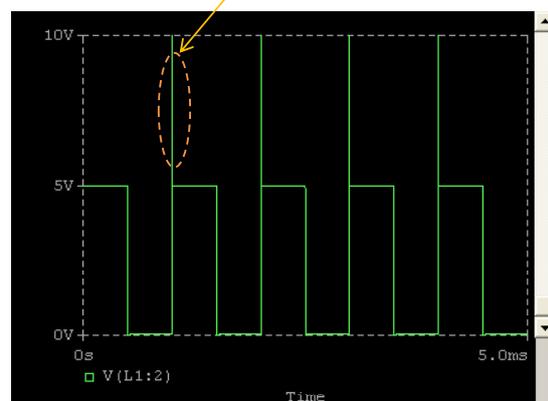
이러한 인덕터등가모델로 사용되는 소자가 릴레이, 모터, 부즈, 바이브레이트등이 있으며 이러한 류의 소자를 제어(On/Off)하는 경우는 펄스성 노이즈가 발생하게 된다.



인덕턴스 부하의 스위칭에 의한 노이즈 발생



임펄스 노이즈



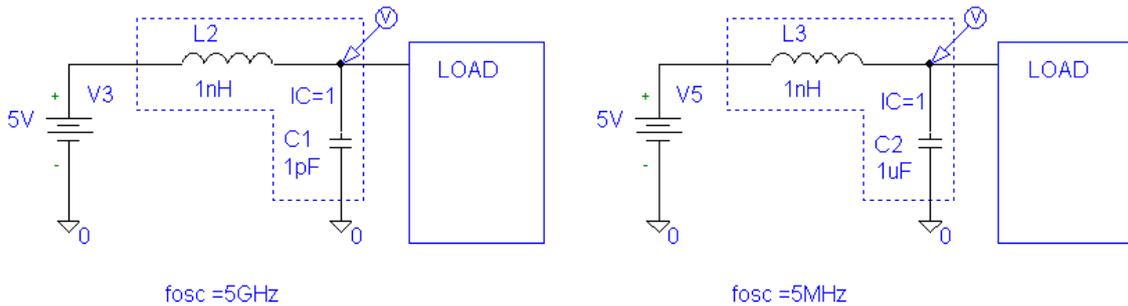
Coffee Break 인덕터 부하특성을 가지는 부품으로는 릴레이외에 모터, 부즈, 바이브레이트, SMPS용 트랜스 등이 있다. 이러한 류를 구동할때는 반드시 R,C 혹은 다이오드와 결합된 스너브(Snubber)회로를 구성 반드시 펄스성 노이즈를 제거 해주어야 한다.

전압제어형 스위칭(Sbreak)를 이용하여 릴레이(코일저항=100옴, 코일=5mH)를 On/Off 시켜보면 릴레이를 On시킬경우는 노이즈가 발생하지 않으나 릴레이를 Off시켰을때는 수kV~수십kV의 큰 임펄스성 노이즈가 발생하는 것을 알 수 있다.

3. LC공진에 의한 노이즈 발생

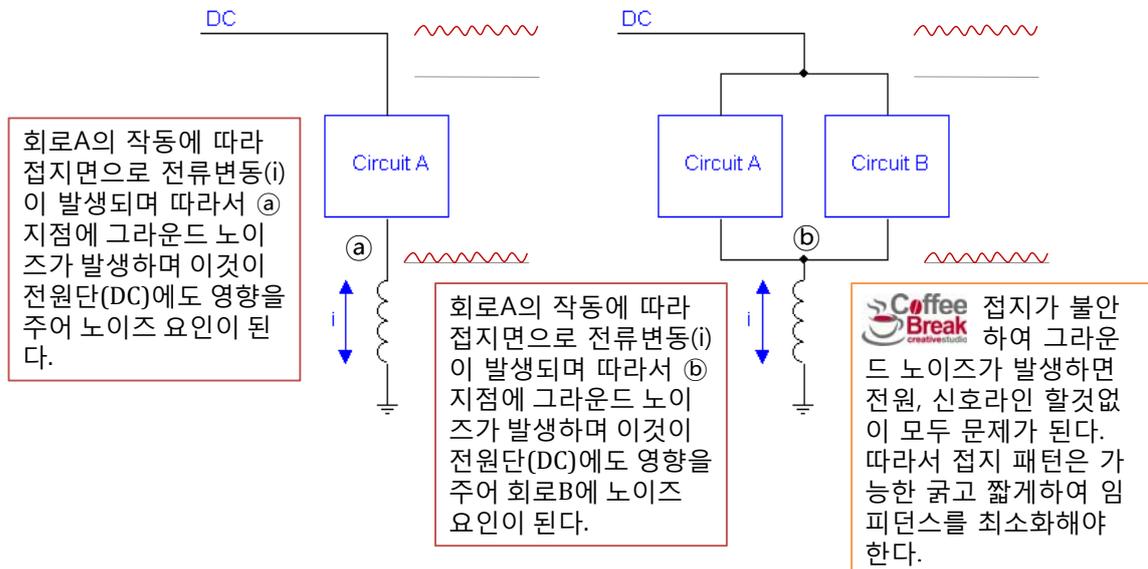
일반적으로 공진은 회로상에 인덕터(L)와 커패시터(C)에 조합에 의한 공진발생이 주 원인이며 회로도상에서 인덕터(L)와 커패시터(C)가 문제되기 보다는 보이지 않는 회로(패턴 L, 부유용량 C)에 의한 공진이다. 부품의 리드선이나 패턴등은 저주파 영역에서는 거의 0옴에 가까우나 고주파 영역에서는 인덕터(L)성분을 가지게 되며 인접한 도체부와 결합한 부유용량(C)과 결합해 LC공진을 초래하게 된다. 이러한 공진은 직렬공진의 형태이며 L과 C의 연결부분의 파형은 수십V~수백V이상으로 공진하게 되어 회로나 시스템상의 노이즈로 작용한다.

아래 회로에서 좌측회로는 패턴 인덕터(L)와 부유용량(C)에 의한 공진현상을 측정한 것이며 공진 주파수가 약 5GHz대이며 우측회로는 패턴 인덕터(L)와 사용 콘덴서(C2=1uF)에 의한 공진주파수는 약 5MHz대이다. 따라서 이런경우 우측회로가 오히려 문제의 소지가 크다. 따라서 이러한 공진지점의 주파수를 피해 나가도록 C값의 설정도 필요하다.



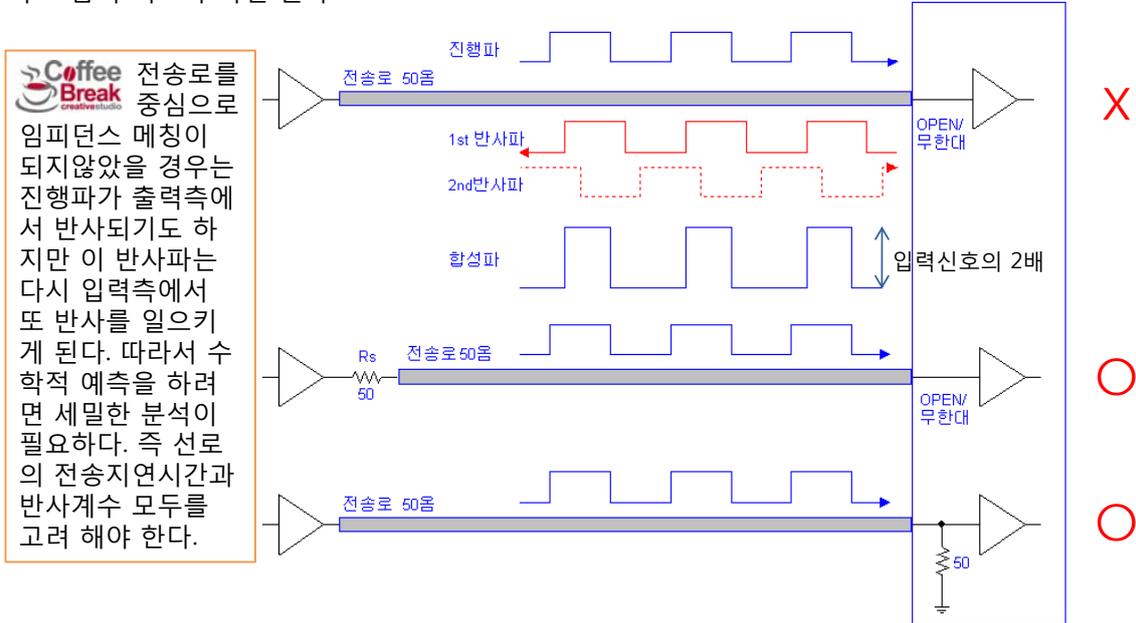
4. 공통 임피던스에 의한 노이즈 발생

회로 블록의 기준(Reference)단에 형성된 임피던스에 의해 발생하는 노이즈의 형태를 의미하며 특히 접지 패턴이 길거나 불안할 경우 접지 패턴 자체에 형성된 임피던스(L 혹은 R)에 의해 주 회로의 전류 변동분이 접지 패턴에 형성된 임피던스에 걸려 발생하는 노이즈의 형태를 의미한다. 이러한 형태의 노이즈는 대부분 Common mode Noise형태를 갖는다.



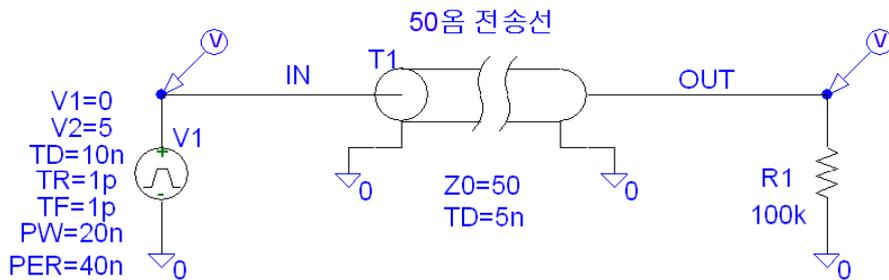
5. 전송선로에서의 신호의 반사에 의한 노이즈 발생

고주파신호를 처리하는 회로에서는 PCB신호 패턴의 임피던스를 대부분 50옴으로 설계되어 있는데 신호 패턴 종단에서 다음단 회로에 연결될 경우 다음단 회로의 입력 임피던스가 50옴으로 설계 되어지지 않거나 Open된 경우 반사를 일으킨다. 따라서 진행파와 반사파가 결합되어 원신호를 잃어버리는 형태로 된다. 이를 방지하기 위해 임피던스 매칭을 한다. 즉 선로의 입력단이 50옴이거나 선로의 종단이 50옴이 되도록 하면 된다.

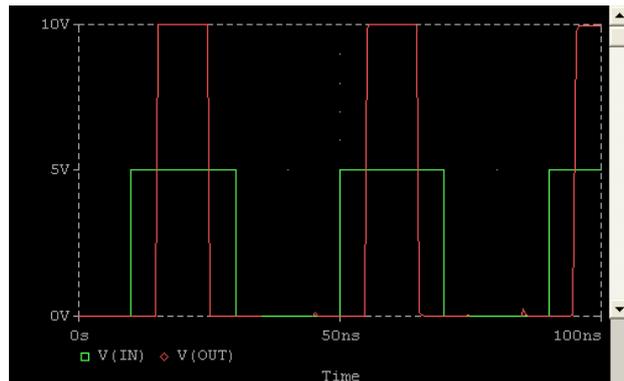


5-1. 전송선로상의 반사에 의한 왜곡(임피던스 miss matching) 측정

[Frequency=25MHz]



일반적인 PCB 패턴은 20옴~200옴 정도의 전송선로 임피던스(Zo)를 가지는데 이러한 전송선로(PCB 패턴)상에서 임피던스 매칭이 제대로 되지 않으면 종단에서 반사파가 발생되며 이러한 반사파는 입력 쪽으로 전달되고 입력쪽에서 다시 반사를 일으켜 출력측에 재 반사를 일으킨다. 이러한 다중반사에 의해 다양한 형태의 왜곡파가 나오게 되는 것이다.



5-2. 반사계수 (Γ , gamma, Reflection Coefficient : Lattice diagram)에 의한 왜곡 해석

특성 임피던스와 부하 임피던스와의 차에 의해 발생하는 반사량을 단순히 입력전압대 반사전압비로 계산한 지표를 말한다. 말 그대로 입력량에 대해 반사량이 어느정도인가를 나타내는 수치이다. 작을수록 반사량이 작다는 의미가 된다.

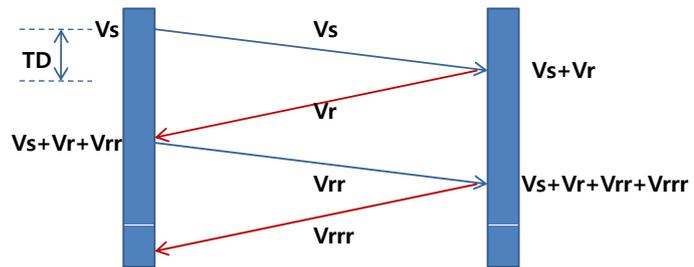
특성 임피던스 Z_0 의 선로를 부하 임피던스 Z_L 로 종단하였을 때 그 점의 전압 반사 계수를 의미하며

관계식은

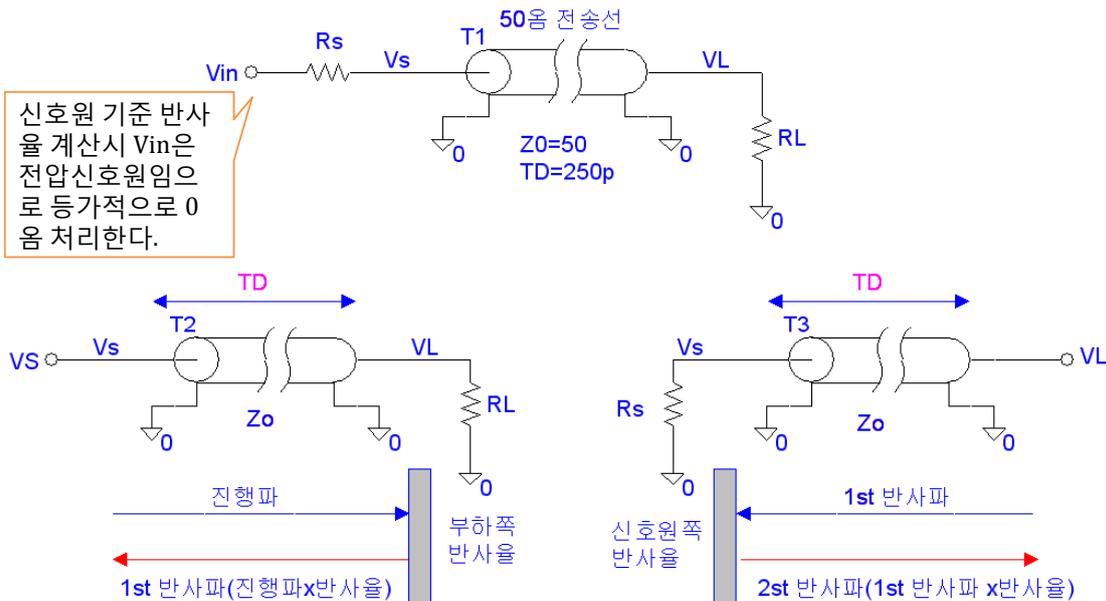
$$\Gamma = V_r / V_i = (Z_L - Z_0) / (Z_L + Z_0)$$

반사계수는 전송선로상에 특성 임피던스를 중심으로 신호원(V_s)단과 부하(Z_L)간의 반사를 의미하며 신호원(V_s)쪽 반사계수는 부하쪽에서 온 신호를 반사하는 비율을 의미하며 부하(Z_L)쪽 반사계수는 신호원(V_s)에서 온 신호를 반사하는 비율을 의미한다. 즉 특성 임피던스를 중심으로 전송선로상에 신호 지연 분 만큼 지연된후 반사를 상호간에 일으킨다. 따라서 의도하지 않은 출력이 부하쪽에 걸리게 되는 것이다. 반사신호와 다시 반사된 신호는 원신호에 중첩됨으로 계산시 유의해야 한다..

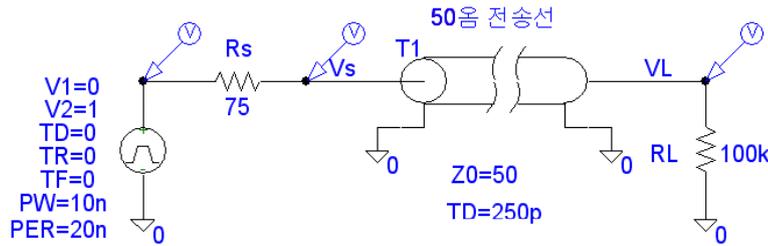
Coffee Break creativestudio
전송선로상의 반사를 취급할때 반사파 자체(우측 그림: 화살표)와 전송선로상의 지연(TD)값을 고려하여 최초 진행파(V_s)로부터 반사가 서로 반복해 연이어 일어나는 현상의 값과 신호원측과 출력측에 지금까지 진행 전압값을 중첩해 더하면 최종 값의 확인이 가능하다.



1) 입력 및 출력 단에서의 반사

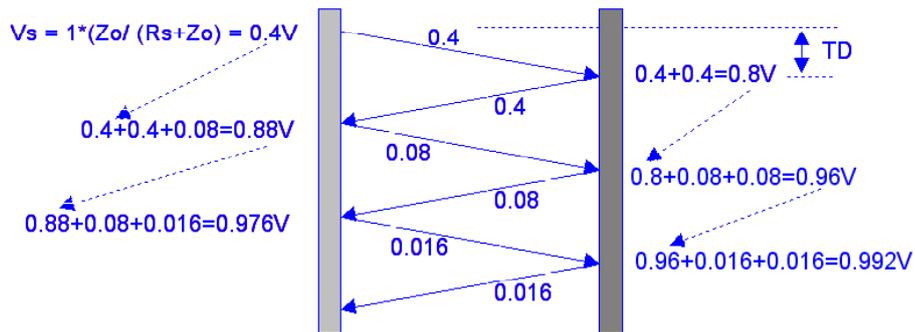


2) Underdriven : Source Termination(Rs > Zo)



*Vs지점의 반사계수
 $\Gamma_s = \frac{Z_s - Z_o}{Z_s + Z_o} = \frac{75 - 50}{75 + 50} = 0.2$

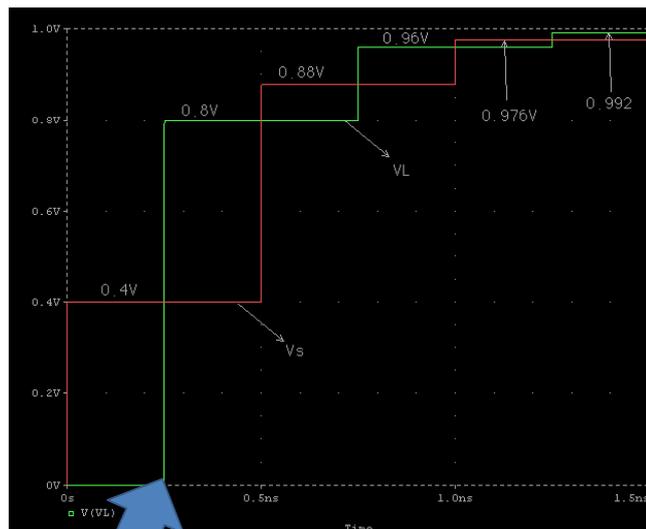
*VL지점의 반사계수
 $\Gamma_L = \frac{R_L - Z_o}{R_L + Z_o} = \frac{\infty - 50}{\infty + 50} = 1$



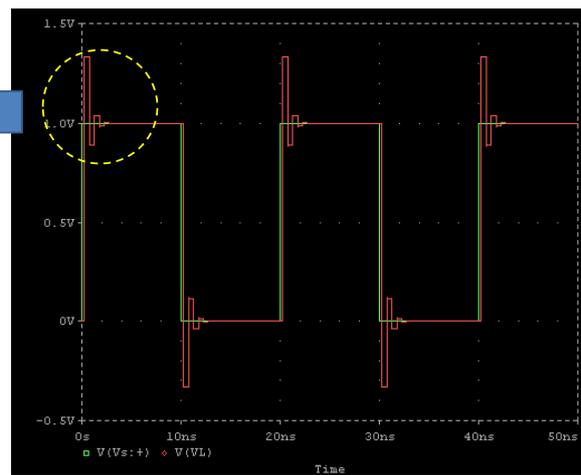
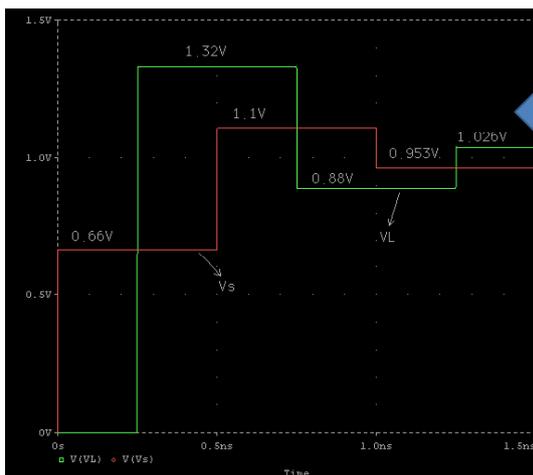
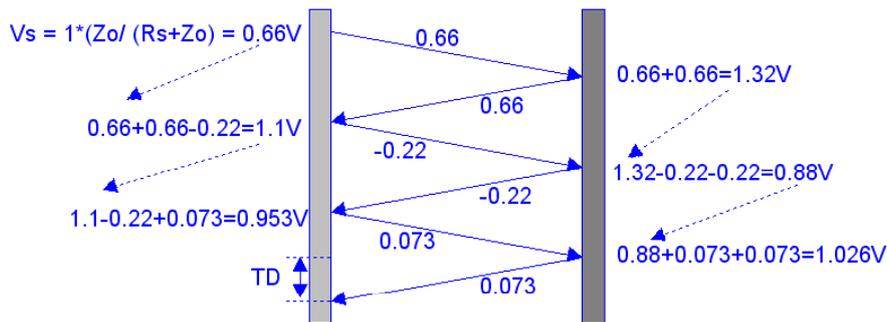
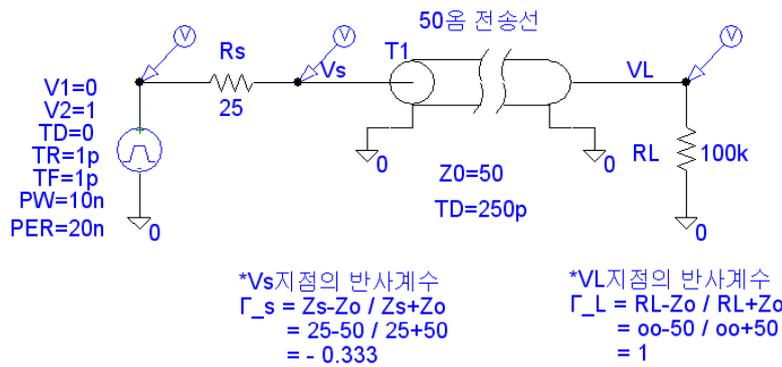
앞서 계산에 의한 값과 출력파형이 동일한 결과를 보이는 것을 알 수 있다. 입력신호에 대해 전송라인의 지연시간(TD)를 기준하여 서서히 상승되는 것을 관찰할 수 있다. 이와 같이 전송선로에서의 왜곡현상은 전송라인과 부하단의 임피던스 그리고 전송라인과 신호원쪽 직렬임피던스와의 관계의 의한 반사계수 및 전송라인 자체의 지연시간(TD)에 의함을 알 수 있다.

Underdriven($R_s > Z_o$)의 경우는 마치 적분기를 거친 것처럼 출력 신호의 Edge부분이 깎여나가는 형태의 출력을 갖는다. 따라서 EMI측 측면 보다는 시스템의 오동작의 소지가 크다고 볼 수 있다.

입력한 신호주기의 3배정도로 시뮬레이션 한 결과 입력과 출력을 비교해보면 출력이 입력에 비해 다소 늘어지는 듯한 형태의 파형이 관측된다. 이러한 경우를 Underdriven 상태라고 한다.



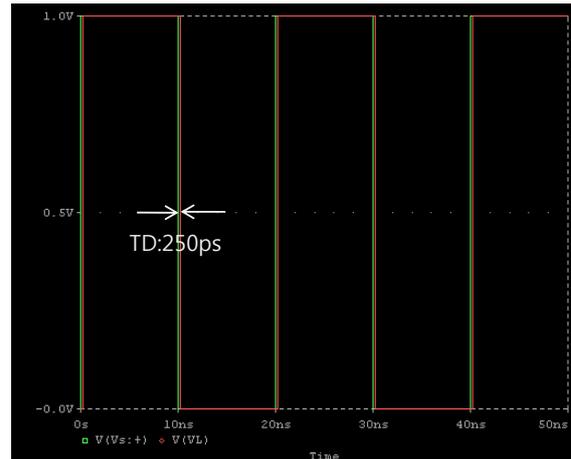
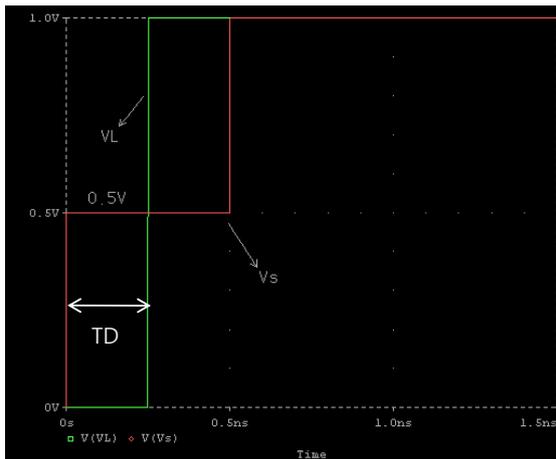
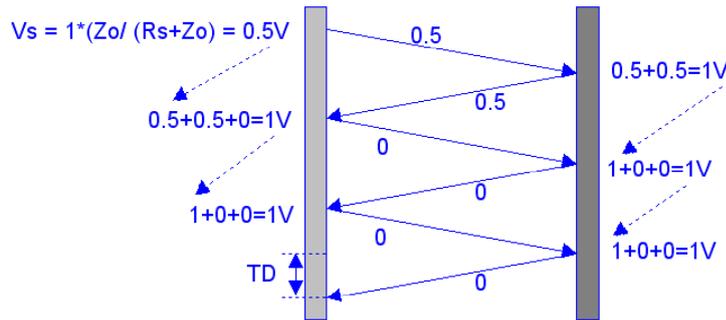
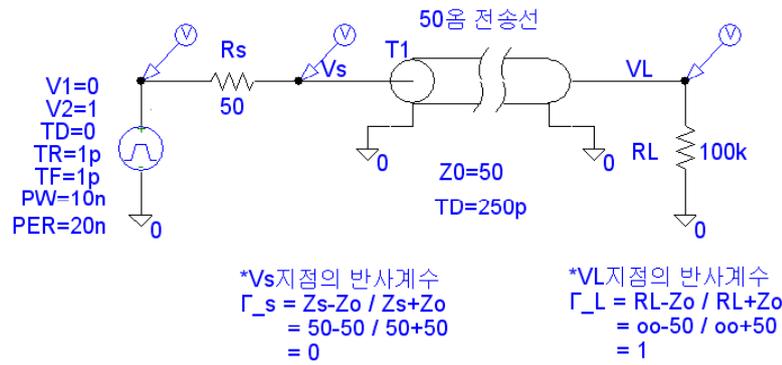
3) Overdriven : Source Termination(Rs < Zo)



앞서 계산에 의한 값과 출력파형이 동일한 결과를 보이는 것을 알 수 있다. 입력신호에 대해 전송선로의 지연시간(TD)를 기준하여 출력신호가 입력신호 전압값보다 큰 값으로 출력되다 다시 하강하다 다시 상승하는 링잉현상을 관찰할 수 있다. 이와같이 전송선로에서 Overdriven상태가 되면 전송선로의 지연값의 2배 시간을 기준한 링잉이 발생한다.

입력한 신호주기의 3배정도로 시뮬레이션 한 결과 입력과 출력을 비교해보면 출력이 Edge(상승, 하강)부분에서 링잉현상이 반복해 나타나는 현상을 볼 수 있다. 이러한 경우를 Overdriven상태라고 하는데 시스템적 입장에서 보면 매우 급격한 펄스성 신호로 인해 EMI나 EMC적 관점에서 매우 불리한 상황이 된다.

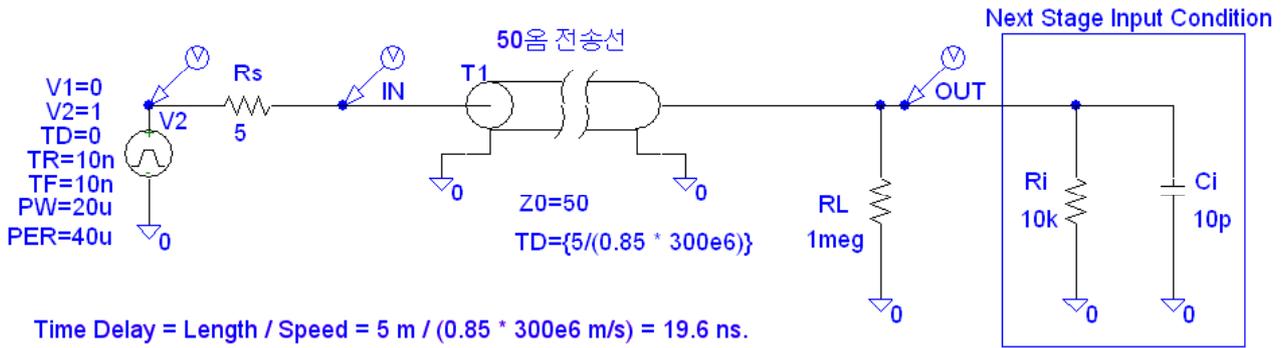
4) Matching : Source Termination(R_s = Z_o)



앞서 계산에 의한 값과 출력파형이 동일한 결과를 보이는 것을 알 수 있다. Vs(0.5V)신호는 TD(250ps)만큼 지연후 출력측에 전달되며 이때 출력측 반사계수가 1임으로 전반사를 일으켜 출력측(VL)은 진행파와 반사파가 합쳐져 1V를 출력한다. 출력측에서 반사된 0.5V는 입력측의 원래 전압(0.5V)합쳐져 2*TD(500ps)이후 부터는 Vs가 1V가 된다. 입력측(Vs) 반사계수가 0임으로 그이후 반사는 일어나지 않는다.

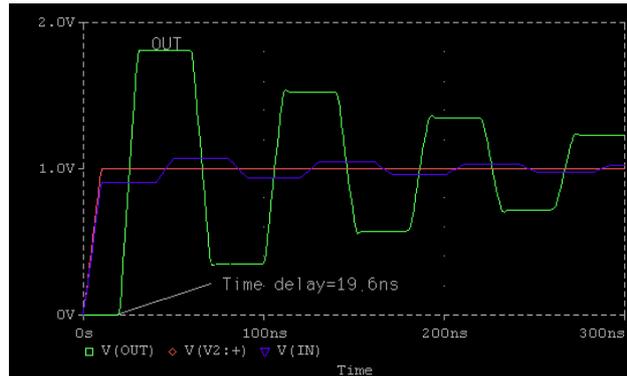
입력한 신호주기의 3배정도로 시뮬레이션 한 결과 입력과 출력을 비교해보면 입력과 출력이 거의 동일한 신호임을 알 수 있다. 시스템적으로 가장 안정적인 상황이 되었음을 알 수 있다. 부하쪽 반사율이 1이므로 Edge(상승, 하강)에는 출력신호(VL)가 입력신호(Vin)에 비해 전송선로 지연(TD:250ps)시간 만큼의 지연이 존재한다. 이는 지연신호 자체의 지연임으로 어떻게 할 수 없는 물리적 값이다.

5-3. 전송선로에서의 특성 IMPEDANCE 와 전반사 (Full reflection) _ RC부하

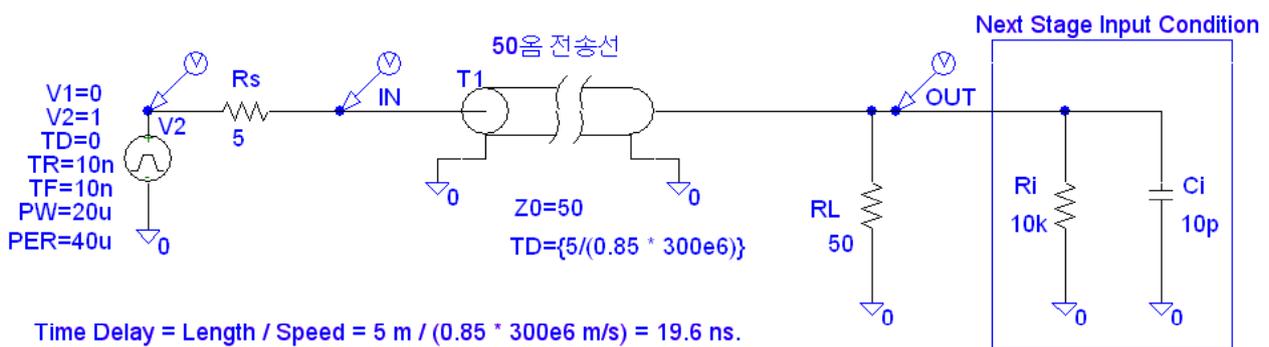


$$\text{Time Delay} = \text{Length} / \text{Speed} = 5 \text{ m} / (0.85 * 300e6 \text{ m/s}) = 19.6 \text{ ns.}$$

Rs는 신호원의 출력 임피던스이며 Ri와 Ci는 다음단 입력임피던스의 등가회로를 의미한다. 50옴 전송선로 입장에서 현재의 부하 저항(RL=1meg)은 무한대(∞) Open상태로 볼수 있으므로 동일전극의 전반사(Full reflection)이 일어나 출력측에는 거의 2배의 크기의 왜곡파가 발생된다.

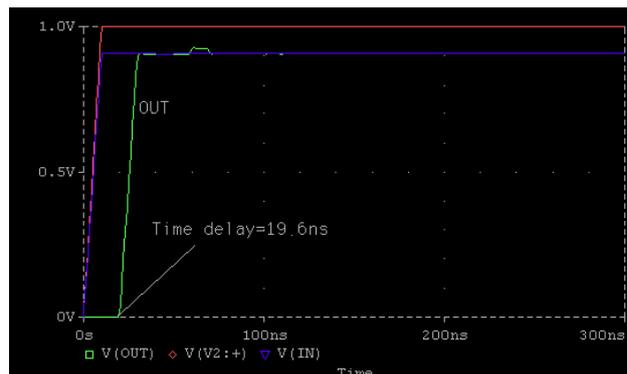


1) 전송선로에서의 특성 IMPEDANCE 와 매칭 :Load Termination(Zo=Ro)



$$\text{Time Delay} = \text{Length} / \text{Speed} = 5 \text{ m} / (0.85 * 300e6 \text{ m/s}) = 19.6 \text{ ns.}$$

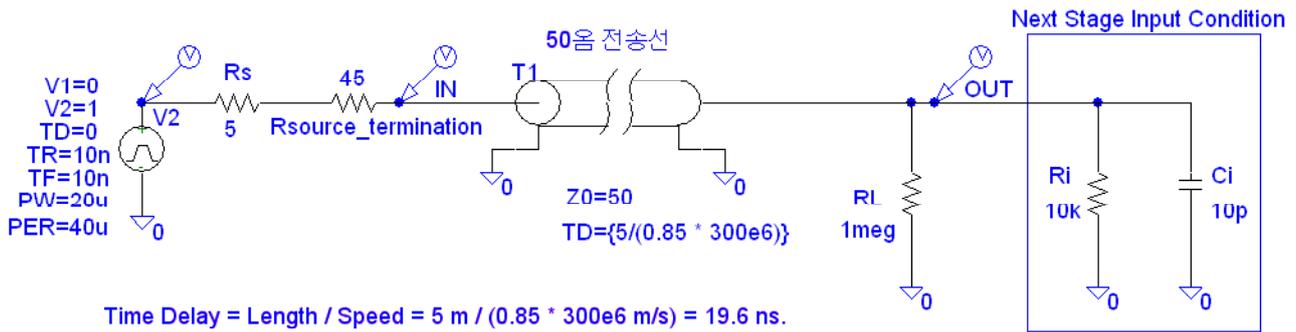
전송선로 임피던스 50옴 과 부하 임피던스(RL)를 50옴으로 하여 임피던스 매칭을 한 결과 반사가 거의 일어나지 않아 전송선로 자체의 지연분(19.6ns)만 반영되고 신호의 왜곡은 거의 나타나지 않고 안정적인 출력이 얻어진다.



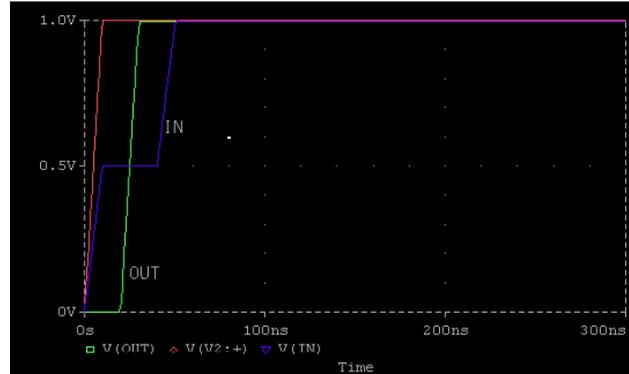
2. 노이즈대책 회로 설계의 기초

C = r·eⁿ

2) 전송선로에서의 특성 IMPEDANCE 와 매칭 : Source Termination



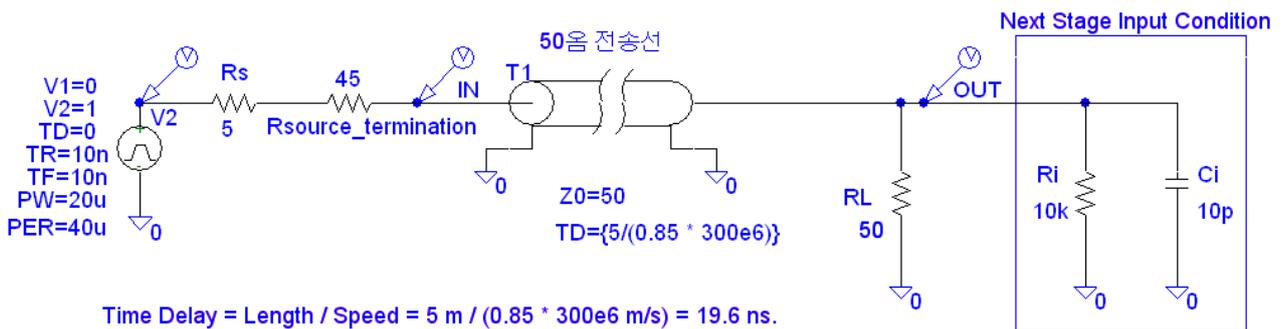
부하 임피던스(RL)를 open(1meg)으로 하고 신호원쪽에 45옴의 댐핑저항을 직렬구성하여 전송선 입력단에 등가저항이 50옴이 되도록 하면 왜곡을 방지 할수 있다. 부하 임피던스가 무한대임으로 전반사가 일어나지만 0.5V의 반사파는 신호원쪽에 흡수되어 더이상 반사가 일어나지 않는다.



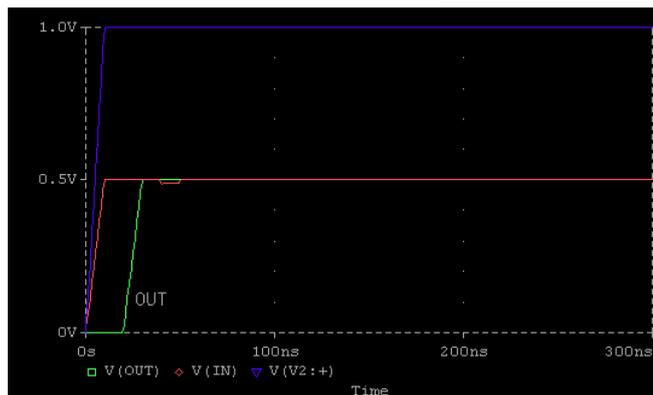
2. 노이즈대책 회로 설계의 기초

C = r·eⁿ

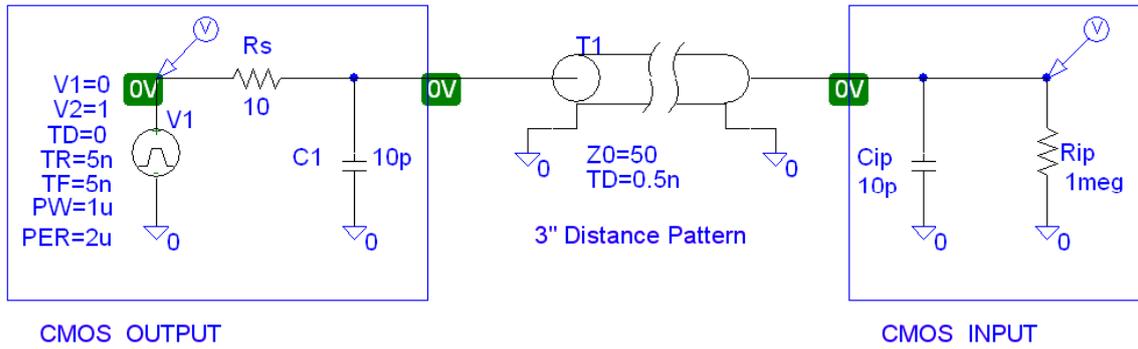
3) 전송선로에서의 특성 IMPEDANCE 와 매칭 : Source & Load Termination



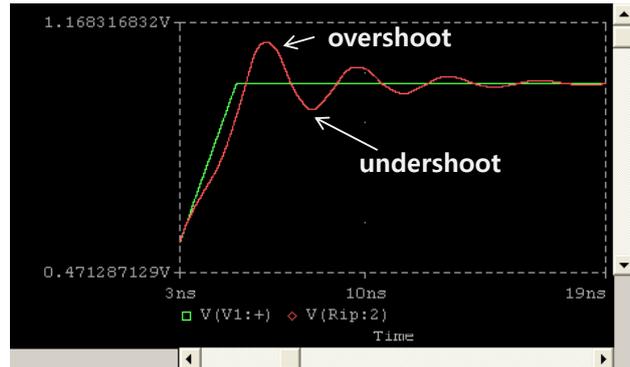
신호원쪽의 직렬 임피던스를 50옴으로 하고(Source Termination) 부하임피던스(RL)를 50옴으로 하여 (Load Termination) 두가지의 방식을 동시에 적용하면 가장 효과적인 적용방식이다 단 전압분배효과에 의해 입력신호전압의 1/2이 출력됨으로 원래의 레벨과 같게 하려면 입력신호 자체를 2배로 해야한다.



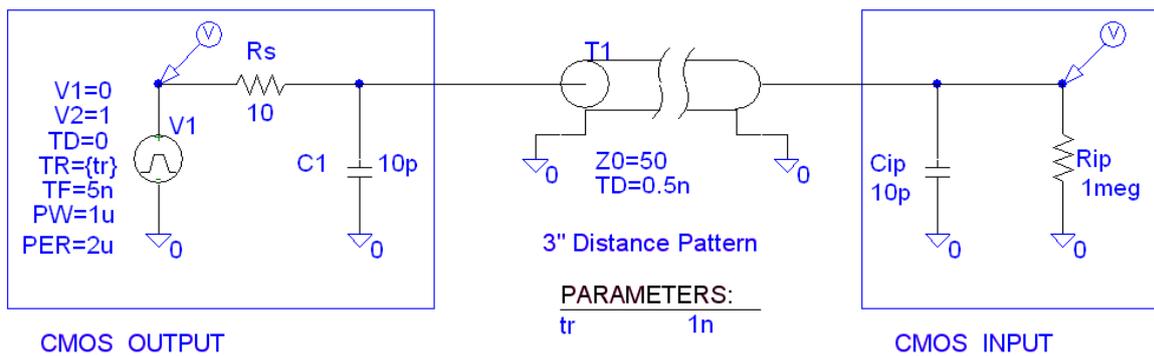
5-4. 전송선로에서의 CMOS 입/출력간의 임피던스 매칭



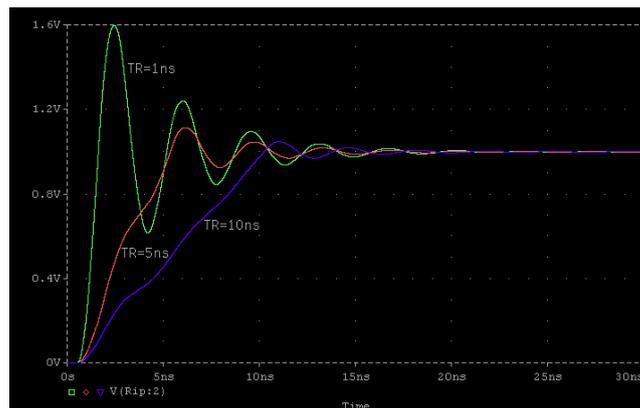
Chip으로부터의 출력이 PCB 패턴을 통해 다음단 Chip의 입력단으로 연결될 때 PCB 패턴에 포함된 분포 회로(L, C)로 인해 신호 천이가 많은 부분에 Ringing현상이 발생 된다.
 특히 고속의 신호에 이러한 현상이 더욱 영향이 큼으로 신호선의 길이나 신호자체 상승시간등의 고려가 필요하다.



1) 전송선로에서의 상승시간(Rising Time)에 따른 왜곡현상



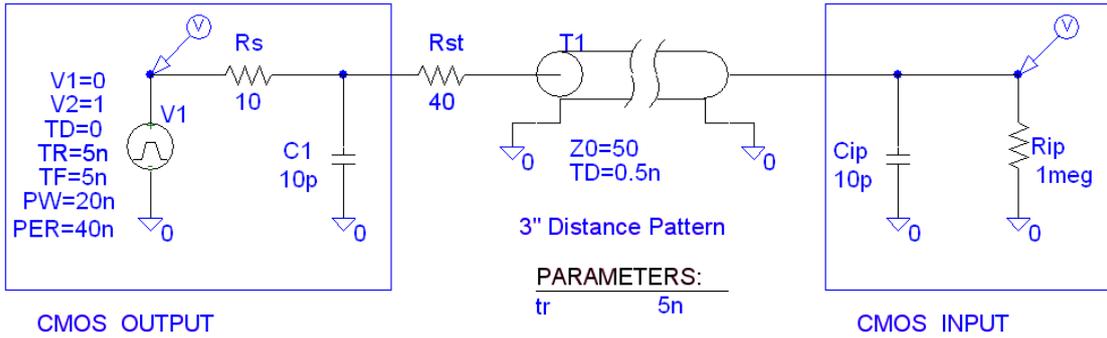
상승시간(tr)에 따른 신호왜곡 현상을 관측한 것으로 상승시간(tr)이 짧을수록 왜곡현상이 심해지는 것을 알수 있다. 이러한 현상은 하강시간 에도 동일한 왜곡 특성을 가진다.



2. 노이즈대책 회로 설계의 기초

$C = r \cdot e^n$

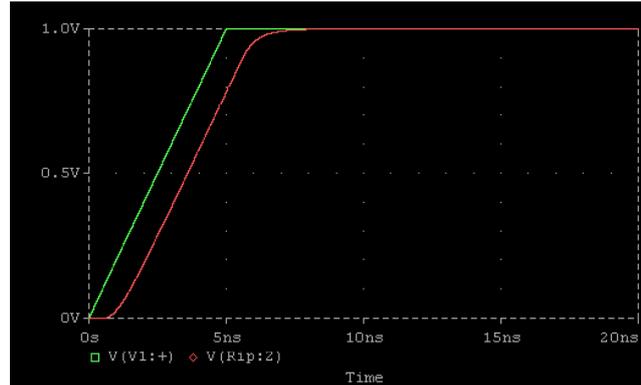
2) 전송선로에서의 Source Termination에 의한 신호왜곡 개선



신호원에 직렬로 구성된 저항으로 신호 왜곡을 상당부분 해소 할 수 있다. 직렬로 추가 구성할 저항의 값(Rst)은 아래의 관계식에 의한다.

$$R_s + R_{st} = Z_o$$

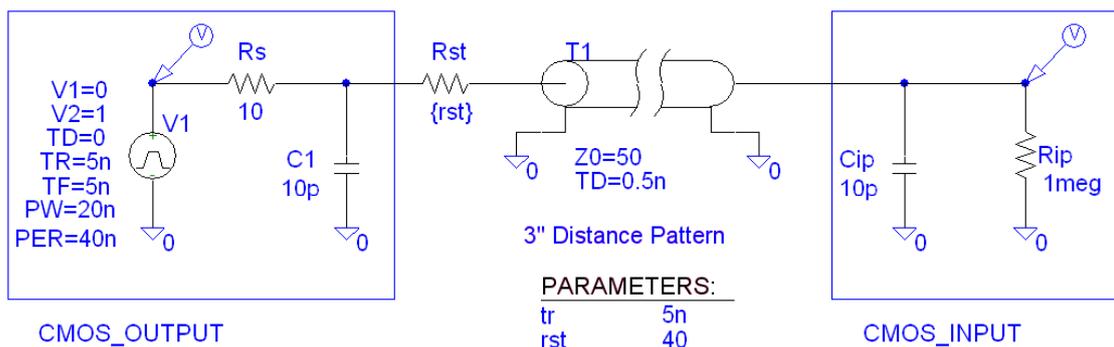
즉 신호원 저항(R_s)과 직렬 댄핑저항(R_{st})의 합한 등가 값이 특성 임피던스(Z_o)와 같으면 가장 안정적이다.



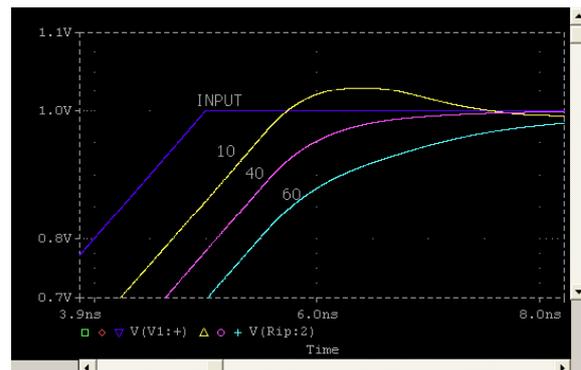
2. 노이즈대책 회로 설계의 기초

$C = r \cdot e^n$

Source Termination용 저항값에 따른 신호왜곡 개선 특성



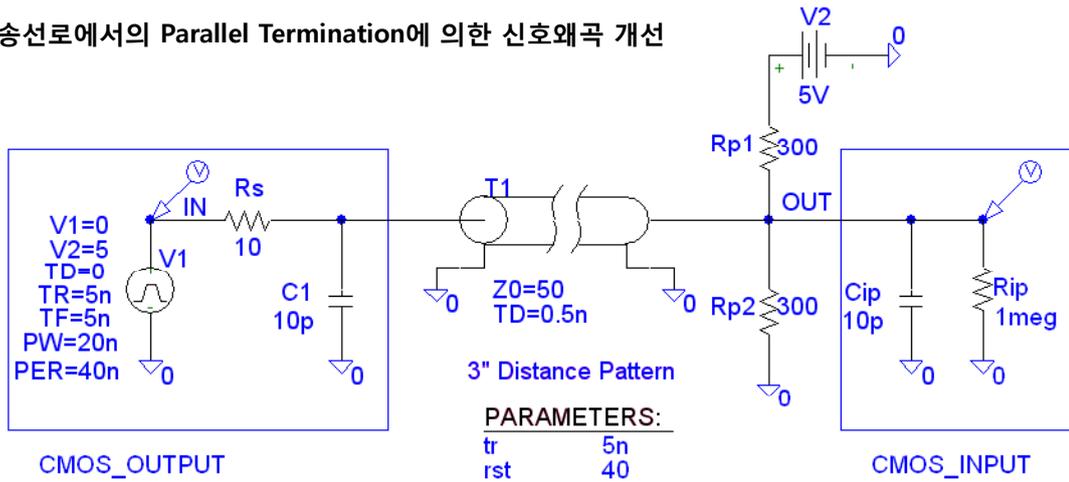
신호원에 직렬로 구성하는 Source Termination용 저항값에 따른 특성 그래프를 나타낸다. 즉 전송선로의 특성 임피던스($Z_o=50\Omega$)와 신호원상에 존재하는 직렬 저항값($R_s + R_{st}$)이 같을때 가장 적합한 특성을 가지며 지나치게 낮은경우($R_{st}=10$)는 출력신호에 Overshoot가 일어나고 지나치게 높으면($R_{st}=60$) 신호출력이 완만해진다. 따라서 특성임피던스와 동일한 직렬 댄핑저항(R_{st})값은 40 옴이 가장 최적이다.



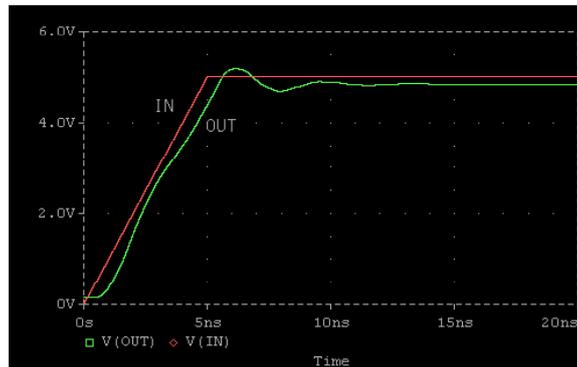
2. 노이즈대책 회로 설계의 기초

C = r·eⁿ

3) 전송선로에서의 Parallel Termination에 의한 신호왜곡 개선



신호원에 직렬로 구성하는 Source Termination외에 병렬 회로 구성에 의한 대책으로 부하쪽에 등가저항 $Z_o = R_{p1} // R_{p2}$ 이 되며 이 방식은 구동측의 IC의 출력전류가 충분해야한다.

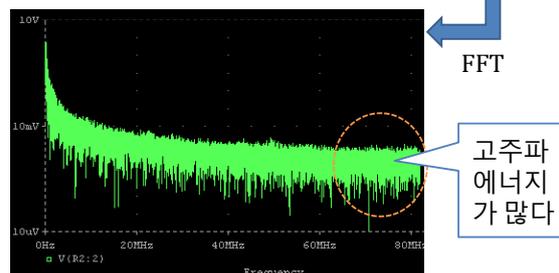
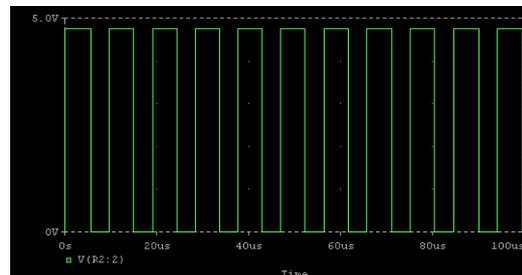
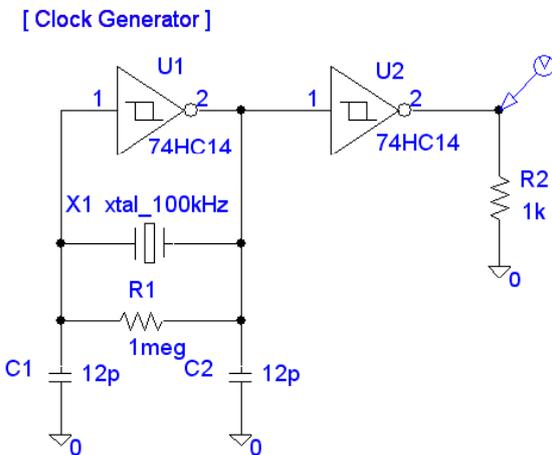


2. 노이즈대책 회로 설계의 기초

C = r·eⁿ

6. 디지털 회로에서의 고조파에 의한 노이즈 발생

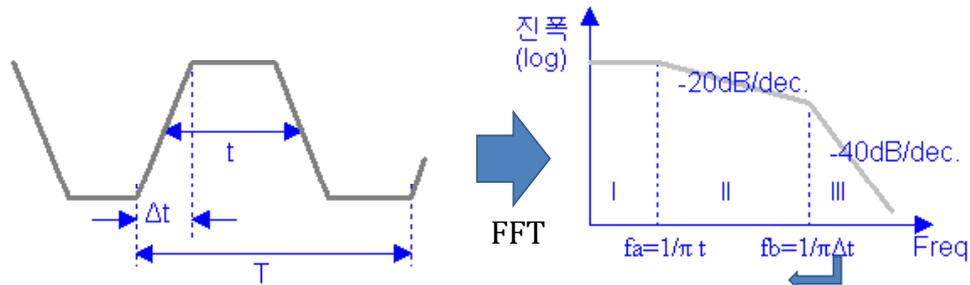
디지털 회로에서는 아날로그 회로와는 달리 클럭신호를 출발로 모든 회로가 구형파형태의 신호로 처리 됨으로 고조파(Harmonics)발생이 필수적이고 따라서 이러한 고조파(Harmonics)는 고주파 영역에 까지 상당량 분포함으로 이러한 성분들이 회로와 케이블등을 통해 전도 혹은 방사의 형태로 노이즈 발생원으로 작용한다.



7. 디지털 회로에서의 구형파의 Rising/Falling Time에 의한 노이즈 발생

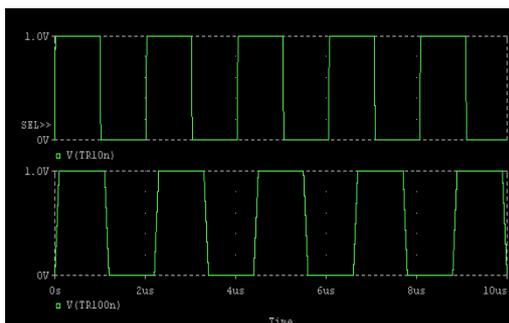
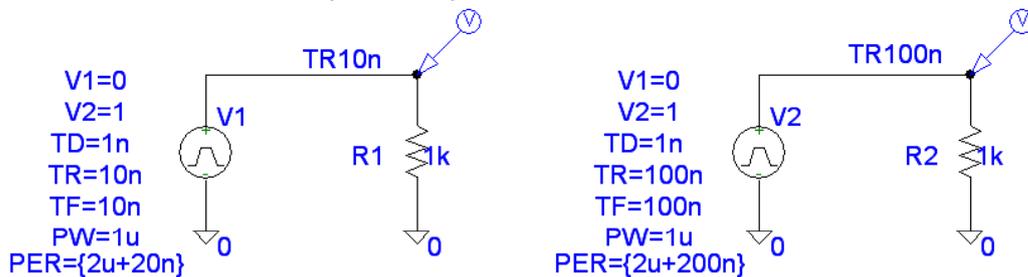
디지털 회로에서 사용되는 구형파에 대해 FFT(Fast Fourier Transform)를 취해 주파수 성분으로 표시하면 아래 우측 그래프와 같은 형태로 된다. 영역 I는 주파수와 무관하게 고조파 레벨이 일정하며 영역 II는 중간정도의 주파수의 고조파로 구성되는 부분이며 기울기가 -20dB/dec.로 고조파의 레벨이 낮아지며 영역 III은 고차의 고조파 영역으로 -40dB/dec.로 고조파의 레벨이 급격히 떨어진다.

영역 I, II, III를 구분하는 주파수는 f_a 와 f_b 이다. 여기서 f_a 는 $1/\pi t$ 의 관계식에 의해 Duty=50%라고 가정하면 t (펄스폭)은 주기의 반시간($T/2$)임으로 실제 기본(Fundermental) 주파수 $f=1/T=1/(2t)$ 식에 의해 $f_a=1/(3.14 \cdot T)$ 보다 작은 주파수 값을 가짐으로 무시해도 된다. 따라서 실제적으로는 영역 II와 III만이 실제 존재한다. 따라서 높은 주파수의 고조파 성분에 의한 노이즈 영향을 줄이기 위해서는 **fb** 주파수를 가급적 아래로 낮추면 된다. 그러기 위해서는 상승시간(Δt)를 크게 하면 된다. 즉 신호의 상승, 하강시간을 완만하게 할 필요가 있다. 그러나 최근의 회로 동향이 High Speed로 빠르게 전개되고 있어 이에다른 Trade-off 할 필요성이 있다.



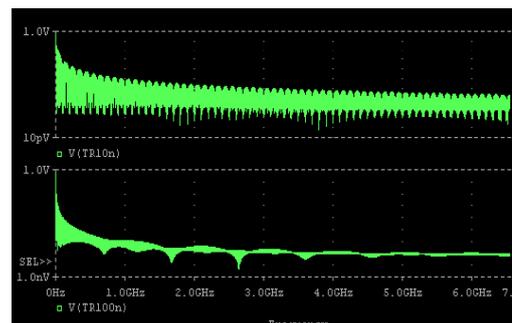
7-1. 디지털 회로에서의 구형파의 Rising/Falling Time에 따른 스펙트럼 분석

좌측회로는 상승시간(TR)과 하강시간(TF)를 10ns로 하고 우측회로는 상승시간(TR)과 하강시간(TF)를 100ns로 했을경우의 스펙트럼분포를 비교한 실험으로 천이(Transient)시간이 완만할 수록 스펙트럼상의 고주파 성분의 고조파(harmonics)가 적게 분포됨을 알수 있다.



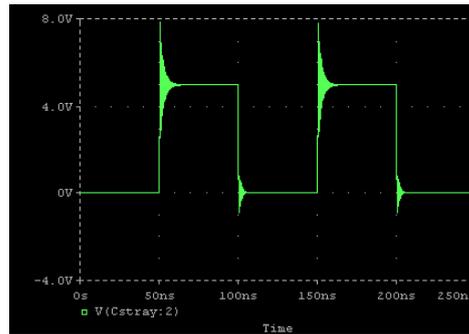
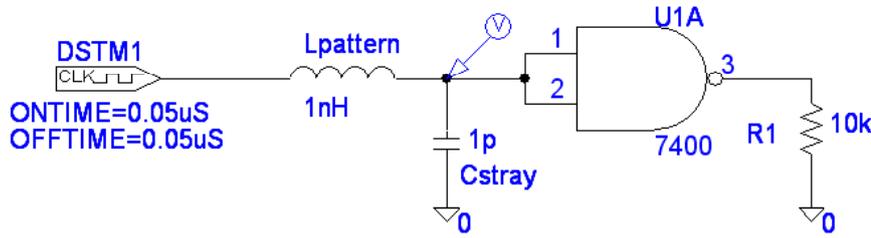
10ns

100ns



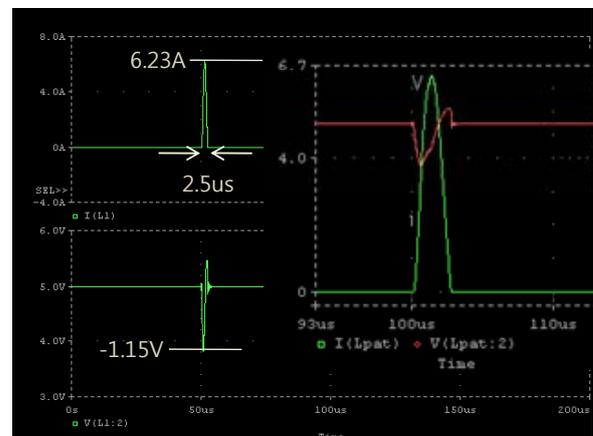
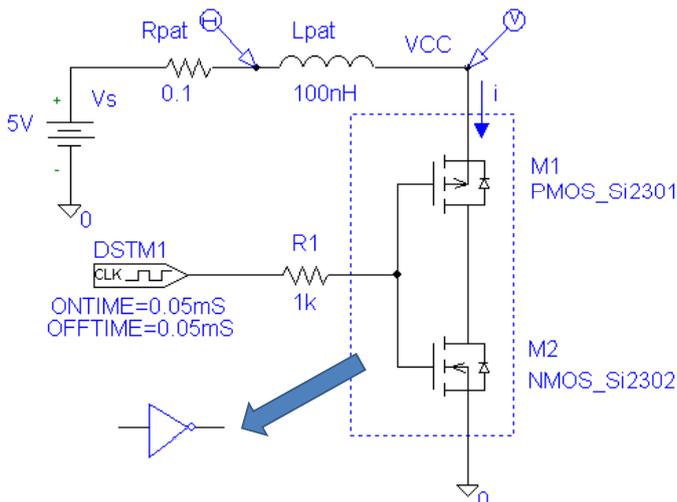
8. 디지털 논리에서의 패턴의 L과 C의 의한 노이즈 발생

신호선의 패턴상에 존재하는 Lpattern, Cstray에 의해 공진조건이 되면 신호의 천이부분에서 발진을 일으켜 매우 높은 고조파 성분을 발생하여 시스템 오동작 뿐만 아니라 방사 노이즈의 형태로 작용 할 우려가 크다. 이경우 발진을 일으키지 않도록 댐핑저항이나 적절한 종단 처리등이 필요하다.



9. 디지털 논리에서의 전원라인 패턴의 R과 L에 의한 노이즈 발생

전원선의 패턴상에 존재하는 Rpat, Lpat에 의해 디지털 신호의 천이(L->H, H->L)부분에서 VCC전원의 전류변동(Δi)이 심하게 되며 따라서 패턴 형성 저항(Rpat)뿐만 아니라 패턴에 의한 인덕턴스(Lpat)에 의해 유기 전압($L \cdot di/dt$)이 발생하며 특히 천이시간(dt)이 짧을 경우 유기 전압($L \cdot di/dt$)이 크져 VCC전압 라인에 노이즈신호가 탄다. 이러한 전원의 불안요소는 신호 출력에도 영향을 주게되며 따라서 민감한 아날로그회로와 디지털 회로의 전원은 함께 연결하지 않고 분리해 사용해야한다. 그리고 논리 IC의 VCC쪽에 디커플링 콘덴서를 사용하여 천이기간의 전류를 보충하여 해결한다.

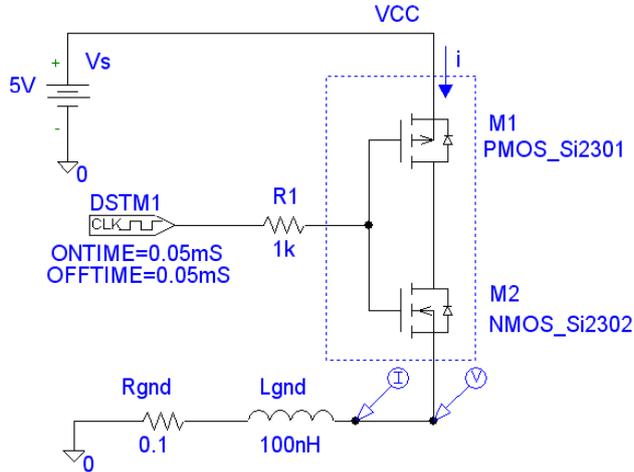


$$\begin{aligned}
 V_{cc} &= V_s - IR - L \cdot di/dt \\
 \Delta V_{cc} &= -\Delta IR - L \cdot di/dt, \quad \Delta i = 6.23A \\
 \Delta V_{cc} &= -6.4 \cdot 0.1 - 100n \cdot (6.4 / 1.25us) \\
 &= -1.152V
 \end{aligned}$$

디지털 논리에서의 GND라인 패턴의 R과 L에 의한 노이즈 발생

GND선의 패턴상에 존재하는 R_{gnd}, L_{gnd}에 의해 디지털 신호의 천이(L→H, H→L)부분에서 GND 경로 전류변동(Δi)이 심하게 되며 따라서 GND 경로저항(R_{gnd})뿐만 아니라 GND경로에 의한 인덕터(L_{gnd})에 의해 유기 전압(L·di/dt)이 발생하며 특히 천이시간(dt)이 짧을 경우 유기 전압(L·di/dt)이 크져 GND임피던스(R+sL) 라인에 노이즈신호가 탄다. 신호 출력라인에도 이러한 노이즈 영향을 받게 된다.

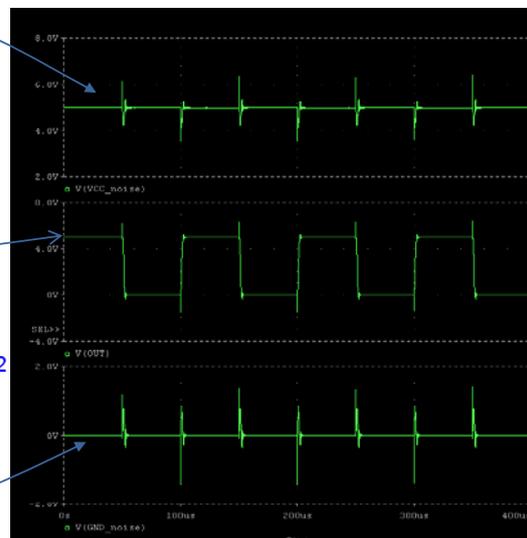
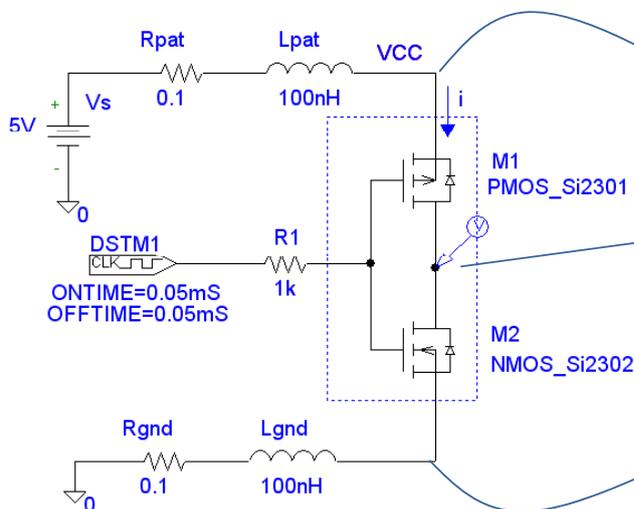
따라서 GND경로라인에는 GND 경로저항(R_{gnd})이나 GND 경로 인덕터(L_{gnd})를 최소화 하기 위해 GND패턴 자체를 굵고 짧게 해야 한다.



디지털 논리에서의 전원과 GND라인 패턴의 R과 L에 의한 노이즈 발생

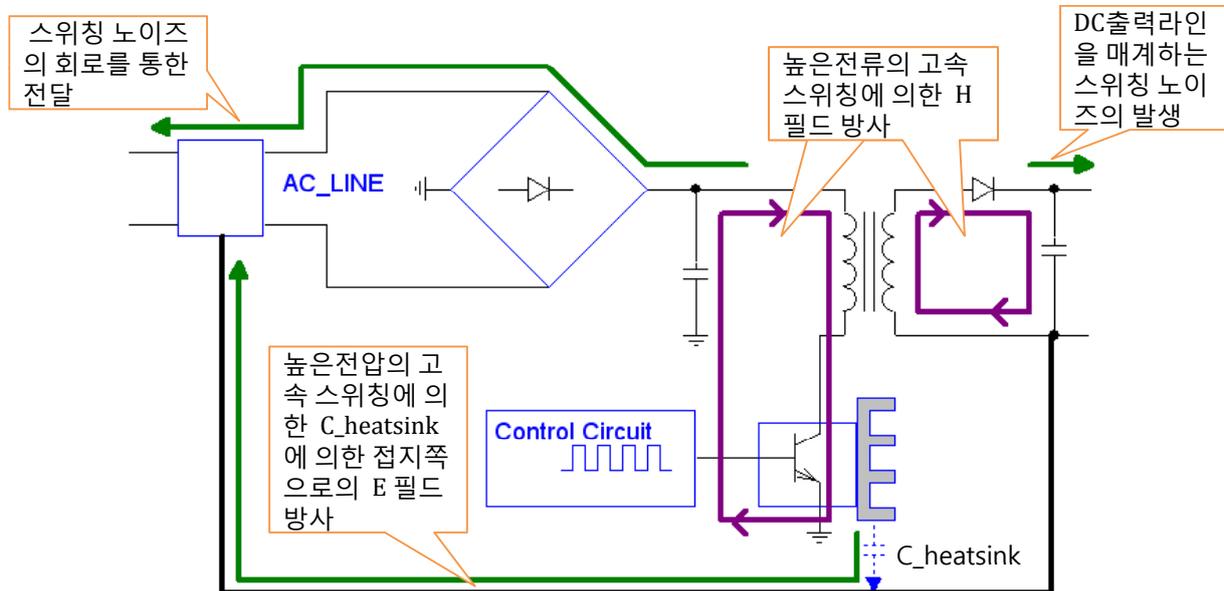
전원라인과 GND선의 패턴상에 존재하는 R, L에 의해 디지털 신호의 천이(L→H, H→L)부분에서 노이즈신호에 영향받은 출력신호를 관찰하기 위한 회로이다.

앞서 실험에서와 같이 전원라인 혹은 GND 패턴상에 기생 R, L에 의해 단독으로도 논리회로 출력에 노이즈 영향을 받지만 전원라인과 GND라인 둘다 불안한 경우는 논리회로 출력에 노이즈의 영향이 더욱 크다고 볼수 있다.



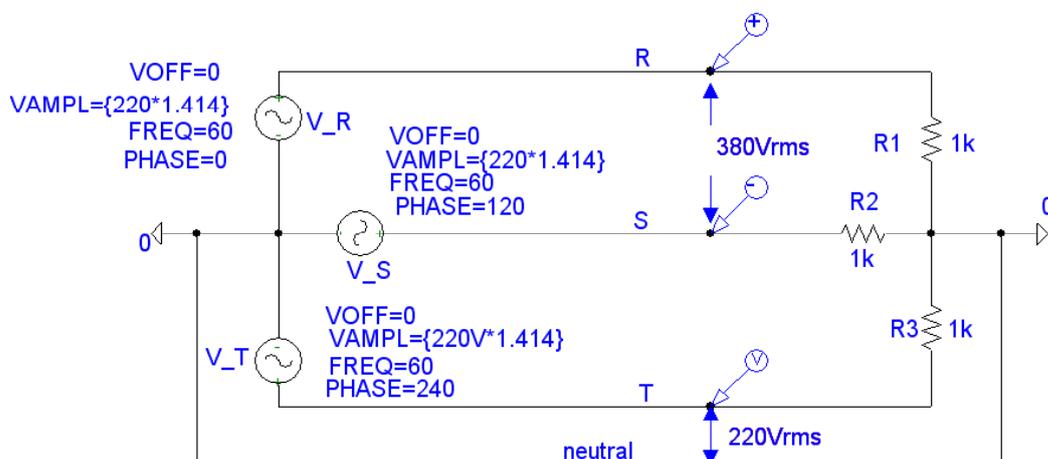
10. 스위칭전원에서의 노이즈 발생

SMPS(Switching Mode Power Supply)는 상용 교류를 입력으로 정류,평활한 후 높은 직류값을 스위칭 트랜스와 스위칭 소자(TR, MFET)를 이용하여 고속 스위칭하여 최종 스위칭 트랜스의 2차측에 유기된 전압을 다시 정류/평활하여 직류전원을 확보하는 기술로 소형, 경량화, 프리볼트등의 이점으로 전원의 표준으로 자리 잡았다. 하지만 대전력 스위칭에 의한 노이즈는 단점이다.



Coffee Break creativestudio 3상전원의 Neutral

교류발전기, 변압기, 전동기 대부분은 3상을 사용한다. 전력 10만kW를 같은 전압으로 단상과 3 상으로 공급 하는 가정하에 경제가치로 환산하면 3상이 10%이상 비용이 감소한다(송전선로 건설, 발전기비용 등), 또한 변압기, 전동기는 같은 전압 출력일때 3상이 단상보다 크기는 작아지고 효율은 증가한다. 한전 전력 전송선로에는 3상 교류 22900V를 사용하고 3상 변압기를 통해 380/220V 3상4선식 가정이나 산업체에 공급하며 R과 S,또는 R과 T등 상선을 이용하는 경우 380V의 전압을 R과 neutral, S와 neutral, T와 neutral을 연결하는 경우 220V전압을 사용하게 된다.

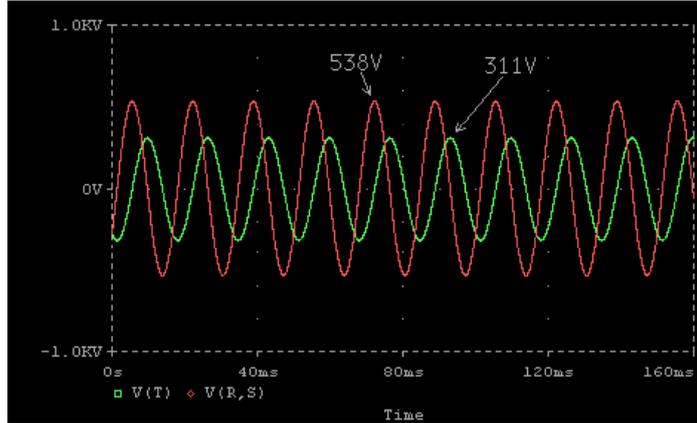


3상 전원은 3개의 교류전압원(V_R, V_S, V_T)을 220V_{rm} 진폭으로 각각 120도 위상차를 가지도록하여 3개의 교류전압원의 (-)단자를 공통으로 묶어(neutral) 공급된다.

여기서 각각의 상전압(R,S,T)간에 형성되는 전압은 538V 진폭을 가지며 상전압(R,S,T)과 neutral간에 걸리는 전압은 311V의 진폭을 가지게 된다.

$$380V_{rms} = 538V_{amp} / 1.414$$

$$220V_{rms} = 311V_{amp} / 1.414$$



접지와 중성선(Neutral Wire)의 차이

중성선은 적산전력계에 3 상 전력선과 같이 연결되며 3 상 전류의 불평형이 발생 시 전류가 흐르는 전력선이다. 이 중성선이 주상 변압기에서 접지가 된 것은 기준 전압이 되는 0V를 선언하는 것으로 해석할 수 있으며 접지와는 별개의 것이다. **중성선과 접지의 근본적인 차이는 전류의 유무로 확인** 할 수 있다. 즉,

**중성선은 전류를 흘릴 수 있는 전력선이며,
접지선은 전류를 흘릴 수 없다.(사고 시 흐를 수 있다)**

접지의 목적

접지의 목적이 일차적으로 안전이다.

접지는 다음과 같은 이유로 필요하며 모든 경우 안전이 그 최종 목적이다.

1. 변압기의 2차측은 필수적으로 1 상을 접지(Y 결선은 중성점, 델타 결선은 임의의 상)한다.
각 상의 對地 전압을 경감시켜서 절연 상태를 보호한다(접지를 하지 않으면 발생하는 전압이 Floating 상태가 되어 對地 전압이 상승할 수도 있다. 즉 접지를 한다는 것은 그 지점을 大地 전압과 동일한 0V로 만드는 것을 의미한다).
주)對地 전압: 땅(지구)을 기준으로 하는 전압(순수한 의미의 전압이다)

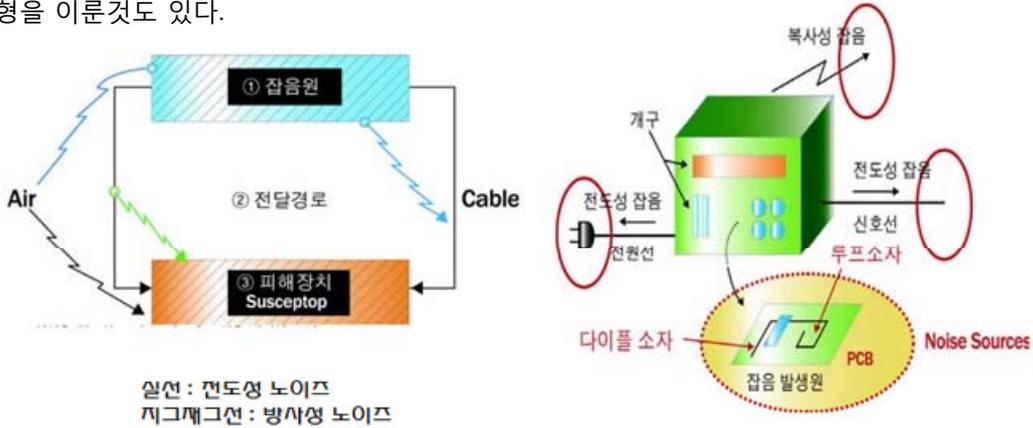
2. 누전차단기의 동작을 돕는다.

누전이란 각 상으로부터 전류가 누설되어 땅(지구)으로 흘러가는 것을 말한다. 예를 들자면, 세탁기 내부의 전선 피복이 손상되어 철판으로 된 외함에 닿았다고 가정하자, 세탁기의 바닥이 플라스틱으로 되어 있어 완벽한 절연 상태라 하더라도 세탁기 외함이 접지 되어 있으면 즉시 누전차단기가 동작한다. 그러나 접지가 되어있지 않았을 경우 사람이 세탁기를 만지는 순간 인체를 통하여 전류가 누설(감전 사고 발생)되어 누전 차단기가 동작할 것이다. 즉 접지를 함으로서 감전 사고 이전에 누전 차단기가 동작하여 사고를 미연에 방지할 수 있는 것이다.

3. 노이즈 전달경로(Noise Source)

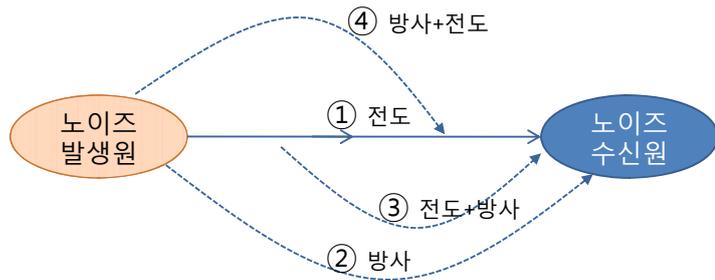
3.1 Noise 전달(전도와 방사)

Noise의 전파경로는 크게 두 범주로 나눌수있다. 도체를 통해 전달되는 전도성 경로와 도체를 통하지 않고 공간을 통해 전달되는 방사경로가 있다. 공간을 통한 커플링에는 잡음원의 에너지가 전기장(E-field)과 자기장(H-Field)을 통해 전달된다. 이때 자기장 혹은 전기장 한쪽이 우세할 수도 있으며 평면파(전기장+자기장)와 같이 두개의 장이 균형을 이룬것도 있다.



 주파수가 높을수록 방사결합 경로에 의한 가능성이 크지고 주파수가 낮으면 전도 결합에 의한 Noise의 전달 가능성이 크진다.

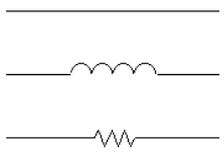
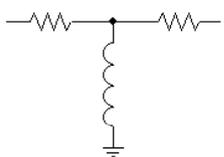
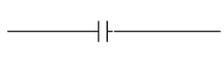
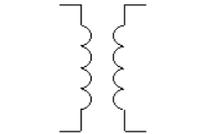
일반적인 노이즈의 전달 경로는 도체를 통한 ①전도 와 공간으로 전달되는 ④방사가 일반적이지만 실제로는 전도하다가 방사하는 ③전도+방사 혹은 방사하다가 전도하는 ④방사+전도도 있을수 있다.



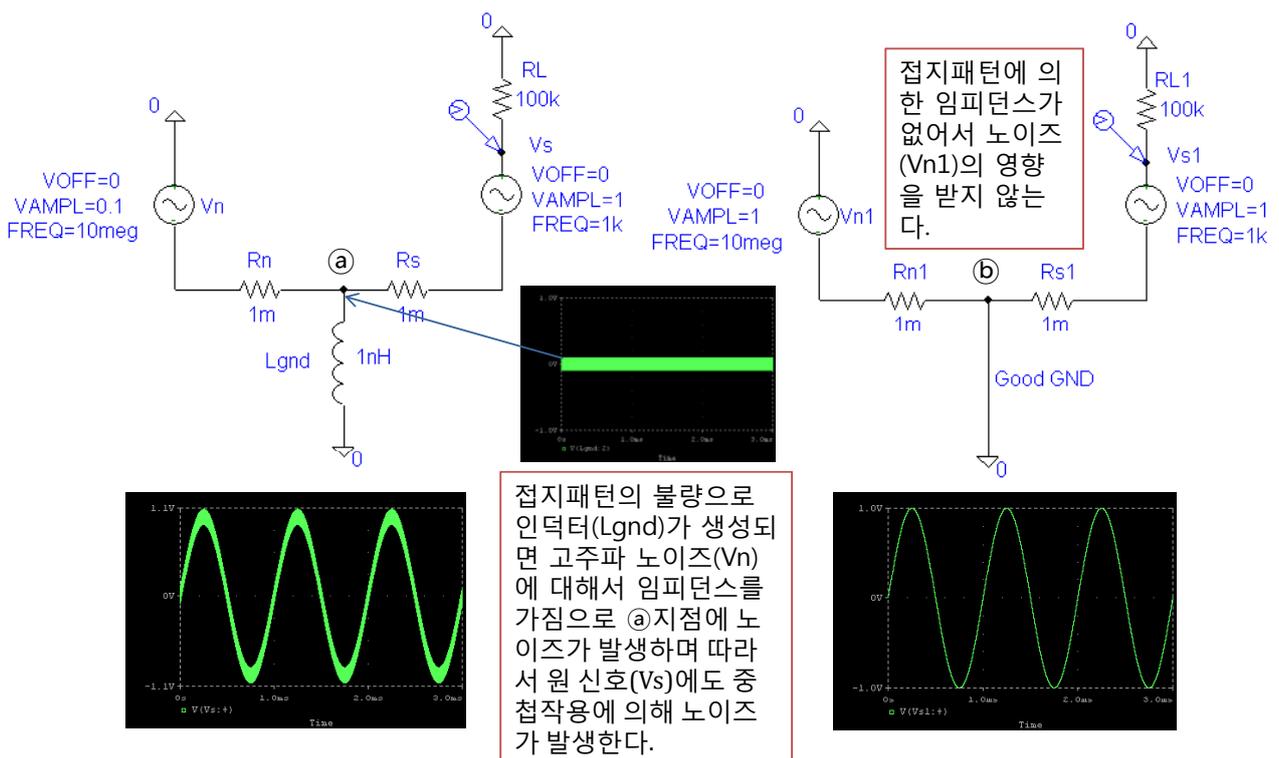
일반적인 노이즈의 전달 경로는 도체를 통한 전도와 공간으로 전달되는 방사는 아래와 같이 세분화 할 수 있다.

1. 전도
 - 1) 직접 전달
 - Wire
 - 저항
 - 인덕터
 - 2) 공통임피던스
 - 접지면 저항이나 인덕터, 커패시턴스 성분
2. 방사
 - 1) Capacitive(E-Field) : 도체간 거리가 가까울 경우 발생된 부유용량(Stray Capacitor)에 의한 고주파 노이즈 전달
 - 2) Inductive(H-Field) : 도체간 거리가 가까울 경우 발생된 상호인덕턴스에 의한 고주파 노이즈 전달
 - 3) Electro magnetic : 노이즈발생원으로 부터 전자기파가 발생하여 비교적 먼 거리로 전달

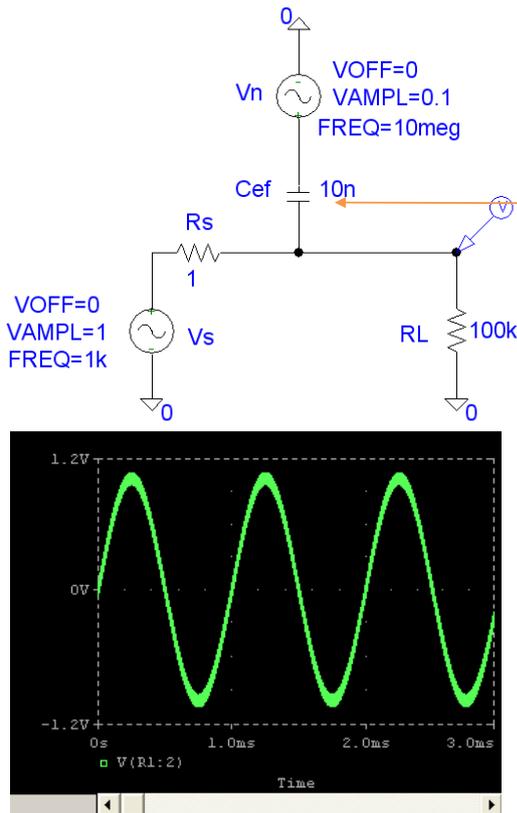
3.2 Noise 전달(전도와 방사의 세부분류)

전도	Directed coupled		PCB의 패턴이나 Wire에 의해 전달되는 경로를 말하며 이러한 패턴이나 Wire는 이상적으로는 0옴이나 주파수에 따라 인덕터나 저항형태의 임피던스를 갖게 되며 또한 실제 적용하는 부품(저항, 인덕터)에서도 노이즈가 전달된다.
	Common impedance		접지패턴에 형성된 임피던스에 의해 발생하는 노이즈의 형태를 의미하며 특히 접지 패턴이 길거나 불안할 경우 접지 패턴 자체에 형성된 임피던스(L 혹은 R)에 의해 주 회로의 전류 변동분이 접지 패턴에 형성된 임피던스에 걸려 야기되는 노이즈의 형태를 의미
방사	Capacitive (E-Field)		인접한 두 도체간에 생성된 부유용량(Stray Capacitor)에 의해 일측의 신호가 혼입되어 발생하는 노이즈로 양 도체간의 전위차가 클수록 영향은 크진다.
	Inductive (H-Field)		모든 도체에는 인덕터 성분을 가지며 따라서 인접한 두 도체간에 생성된 상호인덕턴스에(Mutual Inductance)에 의해 일측의 신호가 혼입되어 발생하는 노이즈로 양 도체로 흐르는 전류량의 변화가 클수록 영향은 크진다.
	Electro magnetic		전자기파(電磁氣波)형태로 공간에 방사되는 형태의 노이즈를 의미하며 세트 내부는 물론 외부쪽으로도 방사된다.

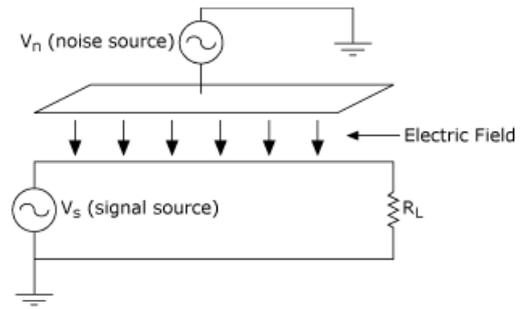
3.3 Common impedance 전도 모델링



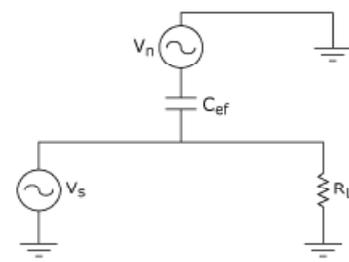
3.4 Capacitive Coupling의 모델링



10MHz 노이즈 (V_n)가 C_{ef} 를 거쳐 원신호(V_s)에 중첩되어져 나타난다. 노이즈의 주파수가 높을수록 C_{ef} 를 잘 통과 함으로 주파수가 높은 노이즈일수록 노이즈의 영향이 크다.



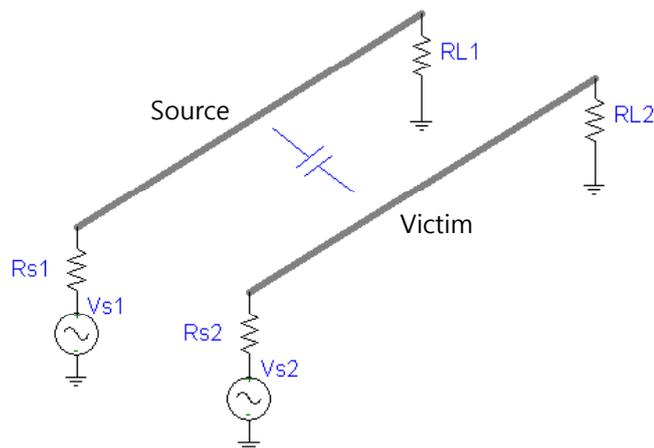
a. Physical Representation



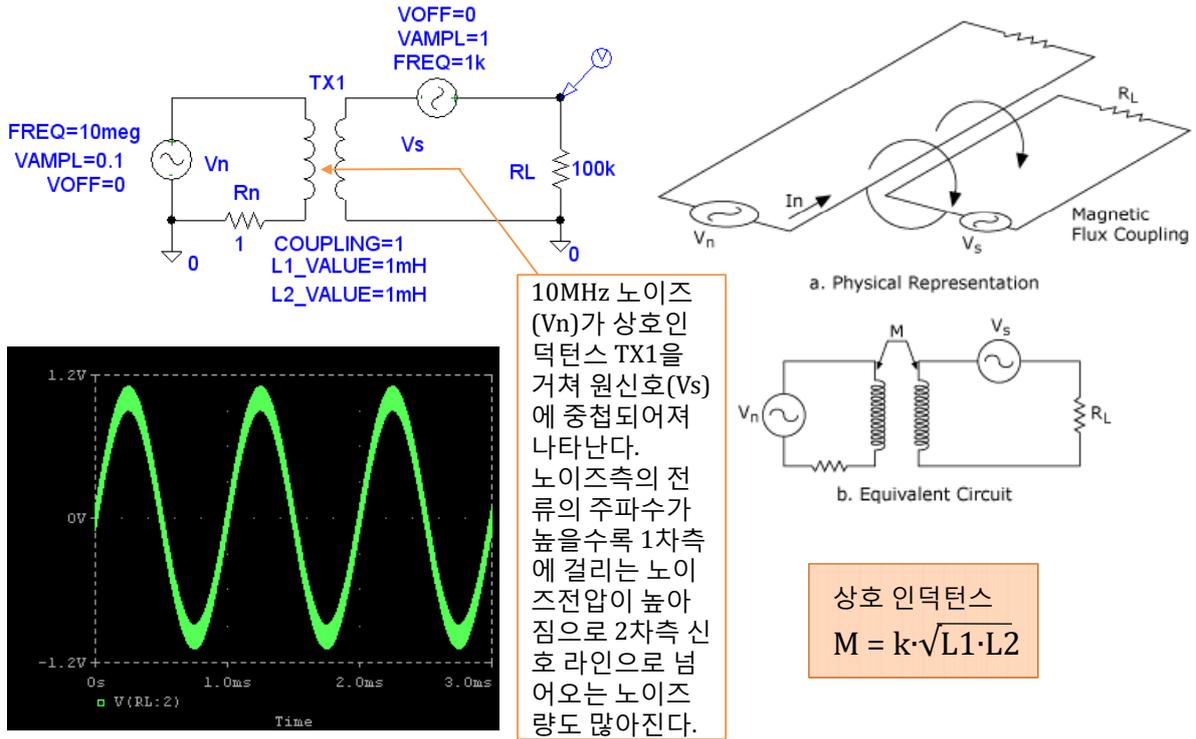
b. Equivalent Circuit

Capacitive Coupling의 주요요소(전압 요소에 의한 결합)

- Source와 Victim의 인접/병렬 구조에 의한 부유용량 성분
- 인접한 회로의 전압레벨, 주파수, 스위칭 Time
- Source와 Victim의 상호간 인접 metal 구조 표면적의 넓이
- 고 임피던스의 신호원(Source)회로, 고 임피던스의 신호원(Victim)회로
- 높은 신호 전압 혹은 노이즈 전압
- 고속 스위칭 전압
- Victim의 프로팅되어 신호원(Source)회로부와 근접한 경우

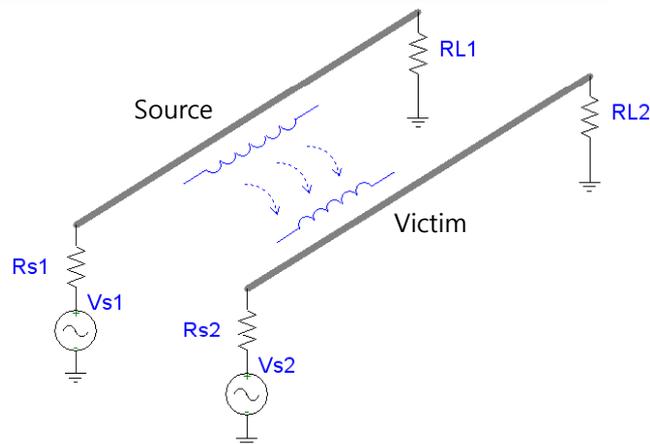


3.5 Inductive Coupling의 모델링



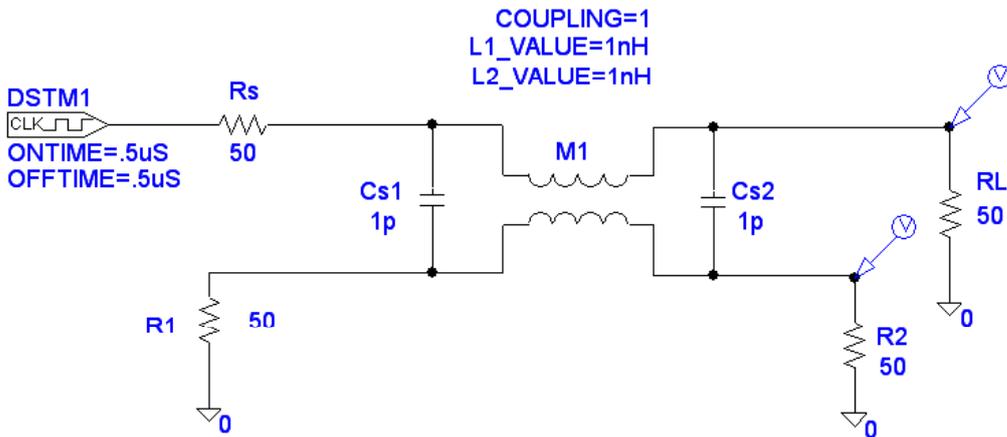
Inductive Coupling의 주요요소(전류 요소에 의한 결합)

- Source와 Victim의 인접/병렬 구조에 의한 상호 인덕턴스 성분
- 인접한 회로의 전류레벨, 주파수, 스위칭 Time
- Source와 Victim의 상호간 인접 거리
- 저 임피던스의 신호원(Source)회로, 저 임피던스의 신호원(Victim)회로
- 높은 신호 전류 혹은 노이즈 전류
- 고속 스위칭 전류
- 페루프상태에서의 큰 Loop 면적



3.6 Capacitive & Inductive Coupling의 모델링

앞서 언급한 Capacitive 와 Inductive방사는 신호원(Source)이나 수신원(Victim)의 임피던스, 전압값, 전류값등의 상태에 따라 두가지 방사가 각각 일어나기도 하고 조건에 따라서는 동시에 일어나기도 한다. 아래 등가모델은 Capacitive 와 Inductive방사가 둘다 형성되었을 경우에 대한 실험으로 신호원(Source)측의 전압변동이 클 경우는 Capacitive방사의 양이 많아지고 신호원(Source)측의 전류변동이 클 경우는 Inductive 방사의 양이 많아지는 것이 대체적인 경향이다. 이때 수신원(Victim)의 임피던스가 높으면 Capacitive방사의 양이 많아지고 수신원(Victim)의 임피던스가 낮으면 Inductive방사의 양이 많아진다.



신호원(Source)의 최종 종단 출력값은 1/2 분압회로 구성임으로 출력 전압의 진폭이 2.5V로 정상 출력된다. 입력신호로 사용하는 Digclock은 진폭이 5V이다.

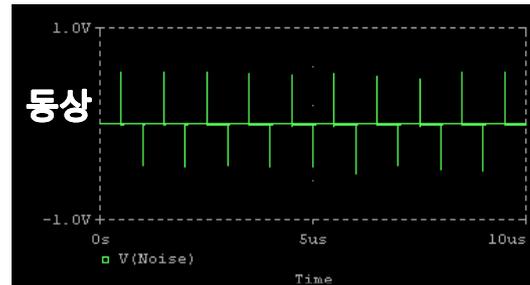
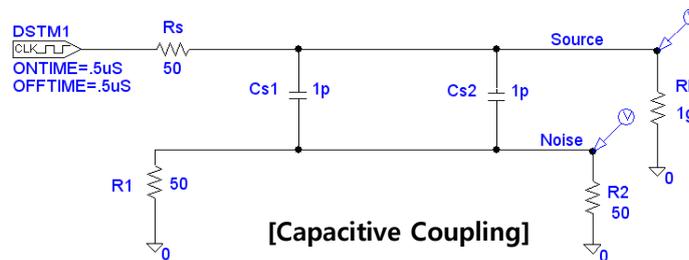
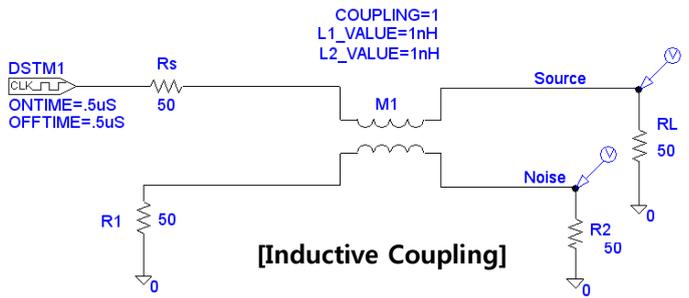
신호원(Source)으로 부터 상호 인덕턴스와 부유용량으로 인해 넘어온 노이즈 신호의 파형은 펄스의 형태를 띠나 Inductive 방사의 양이 많으나 Capacitive방사의 양이 많으나에 따라 노이즈 파형의 형태도 다르게 나타난다.



Coffee Break 회로에서 흔히 얘기하는 Crosstalk은 앞서의 Capacitive방사 와 Inductive방사 혹은 두가지 방사가 중첩되는 이러한 현상들을 일컫는다.

신호가 흐르는 두 도선이나 도체간에 상호 간섭을 주거나 받는현상을 통칭하여 **Crosstalk**라 하며 이러한 Crosstalk현상은 시스템내 내부 오동작의 주 원인이 되기도 하며 방사에 의한 EMI 노이즈로서도 작용한다.

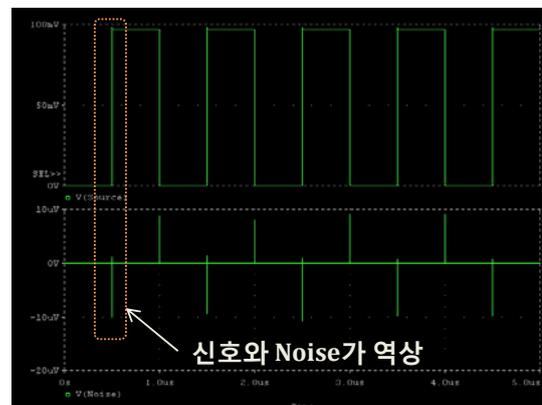
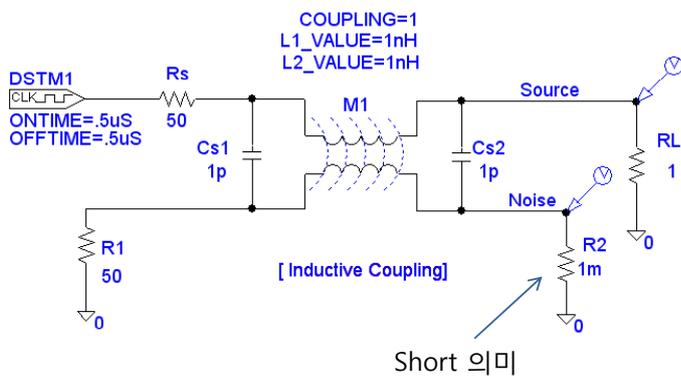
아래 두가지 등가회로와 같이 Inductive Coupling과 Capacitive Coupling이 중첩되어 종전 실험 했던 Capacitive 와 Inductive 동시 Coupling 결과를 낸는 것이다.



3.7 Capacitive & Inductive방사의 구분하는 방법

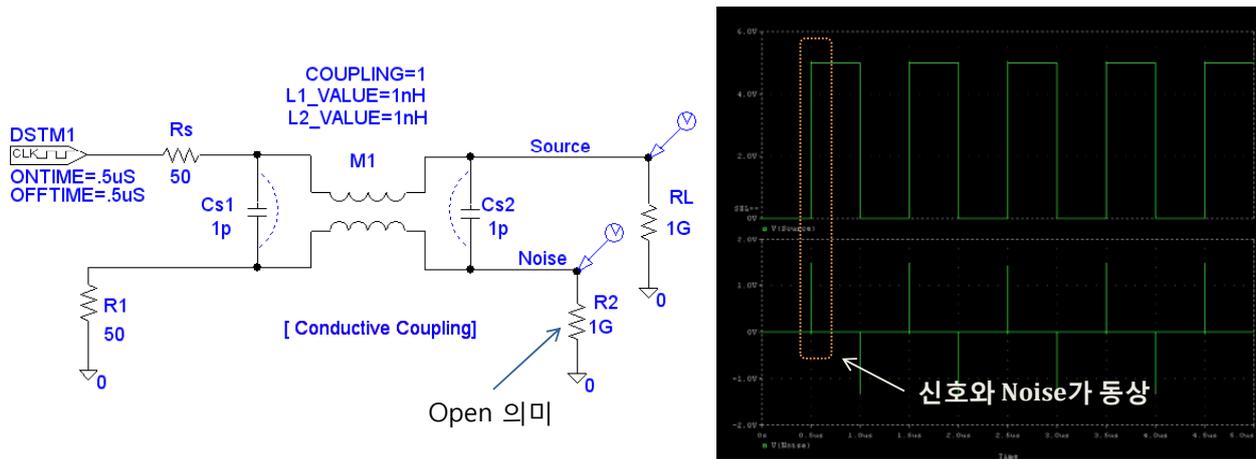
Inductive방사는 신호원(Source)의 부하저항을 매우작게(1옴)하여 신호원전류의 크기를 크게 하고 수신원(Victim)의 임피던스를 낮추어 측정하면 Inductive방사는 노이즈의 관측이 가능하다. 대체로 천이영역에서의 펄스형태의 노이즈 파형이 유기되며

Capacitive방사의 경우는 반대로 신호원(Source)의 부하저항을 매우크게(1G옴)하여 신호원의 전압의 크기를 크게 하고 수신원(Victim)의 임피던스를 높혀(100k) 측정하면 Capacitive방사 노이즈의 관측이 가능하다. 대체로 천이영역에서 미분형태의 파형이 나온다.



2. 노이즈대책 회로 설계의 기초

$$C = r \cdot e^n$$



현실적으로 이러한 Capacitive 와 Inductive Coupling을 구분하기 위해 부하저항(R2)을 줄이거나 쇼트(단락)하면 회로에 무리를 줄수있고 노이즈 전압파형을 관측하기으로 어려운 구조임으로 일반적으로 피해원(Victim)의 부하저항(R2)을 오픈(Open:무한대)하여 실험한다. 즉 부하저항(RL)을 오픈하면 상기 실험에서와 같이 M1(상호 인덕턴스)에 의한 노이즈 전달 조건이 없어짐으로 이때는 Capacitive방사 조건이 된다. 즉 Inductive방사 조건을 강제적으로 없앤 상황이다. 따라서 이상태에서 노이즈가 없으면 Inductive방사(H-Field)에 의해 노이즈가 발생했다는 것을 알수 있으며 만약에 노이즈가 있으면 Capacitive방사(E-Field)에 의해 노이즈가 발생했다는 것을 알수 있다. 이러한 원인 제공원을 찾으면 대책을 세우는 것도 용이하다.

그리고 피해원(Victim)으로 전달된 노이즈가 신호원 파형과 역상의 형태이면 Inductive Coupling 이고 동상 형태이면 Capacitive Coupling이다.

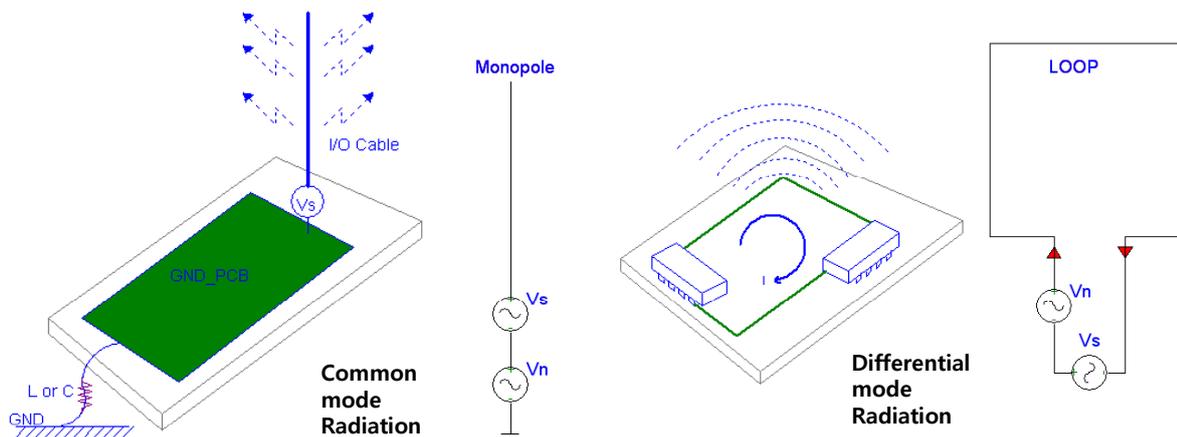
2. 노이즈대책 회로 설계의 기초

$$C = r \cdot e^n$$

3.8 전자기파(Electro magnetic) 방사에 의한 노이즈의 전달

방사 노이즈란 EMI발생원에서 생성된 전자기파가 전자기장을 형성하여 수신회로에 포착되는 것을 의미하며 일반적인 회로에서는 PCB상의 패턴이나 회로들간의 인터페이스인 케이블이 안테나 역할을 하여 전자기파를 방사하게 된다.

이렇게 방사되는 노이즈에는 코먼모드와 디퍼런셜 모드가 있다. 코먼모드는 모노폴 안테나와 구조가 유사하며 디퍼런셜 모드의 경우는 신호선과 GND선이 페루프를 구성, 전류 루우프를 형성하는 경우이다. 코먼모드의 경우 전압원이 존재하고 노이즈 발생원이 전기장(E-Field)에 의한 것이 되며 디퍼런셜 모드는 페루프를 형성하는 전류경로에 의해 자기장(H-Field)이 노이즈 발생원이 된다.



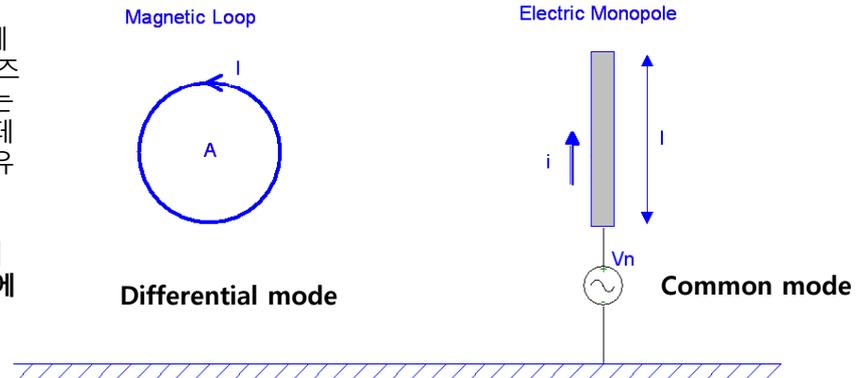
2. 노이즈대책 회로 설계의 기초

C = r·eⁿ

방사노이즈에서의 코먼모드와 디퍼런셜 모드 비교

디퍼런셜 모드는 페루프에 흐르는 전류에 의한 노이즈 방사 모드이며 코먼모드는 케이블과 같은 모노폴 안테나에 접지계의 노이즈가 유입되어 발생한다.

일반적으로 방사노이즈의 90%가 코먼모드 노이즈에 의함으로 접지의 보강이 필수적이다.



구분	Differential mode	Common mode
원인	전류 Loop	불안한 접지
주파수	f ² 에 비례	f에 비례
Source	전류	전압
노이즈 특성	자계	전계
E =V/m	$2.63 \cdot 10^{-14} \cdot (Af^2i/d)$	$1.26 \cdot 10^{-8} \cdot (ifl/d)$

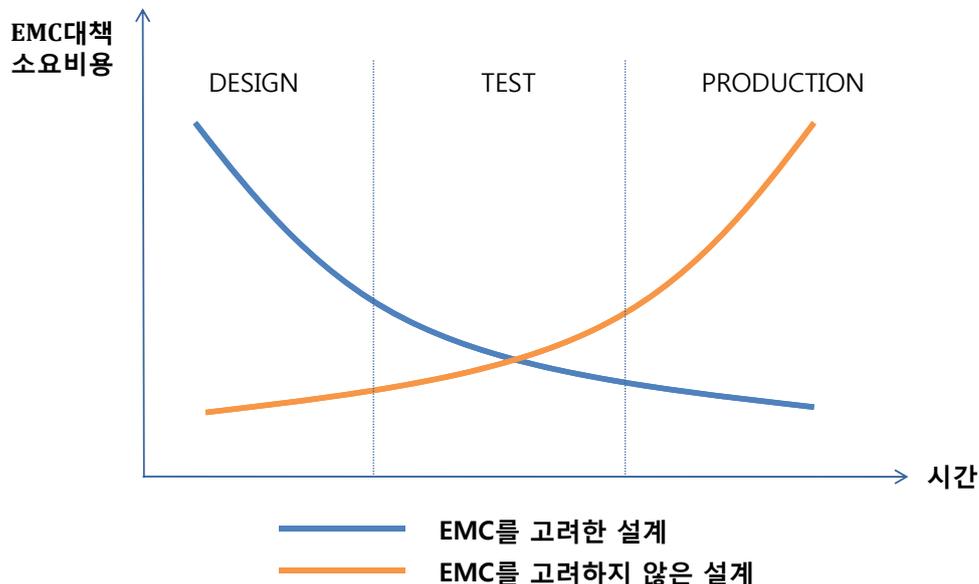
노이즈의 전계강도가 디퍼런셜 모드의 2배 내외 정도

3. EMI/EMC 대책 기초

C = r·eⁿ

4. 노이즈 간섭을 줄이는 4대 원칙

- 제품 Design단계부터 EMC대책을 고려한 설계를 하라.
- 전자기파 방출을 억제하라
- 전달경로를 줄여라
- 외부 노이즈에 감응성을 줄여라



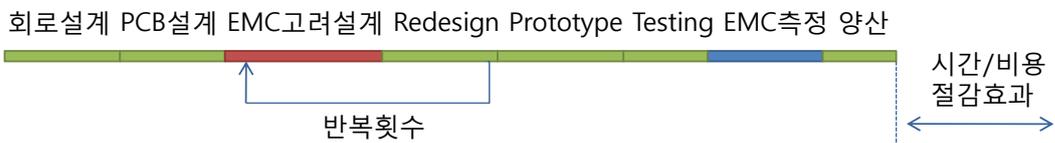
5. 개발단계에서의 EMC대책 수순

제품의 디자인 단계에서 부터 생산단계에 이르기까지 EMC를 고려한 설계가 필요하다. 디자인단계에서 부터 이러한 고려를 하지않고 설계를 진행하면 결과적으로 생산 직전단계에서 시간과 비용이 과다하게 소요된다.

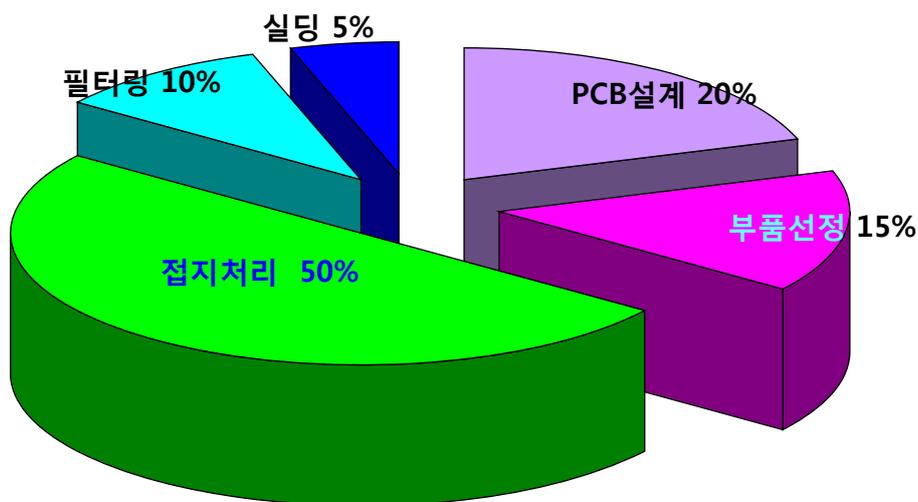
■ EMC를 고려하지 않은 설계



■ EMC를 고려한 설계



6. EMC 대책 기술의 적용빈도



전도성 노이즈와 방사 노이즈등의 각종 EMI문제에서 다양한 대책기술이 적용되며 이러한 대책의 적용빈도를 기준하여 보면 **접지(GND)->배치->부품->필터링->차폐(Shielding)**등의 순서가 된다. 설계단계에서 최적의 시정수나 부품선택/위치 및 PCB 패턴의 고려가 우선 되어야 한다는 것을 시사 한다. 결국 방사 노이즈의 90%가 코먼모드 노이즈이고 코먼모드 노이즈는 불안한 접지(GND)에 기인함으로 접지 처리가 EMI의 핵심으로 볼 수 있다.

7. 국가별 EMI/EMC 규격

1. 국가(지역별) 안전규격

- FCC Part 15 : 미국 미국 연방통신위원회
- CISPR Pub. 22 : 유럽 유럽 IEC IEC 산하의 산하의 특별대책위원회
- MIC(정통부) : 유럽 CISPR 규격을 규격을 따름

2. 회사별 규격

- NEBS GR-1089-CORE : 미국 Bellcore사
- KT
- SKT..

 전도노이즈와 방사 노이즈이 경계 주파수가 30MHz인점이다. 일반적으로 3M이상 이격되면 30MHz노이즈는 거의 영향이 없기때문에 30MHz를 경계주파수로 하고 있다.

항 목	FCC Part 15	CISPR Pub. 22	NEBS GR-1089-CORE
주관	미국강제규격	유럽강제규격(국내포함)	Bellcore 권장규격
측정 주파수	•전도성: 450KHz ~ 30MHz •복사성: 30MHz ~ 1GHz	•전도성: 150KHz ~ 30MHz •복사성: 30MHz ~ 1GHz	•전도성: 10KHz ~ 30MHz •복사성: 10KHz ~ 10GHz
제품분류	•Class-A : 산업용 •Class-B : 가정용	•Class-A : 산업용 •Class-B : 가정용	•Class-A : 산업용 •Class-B : 가정용
시험환경	•시스템Full 실장 •Worst Case (최대출력) •모든Door Close상태 시험	•시스템Full 실장 •Worst Case (최대출력) •모든Door Close상태 시험	•시스템Full 실장 •Worst Case (최대출력) •모든Door Close상태 시험

- FCC : Federal Communications Commission
- CISPR : Comite International Special des Perturbations Radioelectriques

8. EMC 대책 순서

Noise Source 파악

1. 전자기기의 내부 주파수 분석
1)사용 Clock? 2)분주 Clock? 3)메모리 동작사이클? 4)데이터 전송율? 5)스위칭전원 주파수?
2. 전도성 노이즈인지 방사성 노이즈인지 구분
3. 코먼모드 노이즈인지 디퍼런셜 모드 노이즈 인지 구분
코먼모드 노이즈는 대부분 케이블에서 방출됨으로 케이블을 분리하거나 이동하여 분류가능

전도성 Noise문제를 먼저 해결

- 전자기기내부혹은 외부 인터페이스로 연결되는 측정가능한 노이즈 임으로 선 측정/해결
- AC전원코드가 있는 제품의 경우 전도성 노이즈 문제를 먼저 해결하고 나머지 노이즈 문제를 해결하는 것이 권장된다. 전원코드에서 전도성 노이즈가 줄면 방사되는 노이즈도 줄어든다.

코먼모드 방사 노이즈 해결(접지는 넓고 짧게)

- 그라운드 노이즈는 샤시 혹은 PCB접지면이 심각한 코먼모드 안테나로 작용하는 것이 원인임으로 전류가 되돌아가는 접지면 경로의 임피던스를 충분히 낮추어야 한다. 코먼모드 노이즈의 근본원인은 그라운드 노이즈에 기인한다.
- 인터페이스 케이블에 GND 와이어를 일부 보강하면 코먼모드 노이즈 감쇄 가능

디퍼런셜 모드 방사 노이즈 해결

- LOOP면적을 줄인다(GND배선 짧게, 전원부에 디커플링 콘덴서 구성)
- 신호선의 공진조건에 의해 특정 고조파가 과도(Ringing)할시 댐핑을 시킨다



SHIELD의 접촉저항 감소

- 전자기기 완제품의 실딩 결함때문에 과도한 방사 노이즈가 발생할수 있다. 실딩의 불연속 현상은 홀(Hole), 슬롯(Slot), 실드 접합점, 이음매 부분에서 주로 기인 한다. 즉 실딩의 접촉면에서 부식이나 불충분한 압력에 의해 접촉면의 저항이 증가하면 문제가 발생된다.
- 이러한 실딩 접합면의 접촉저항이 크지는 상황은 접촉면의 부식작용(Corrosion) 진동(Vibration), 스프링의 피로, 압력의 이완 등에 의한다.

9. 전자기기 내부의 시스템 분할

- 1) 시스템 일부의 기능을 정지시킨후 각 부분이 스펙트럼에 어떤 영향을 주는지 조사
- 2) 인터페이스 케이블을 분리 코먼모드 노이즈 발생원인 파악
- 3) AC전원코드에 코먼 모드쇼크를 적용, 전원코드의 방사노이즈 영향 파악하고 전원코드의 위치와 방향을 변화시켜보면서 영향 확인

☞ AC전원코드가 있는 제품의 경우 전도성 노이즈 문제를 먼저 해결하고 나머지 노이즈 문제를 해결하는 것이 권장된다. 전원코드에서 전도성 노이즈가 줄면 방사되는 노이즈도 줄어든다.

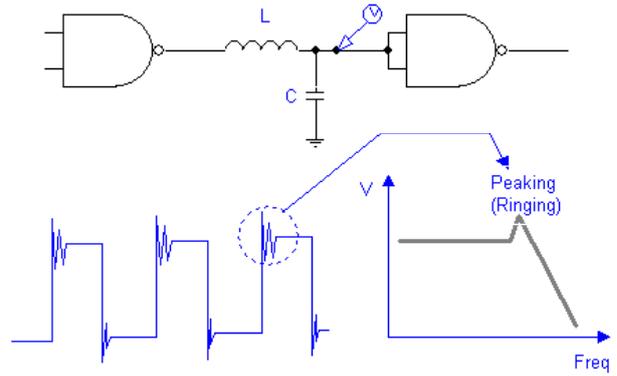
10. 방사 노이즈의 대책

- 1) 방사 노이즈의 분류 및 진단(코먼인지 디퍼런셜인지 판단되면 문제해결이 용이)
코먼모드 노이즈 : 대부분 케이블에서 방출됨으로 케이블을 분리하거나 이동하여 분류가능
- 2) 코먼모드 노이즈 대책
 - a)그라운드 노이즈 : 샤시 혹은 PCB접지면이 심각한 코먼모드 안테나로 작용하는 것이 원인임으로 전류가 되돌아가는 접지면 경로의 임피던스를 충분히 낮추어야 한다. 코먼모드 노이즈의 근본원인은 그라운드 노이즈에 기인한다.
 - b)인터페이스 케이블에 GND 와이어를 일부 보강하면 코먼모드 노이즈 감쇄 가능
- 3) 디퍼런셜모드 노이즈 대책
 - a)LOOP면적을 줄인다(GND배선 짧게, 전원부에 디커플링 콘덴서 구성)
 - b)신호선의 공진조건에 의해 특정 고조파가 과도(Ringing)할시 댐핑을 시킨다
 - c)상기 조치가 미비할시 차폐(Shielding)한다.

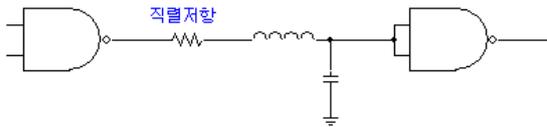
11. 특정 고조파가 규제치를 넘는 경우

신호선의 패턴상에 존재하는 공진조건(L, C)에 의해 특정 고조파가 과도(Ringing)할 시 Damping시켜서 방사노이즈의 스펙트럼의 peaking을 완화할 수있다.

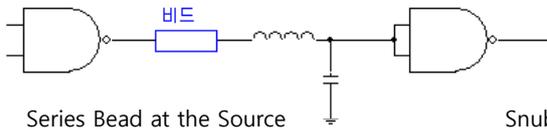
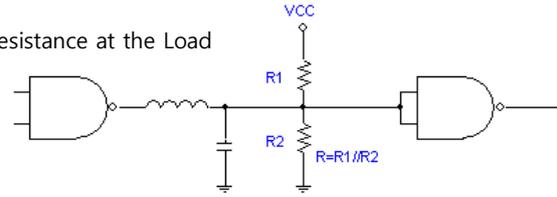
대책으로는 저항, 비드을 신호 발생원에 구성하거나 부하쪽에 Shunt저항으로 종단 처리하거나 RC 완충 회로(Snubber)를 구성하면 된다.



Series Resistance at the Source

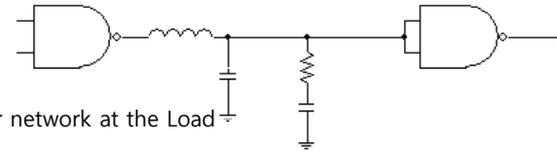


Shunt Resistance at the Load

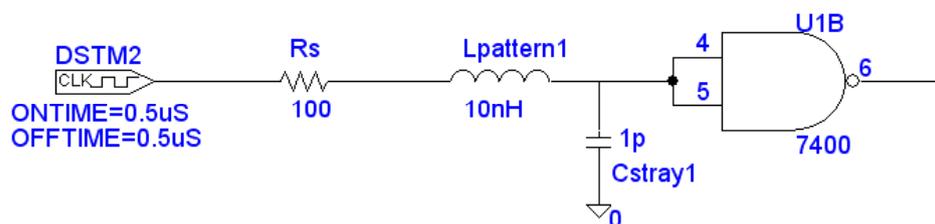
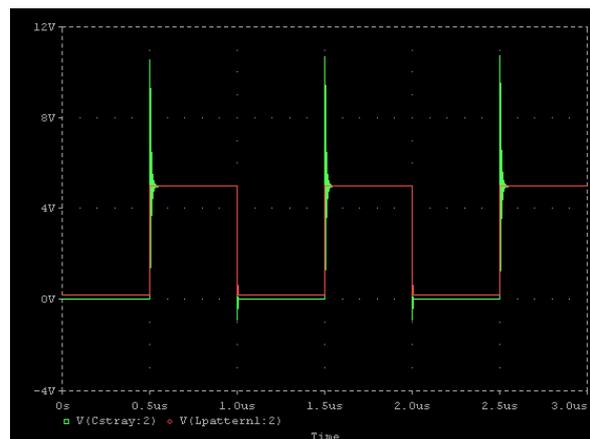
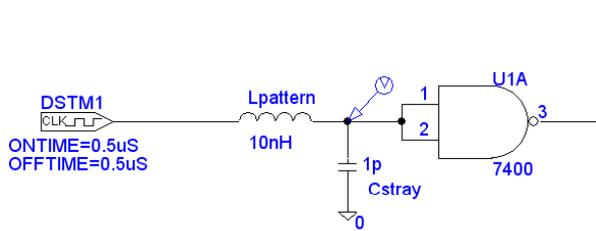


Series Bead at the Source

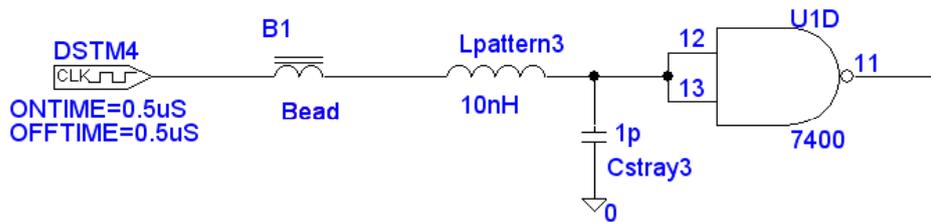
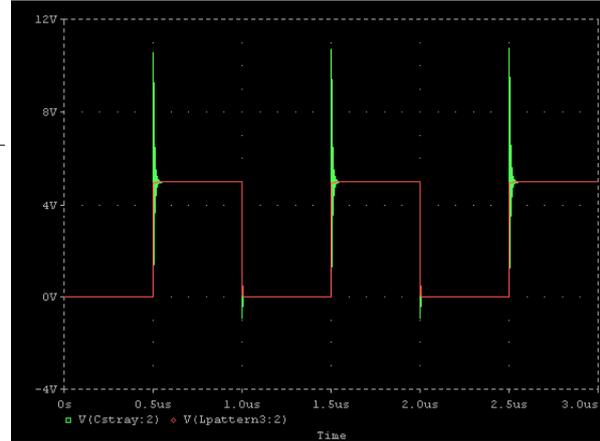
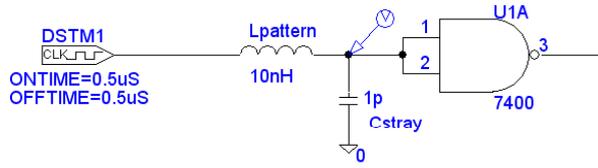
Snubber network at the Load



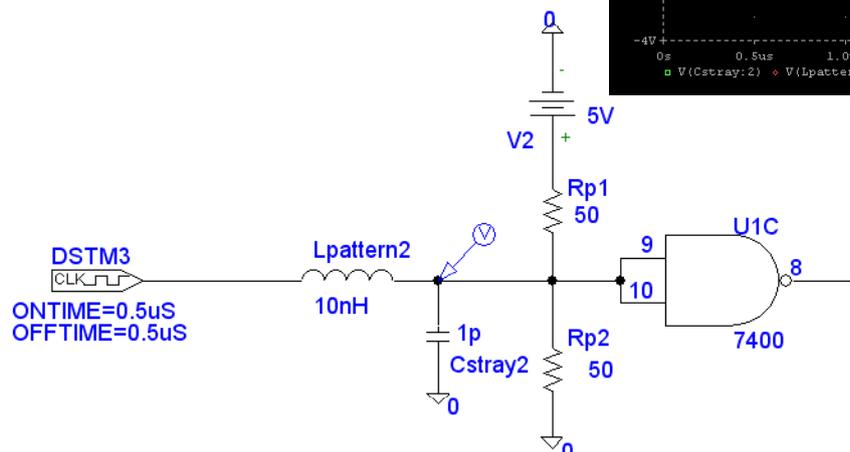
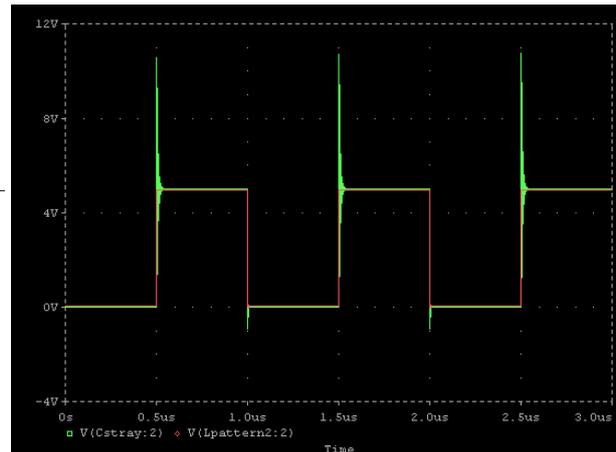
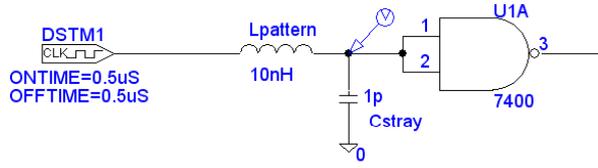
1) Series Resistance at the Source



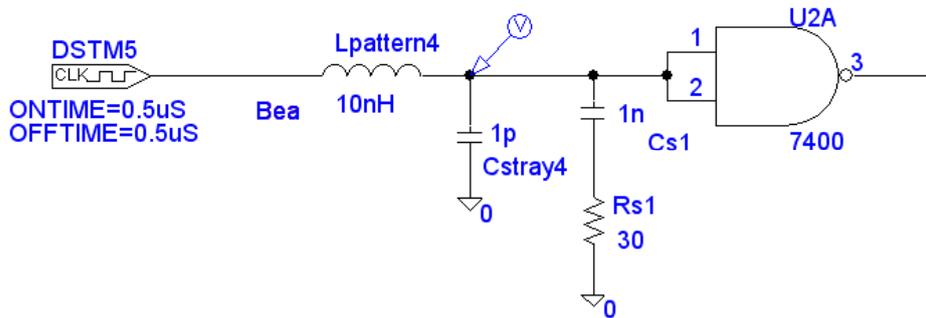
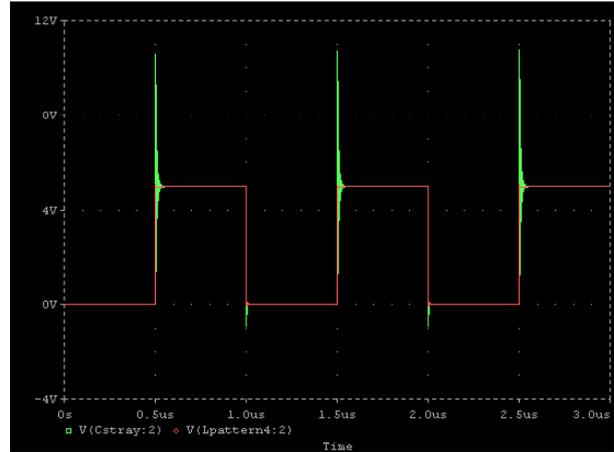
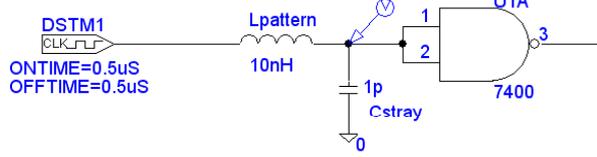
2) Series Bead at the Source



3) Shunt Resistance at the Load



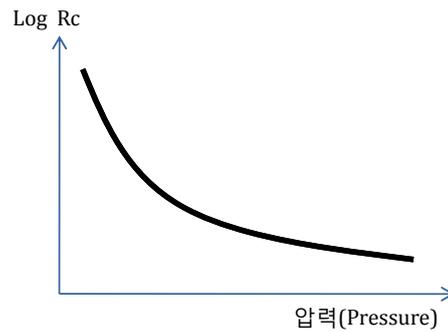
4) Snubber network at the Load



12. 실딩의 결함 검사

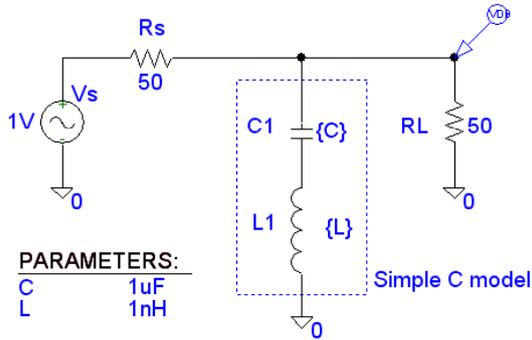
전자기기 완제품의 실딩 결함때문에 과도한 방사 노이즈가 발생할수 있다. 실딩의 불연속 현상은 홀(Hole) 슬롯(Slot), 실딩 접합점, 이음매 부분에서 주로 기인한다. 즉 실딩의 접촉면에서 부식이나 불충분한 압력에 의해 접촉면의 저항이 증가하면 문제가 발생된다.

이러한 실딩 접합면의 접촉저항이 크지는 상황은 접촉면의 부식작용(Corrosion), 진동(Vibration), 스프링의 피로, 압력의 이완 등에 의한다.

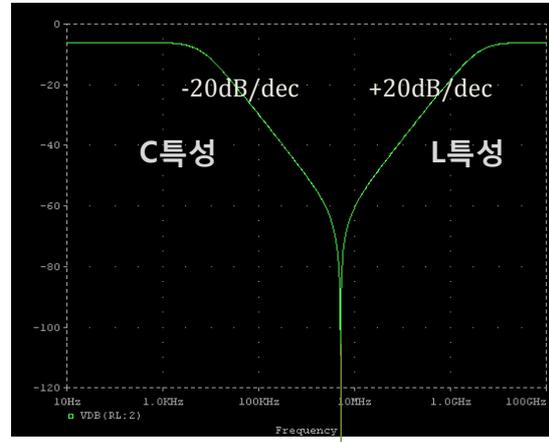


1. Capacitor에 의한 노이즈 제거

콘덴서의 고주파 통과특성을 이용한 노이즈 제거회로는 아날로그 IC뿐만 아니라 천이영역이 많은 디지털 IC에 많이 적용되고 있으며 일반적인 콘덴서는 리드선에 분포하는 잔류인덕터에 의해 고주파 영역에서는 의도하는 노이즈 제거 효과를 제대로 발휘할 수 없다. 오히려 고역대에서는 잔류 인덕턴스의 영향에 의해 임피던스가 증가하는 역효과가 있다. 즉 고주파로 갈수록 임피던스가 낮아져야 고역 노이즈 제거 효과가 있는데, 반대로 고역 노이즈값이 크진다는 문제가 있다.



공진주파수 계산법
$$f_0 = 1/2\pi\sqrt{LC}$$

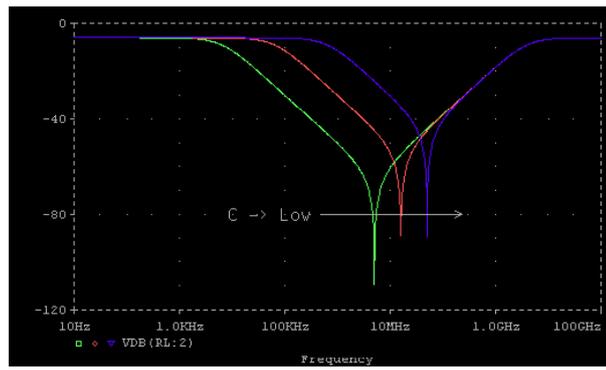


f₀

고유 커패시턴스의 값이 작아질수록 공진주파수(f₀)의 주파수 값이 올라간다. 이는 앞서의 관계식

$$f_0 = 1/2\pi\sqrt{LC}$$

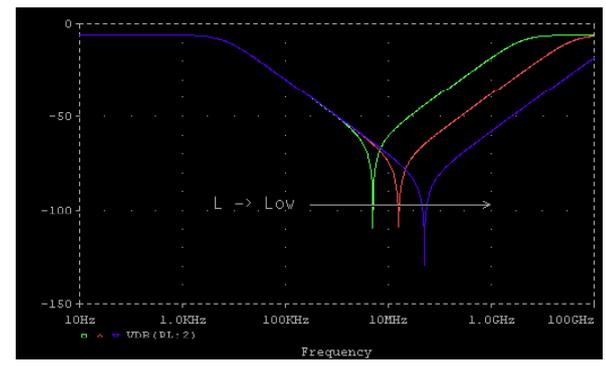
에 의해서 결정되며 제거할 노이즈 주파수가 높을수록 f₀를 높게 책정해야 할 필요가 있다



누설 인덕턴스의 값이 작아질수록 공진주파수(f₀)의 주파수 값이 올라간다. 이는 앞서의 관계식

$$f_0 = 1/2\pi\sqrt{LC}$$

에 의해서 결정되며 가능한 누설 인덕턴스가 낮은 것을 선정해야 하는 것을 보여주고 있다.



2. Decoupling 과 Bypass Capacitor

Coffee Break 일반적으로 대용량의 콘덴서를 Bypass용, 소용량의 고속 콘덴서를 Decoupling용이라 하나 궁극적으로는 동일 효과를 가지므로 이를 혼용하기도 한다.

Bypass의 일반적 의미는 전원이나 신호상에 유기된 노이즈를 접지로 보낸다는 의미

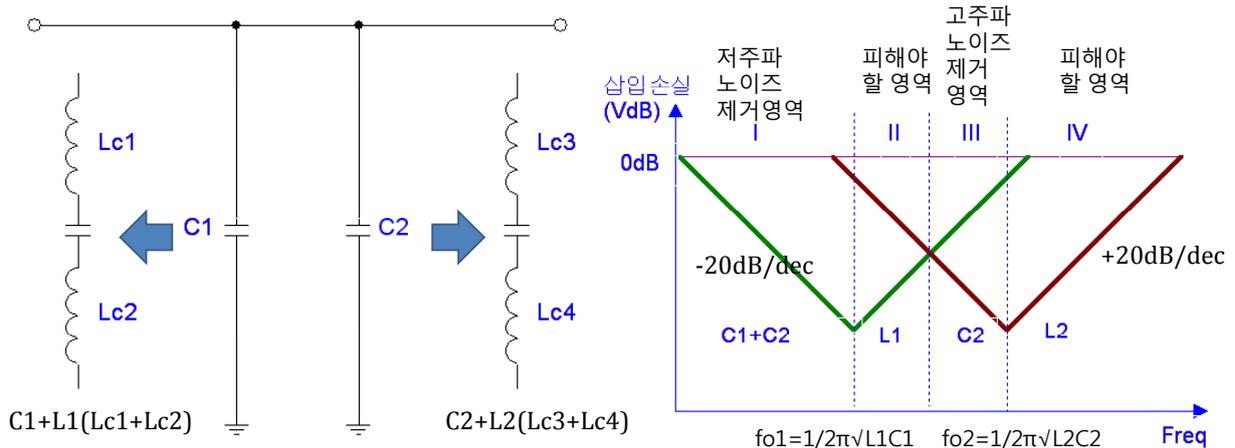
전원(VCC)라인의 Bypass의 의미는 전원투입시 유기된 노이즈를 접지로 보낸다는 의미와 더불어 로직IC에서 "H"를 유지하는 상태에서 순간적으로 부족한 전류를 임시 공급하는 **대용량 보조 배터리의 역할**도 겸한다.

Bypass용 커패시터는 대용량을 주로 쓰며 내부 등가 인덕터(ESL)에 의해 자체 공진주파수가 낮아 빠른 천이에 따른 전류 공급원의 작용은 어렵다.

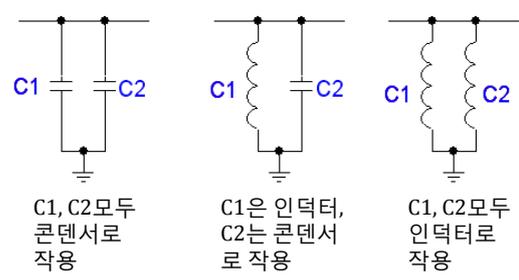
전원(VCC)라인의 디커플링의 의미는 로직IC에서 "L"→"H"의 순간적 천이가 일어날 때 이를 대응하지 못하면 패턴의 유도성분등과 결합해 노이즈원이 된다.

이를 제거키 위해 고속의 커패시터를 구성, 고속 천이시 순간적으로 부족한 전류를 임시 공급하는 **소용량 보조 배터리의 역할**을 하며 따라서 다른 IC의 VCC쪽에 영향을 끊는다는 의미에서 Decoupling이라고 한다. IC의 VCC핀에 근접시켜야 한다

3. Decoupling 과 Bypass Capacitor 시정수 결정법



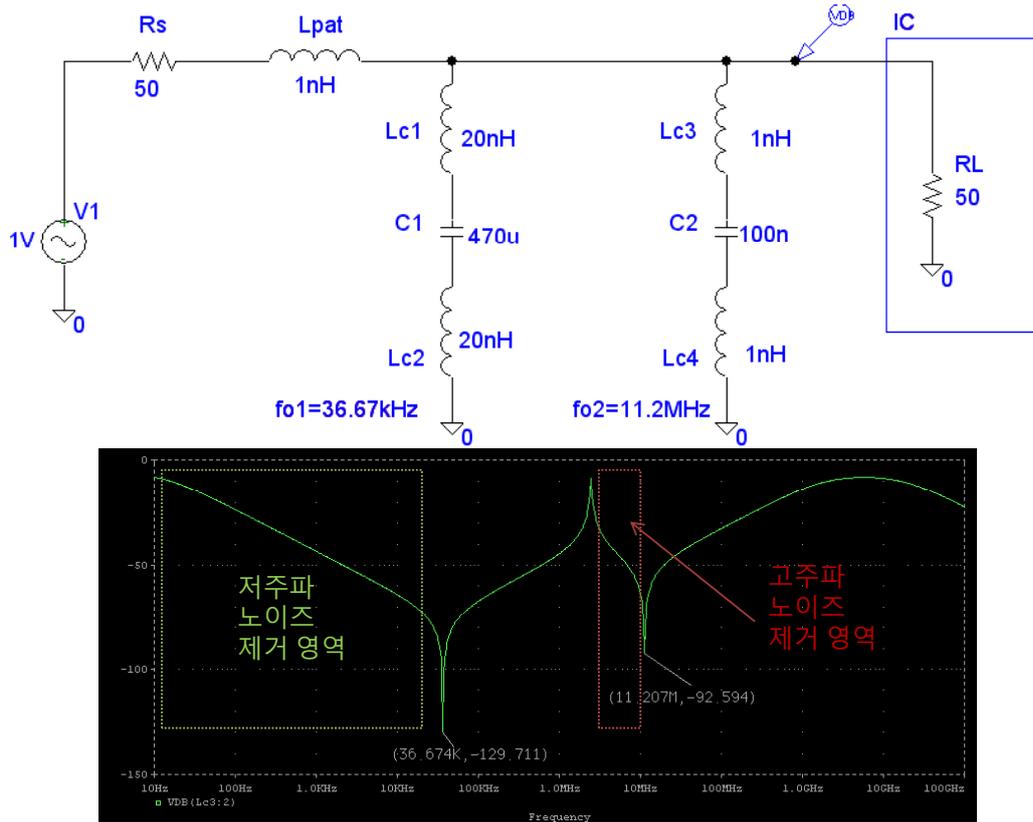
디지털IC의 전원라인에는 저주파 노이즈를 제거하기 위한 대용량 콘덴서(C1)와 고주파 노이즈를 제거하기 위한 소용량 콘덴서(C2)를 병렬로 접속한다. 콘덴서는 통상 리드선이나 전극에 분포하는 잔류 인덕턴스(Lc1~Lc4)가 존재한다. 따라서 특정주파수에서 직렬 공진($fo = 1/2\pi\sqrt{LC}$)이 일어난다. 따라서 우측 그래프와 같이 4가지 영역으로 구분되어져 예상치 못한 역현상(I영역;II, IV)이 생기는 주파수가 발생한다. 따라서 두 콘덴서의 시정수값을 공진주파수지점의 주파수와 제거할 노이즈의 주파수(시간)를 검토한후 정해야 한다.



4. 노이즈 대책 부품

C = r·eⁿ

3-1. 모델링 회로 및 결과

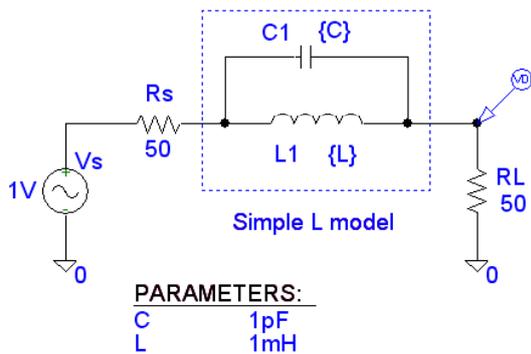


4. 노이즈 대책 부품

C = r·eⁿ

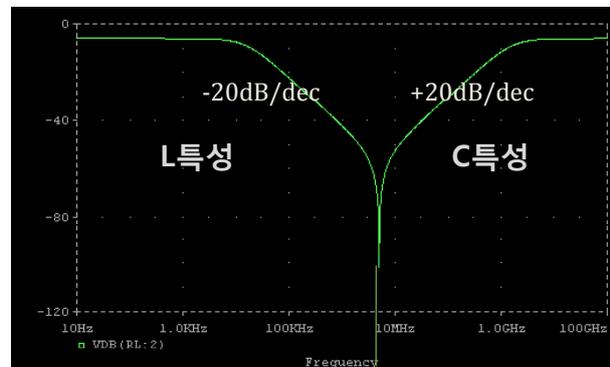
4. Inductor에 의한 노이즈 제거

인덕터의 고역차단특성을 이용한 노이즈 제거회로는 천이영역이 많은 디지털 IC에 많이 적용되고 있으며 일반적인 인덕터는 리드선에 분포하는 부유용량에 의해 고주파 영역에서는 의도하는 노이즈 제거 효과를 제대로 발휘할 수 없다. 오히려 저역대에서 고유 인덕턴스의 특성에 의해 저역은 통과하며 고역으로 갈수록 손실이 높아지지만 더이상의 고역대로 가면 병렬 부유용량의 특성으로 인해 고역을 통과하는 역효과가 있다. 즉 고주파로 갈수록 커패시턴스의 특성을 가져 고역 노이즈를 통과시키는 역효과가 있다.



공진주파수 계산법

$$f_0 = 1/2\pi\sqrt{LC}$$



f₀

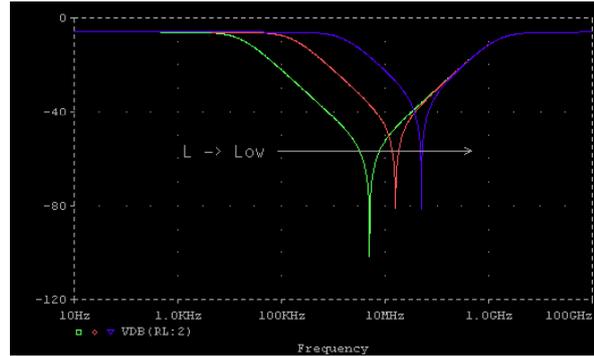
4. 노이즈 대책 부품

C = r·eⁿ

고유 인덕턴스의 값이 작아질수록 공진주파수(f_0)의 주파수 값이 올라간다. 이는 앞서의 관계식

$$f_0 = 1/2\pi\sqrt{LC}$$

에 의해서 결정되며 f_0 값과 제거할 노이즈를 판단 결정필요



누설 인덕턴스의 값이 작아질수록 공진주파수(f_0)의 주파수 값이 올라간다. 이는 앞서의 관계식

$$f_0 = 1/2\pi\sqrt{LC}$$

에 의해서 결정되며 가능한 누설 인덕턴스가 낮은 것을 선정해야 하는 것을 보여주고 있다.



4. 노이즈 대책 부품

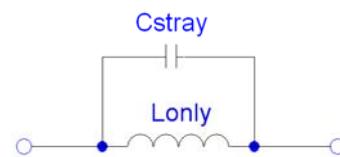
C = r·eⁿ

5. 인덕터와 페라이트 비드

[인덕터]

- 인덕터는 자체 부유용량(Cstray)성분이 포함되어 있어 특정 주파수이상의 범위에서는 커패시턴스 특성을 가지게 되며 이러한 부유용량이 대체로 크편이라 자기 공진주파수가 낮아 인덕터로서의 역할을 못하는 경우도 있다
- 일반적으로 인덕터와 커패시터를 이용한 LPF 설계시 발진현상에 의한 링잉(피킹)현상의 우려가 많다.

[인덕터 등가]

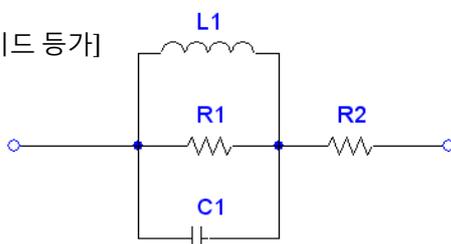


[비드]

- DC 전압은 그대로 통과시키고 저주파 신호에 대해서는 거의 영향을 주지않고 통과시키는 작은 저항(R2) 인덕터(L1)으로 동작한다
- 고주파에서는 인덕턴스(L1)과 콘덴서(C1)의 병렬공진에 의해서 임피던스가되어 R1의 영향을 받는다
- 그 이상의 고주파에서는 C1의 영역이다.
- 즉 저역에서는 L로 고역에서는 R로 작용한다.

$$f_0 = 1/2\pi\sqrt{L1C1}$$

[비드 등가]



임피던스(Z)

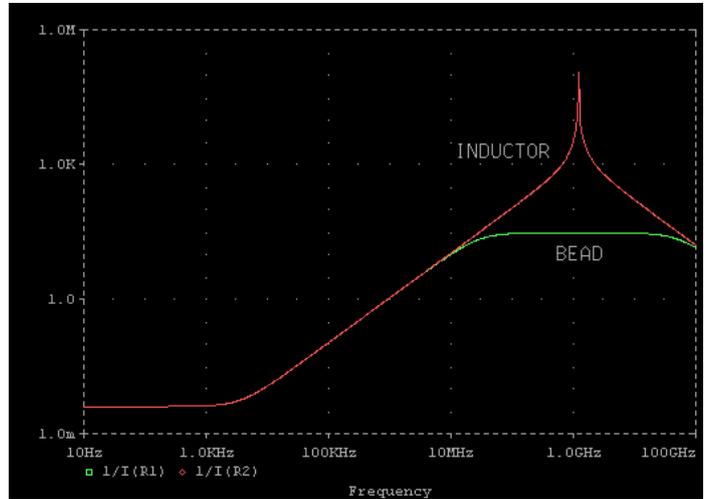
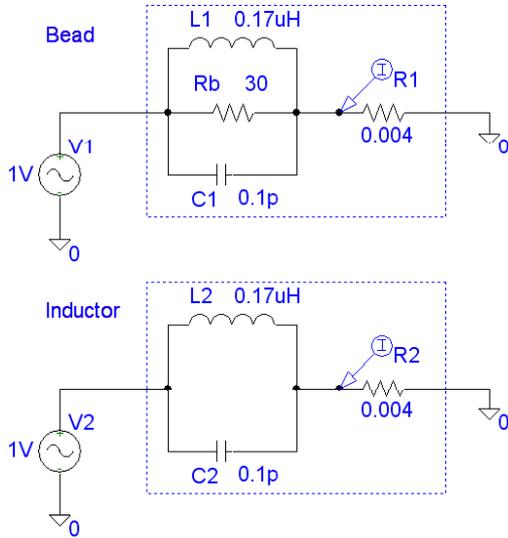
L1과 저항 R2에 의한 영향

고주파 영역에서는 R1에 의한 영향

Freq

5-1. 인덕터와 페라이트 비드 등가회로의 임피던스(Z) 특성 그래프

인덕터의 경우는 자체 인덕터와 병렬 부유용량에 의해서만 작용함으로 고역에서 굉장히 예리한 고 임피던스 영역(High Q)이 존재하며 이것이 공진의 요소로 작용하여 시스템이 불안하거나 노이즈의 요소로 작용하러 우려가 있다. 하지만 비드에서는 고역에서 적절한 Q값을 가지게 하여 저역은 통과시키고 고역에서는 저항(R)의 특성을 가지게 함으로 안정적인 노이즈 필터로의 적용이 가능



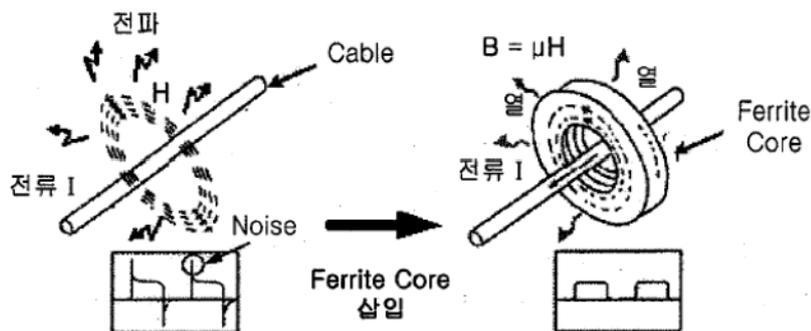
5-2. 페라이트

EMC 관점에서 본다면 고주파 신호를 선택적으로 억제 하면서 동시에 회로 동작에 사용되는 신호에는 거의 영향을 미치지 않는 특성을 갖는다.

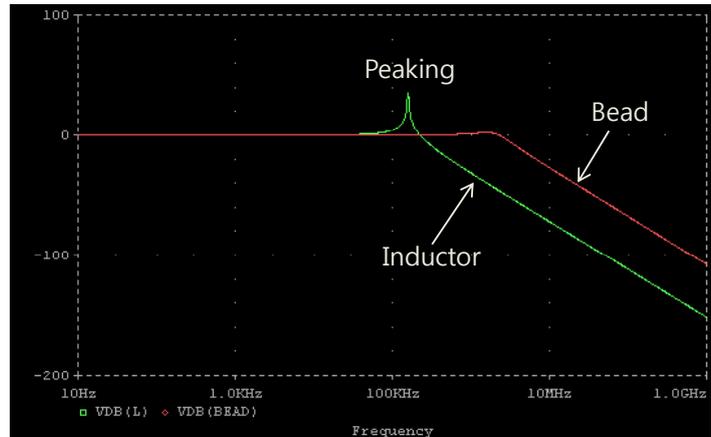
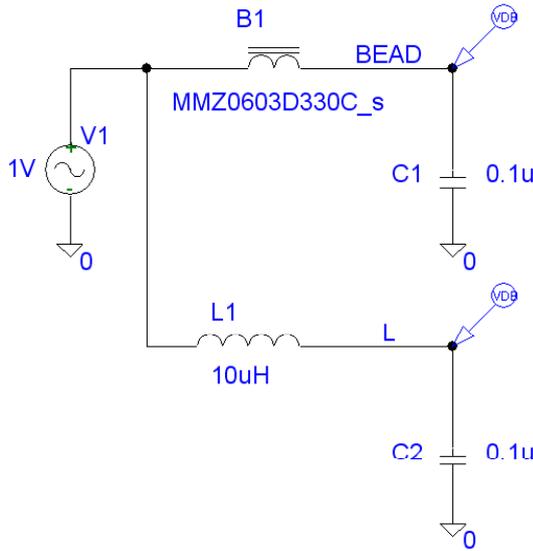
이런 특성으로 선로를 타고 흐르는 공통모드장해신호를 흡수 하여 열로 발산 시키는 전기적 손실 재료로 만들어지며 비드, 튜브, 막대형태로 되어 있다.

전류가 흐르는 케이블 주변은 주파수에 따라 변화하는 자기장이 발생되어 자유공간으로 방출된다. 이케이블이 페라이트 코어의 중심을 지나게 하면 자유공간으로 방출되던 자기장은 페라이트의 투자율로 인한 자기장 집적효과에 따라 페라이트 코어 안으로 모여진다. 불필요한 고주파 성분은 자기 에너지는 열로 변환되어 손실 원리에 따라 고주파잡음성분은 없어지게 된다.

대체적으로 10MHz-500MHz 주파수 대역에서 사용되며 높은 임피던스 회로에서는 별로 효과가 없다.

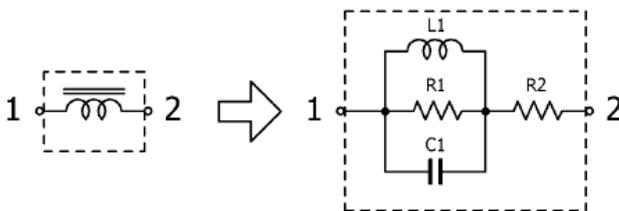


5-3. 페라이트 비드와 인덕터를 이용한 LPF 회로



비드(B1)와 커패시터를 이용한 저역통과 필터와 인덕터(L1)와 커패시터를 이용한 저역통과 필터의 주파수 응답특성을 나타내고 있다.
 순수 인덕터(L1)와 커패시터를 사용한 필터회로에서는 직렬공진현상(L1,C2)에 의해 Peaking 현상이 있다. 따라서 저역부분과 고역부분에서 안정적으로 직류전원을 잘 공급하고 노이즈 성분的高주파를 분리해 잘 제거하는 특성을 가진 비드(B1)와 커패시터를 이용한 저역통과 필터가 추천된다.

5-4. TDK 페라이트 비드 MMZ0603와 MMZ2012 시리즈 내부회로 및 시정수



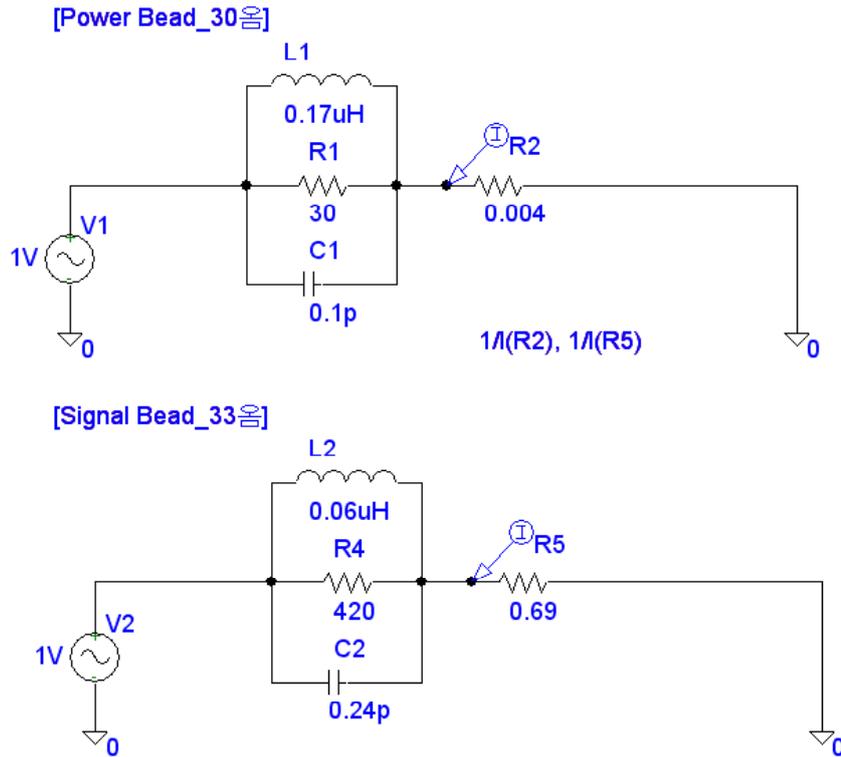
[MMZ2012 : Power Bead]

Part No.	R1[ohm]	L1[uH]	C1[pF]	R2[ohm]
MMZ2012R150A	19	0.13	0.9	0.006
MMZ2012R300A	36	0.25	0.9	0.01
MMZ2012R600A	58	0.32	0.9	0.031
MMZ2012R121A	85	0.9	1.7	0.05
MMZ2012R301A	290	2.9	1.5	0.07
MMZ2012R601A	430	4.6	1.3	0.11
MMZ2012R102A	870	9.5	1.1	0.18
MMZ2012S400A	53	0.23	0.5	0.012
MMZ2012S800A	87	0.29	0.95	0.03
MMZ2012S121A	140	0.54	1.4	0.05
MMZ2012S181A	190	0.75	1.2	0.06

[MMZ0603 : Signal Bead]

Part No.	R1[ohm]	L1[uH]	C1[pF]	R2[ohm]
MMZ0603S100C	13	0.03	0.05	0.04
MMZ0603S800C	105	0.16	0.14	0.3
MMZ0603S121C	190	0.31	0.16	0.5
MMZ0603S241C	370	0.63	0.29	0.8
MMZ0603S471C	670	1.12	0.35	1.1
MMZ0603S601C	800	1.51	0.41	1.3
MMZ0603Y121C	190	0.24	0.2	0.31
MMZ0603Y241C	480	0.45	0.25	0.8
MMZ0603Y471C	780	0.95	0.33	1.27
MMZ0603D330C	420	0.06	0.24	0.69
MMZ0603D560C	630	0.12	0.26	1
MMZ0603D800C	800	0.15	0.3	1.18
MMZ0603F100C	310	0.02	0.21	0.39

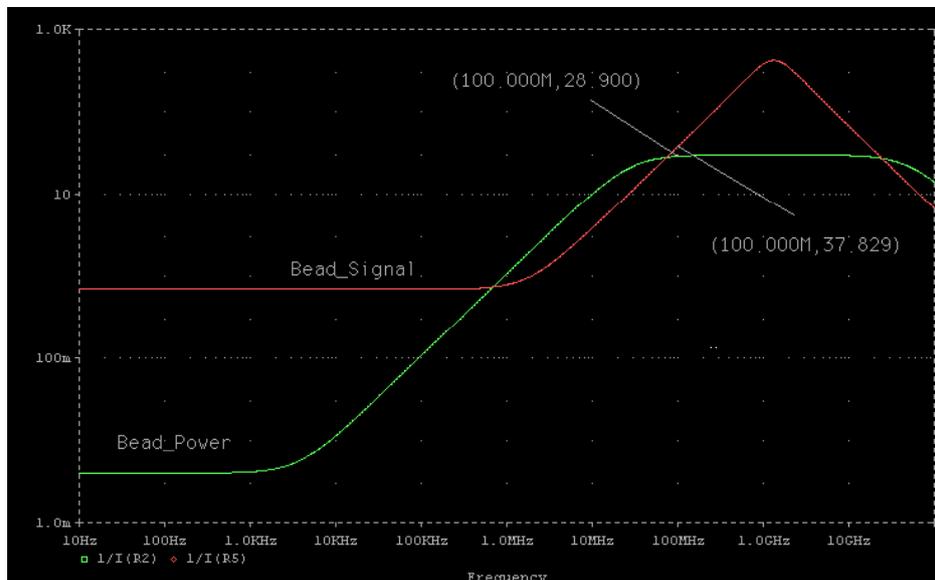
5-5. Power비드와 Signal Bead 내부회로(Subckt) 임피던스(Z)측정



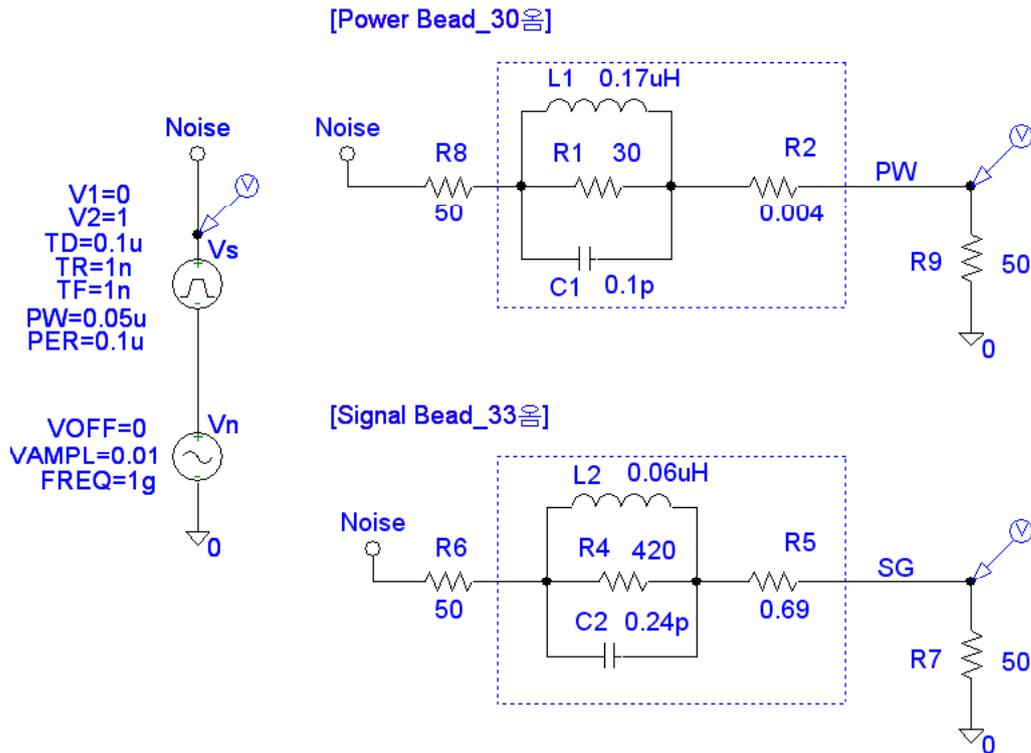
1) 임피던스(Z)측정 결과

신호용 비드의 경우 저역특성은 저항성분이 주를 차지하고 신호(고주파영역)영역에서 인덕터(L) 특성을 가져감으로서 노이즈신호만 감쇄시키는 특성을 가져간다. 단 이경우도 신호주파수와 노이즈 주파수의 영역에 따라 적절한 비드특성 임피던스(Z:100MHz)를 선택해야 한다.

전원용 비드의 경우 DC(직류)에선 거의 0옴에 가까운 저항성분에서 출발하여 중고역에서는 인덕터(L)성분을 가지다가 일정고역에선 거의 저항에 가까운 평탄한 특성을 가지는 것이 일반적이다. 즉 전원용비드는 Q가 대체로 낮고 신호용 비드는 대체로 Q가 높은 편이다.



2) Power비드와 Signal 비드를 사용한 Signal Noise 제거 특성

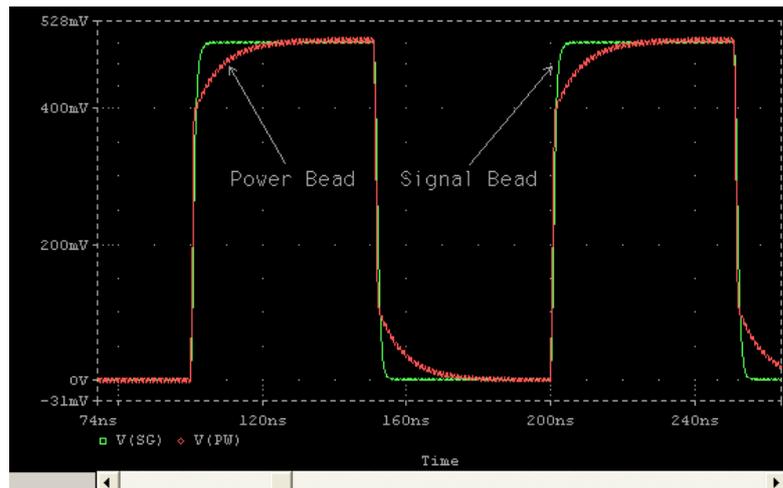


4. 노이즈 대책 부품

신호라인에 고주파의 노이즈신호를 혼입시켜 Power Bead와 Signal Bead를 통과시켰을때의 출력파형이다.

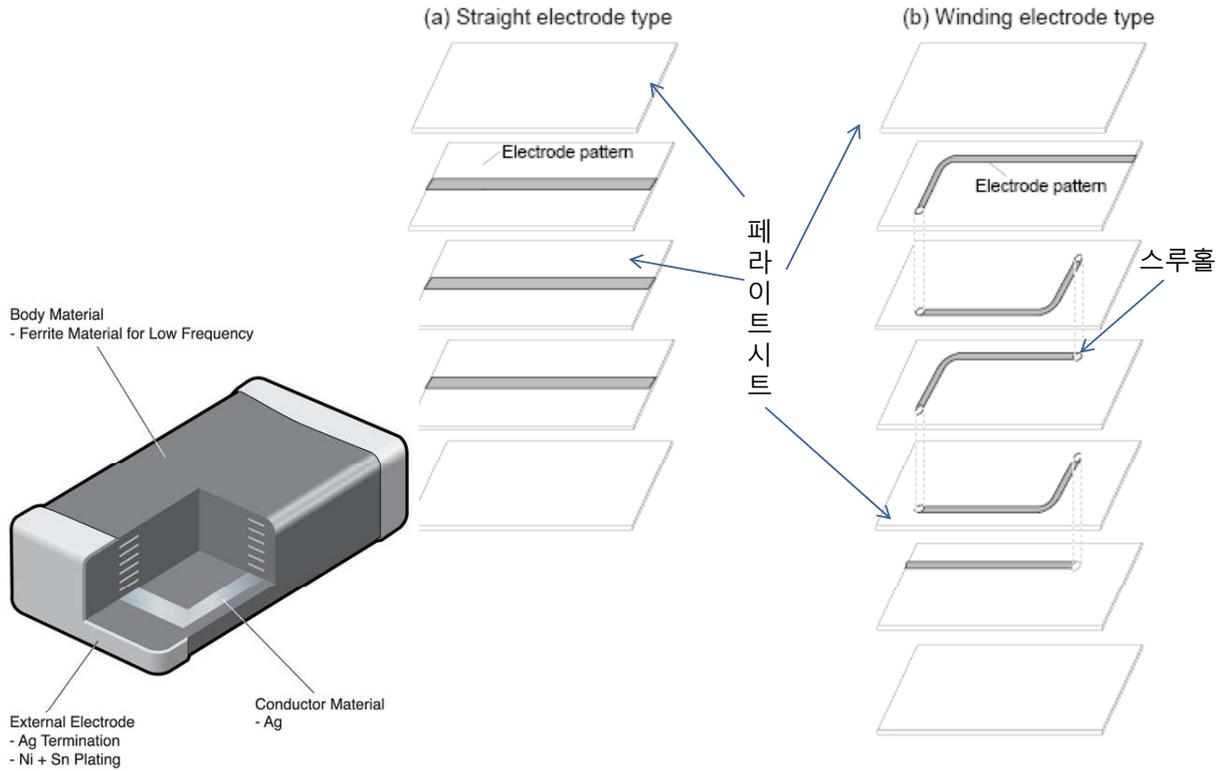
Power Bead를 통과시킨 신호파형은 저역에서의 인덕터(L)의 고역차단 특성으로 인해 신호의 적분현상이 나타난다.

따라서 제거시킬 노이즈의 대상이 전원쪽이냐 신호쪽이냐에 따라 그에 적합한 bead의 적용이 필요하다.

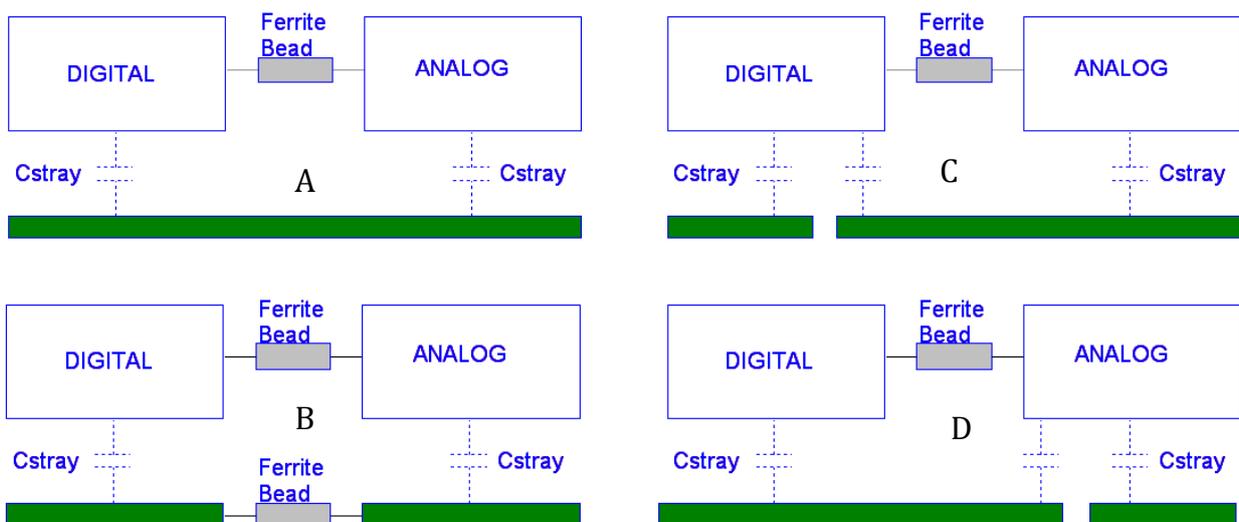


Coffee Break Bead의 주요 규격중에 특성임피던스를 100MHz에 대한 임피던스로 규정하고 있는데 이렇게 100MHz로 규정한 이유는 무얼까. 일반적으로 EMI/EMC에서 전도와 방사의 경계 주파수를 30MHz로 두고 있는데 EMI측면에서 영향이 큰 부분은 고주파 영역이며 따라서 업계 표준으로 100MHz를 기준한 임피던스를 일반적인 Bead의 특성 임피던스의 규격으로 정의하고 있다고 본다. 물론 이는 어떠한 자료에 의한 근거한 것이 아니며 필자의 상상일뿐...

3) 적층형비드와 권성형 비드의 내부 구조



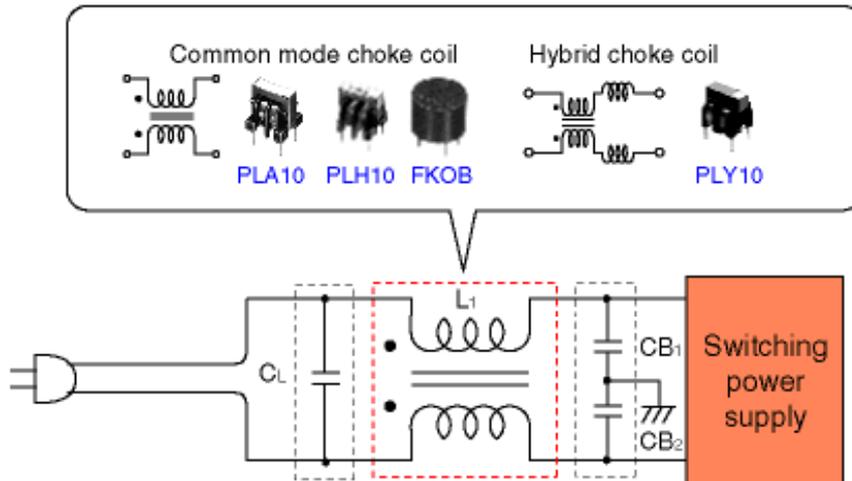
6. 접지처리시의 Bead 적용 예



노이즈가 심한 디지털 영역과 노이즈에 민감한 아날로그 영역은 반드시 전원단에는 Bead를 사용하여 디지털 전원단의 노이즈가 아날로그쪽으로 유입경로를 차단해야 하며 접지면의 경우 접지가 안정적인 경우는 A와 같이 설계할 수 있고 디지털과 아날로그 영역을 완전히 분리할 수도 있다.

디지털 영역과 아날로그 영역을 분리하더라도 접지부가 중첩되면 디지털 노이즈가 기생용량에 의해 고주파 노이즈가 아날로그 회로쪽으로 혼입할 우려가 크다. 따라서 가급적 디지털과 아날로그의 접지면도 분리를 하는 것이 바람직 하다.

7. Common mode Choke

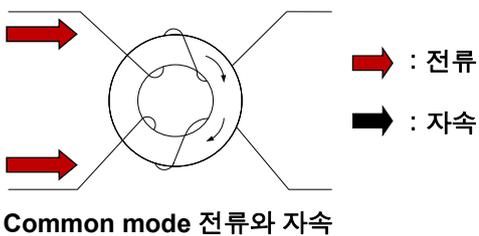


Symbol	Name	Function
L1	Common mode choke coil	Suppresses common mode noise.
CL	Across the line capacitor (X-capacitor)	Suppresses differential mode noise.
CB1 CB2	Line bypass capacitor (Y-capacitor)	Suppresses common mode noise and differential mode noise.

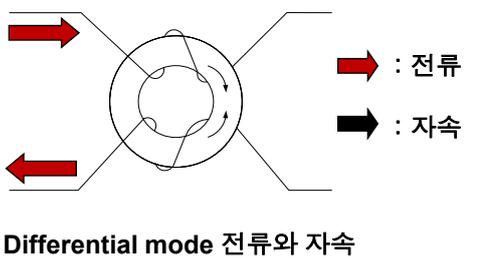
7-1. Common mode Choke 등가회로 및 원리 I



하나의 코어에 동일한 권수의 코일을 역방향으로 감겨져 있다



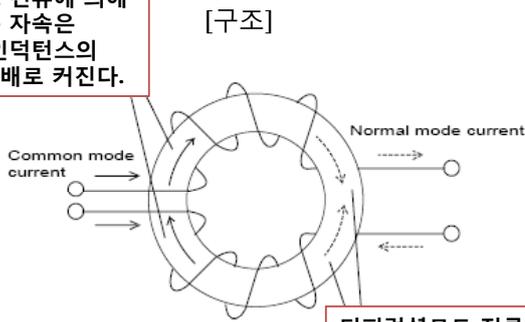
코먼모드 전류에 의해 발생하는 자속은 합쳐져 인덕턴스의 작용이 커진다



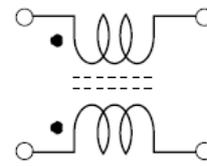
노멀모드 전류에 의해 발생하는 자속은 서로 상쇄되어 인덕턴스를 발생하지 않는다

7-2. Common mode Choke 등가회로 및 원리 II

코먼모드 전류에 의해 발생하는 자속은 합쳐져 인덕턴스의 작용이 2배로 커진다.

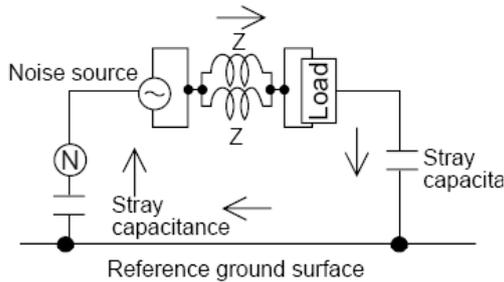


[등가회로]

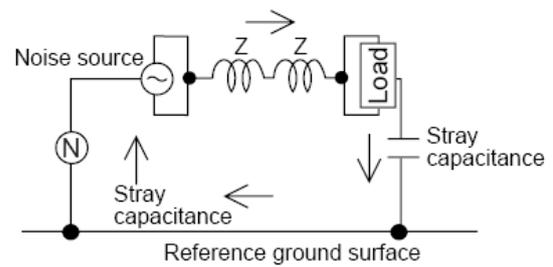


디퍼렌셜모드 전류에 의해 발생하는 자속은 서로 상쇄되어 인덕턴스를 발생하지 않는다

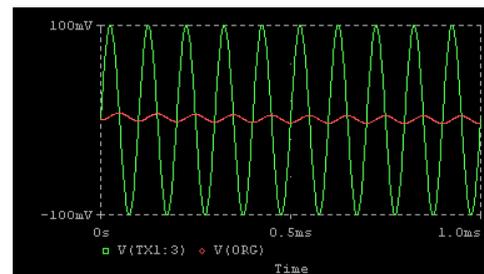
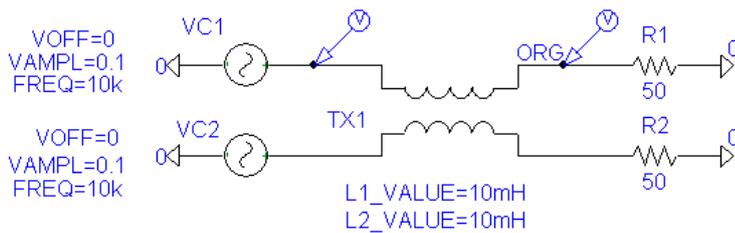
1) 일반 인덕터를 2개 사용한 경우



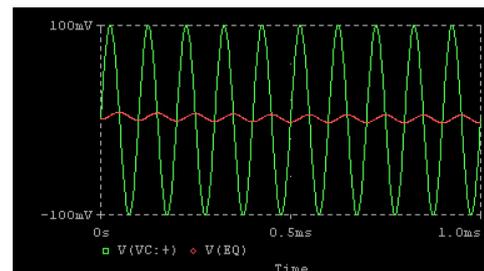
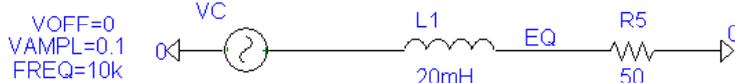
2) common mode choke 사용한 경우



7-3. Common mode Choke 등가회로

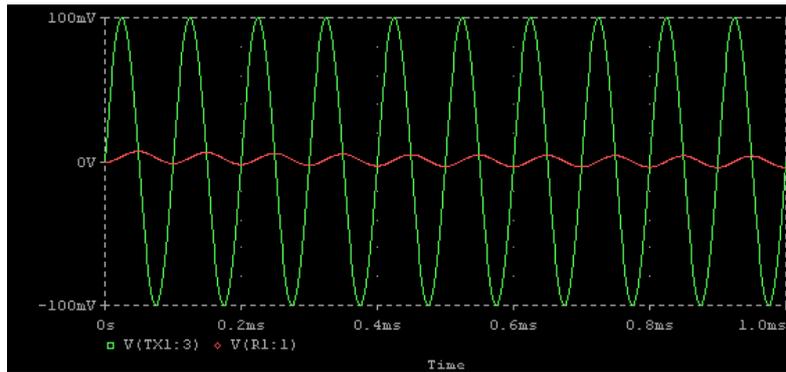
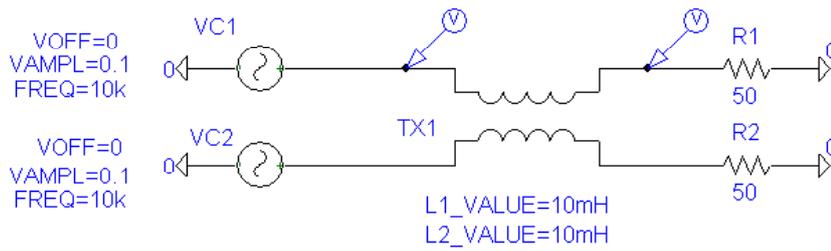


Coupling계수=1 등가회로

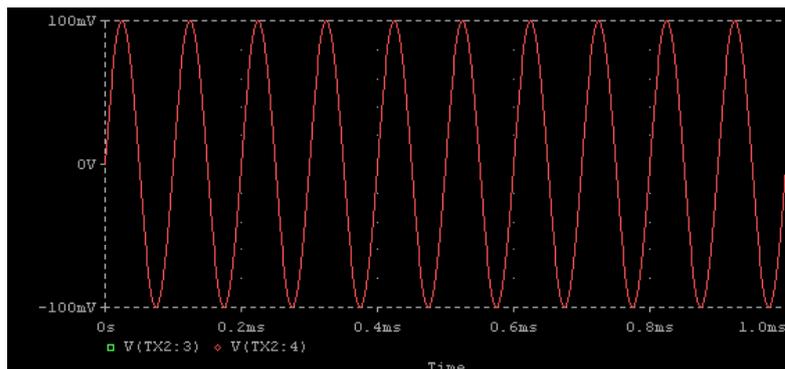
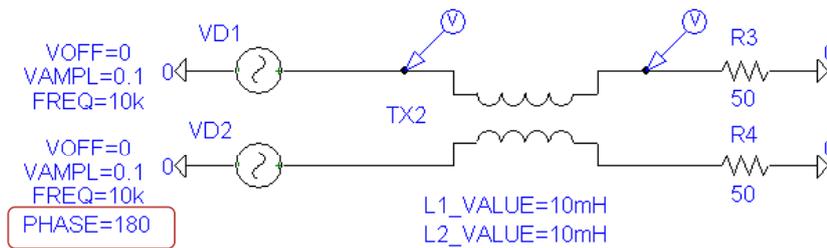


코먼모드 전류에 의해 발생하는 자속은 합쳐져 인덕턴스의 작용이 2배로 커지는 효과를 등가회로로 실험한 결과.

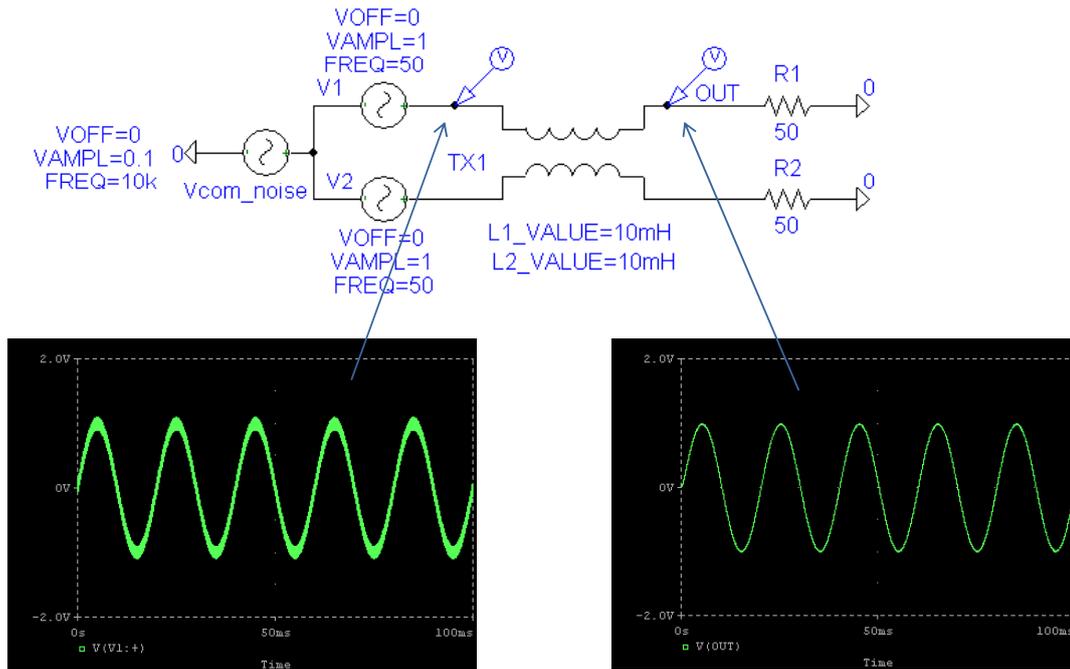
7-4. Common mode Choke의 동상노이즈에 대한 특성



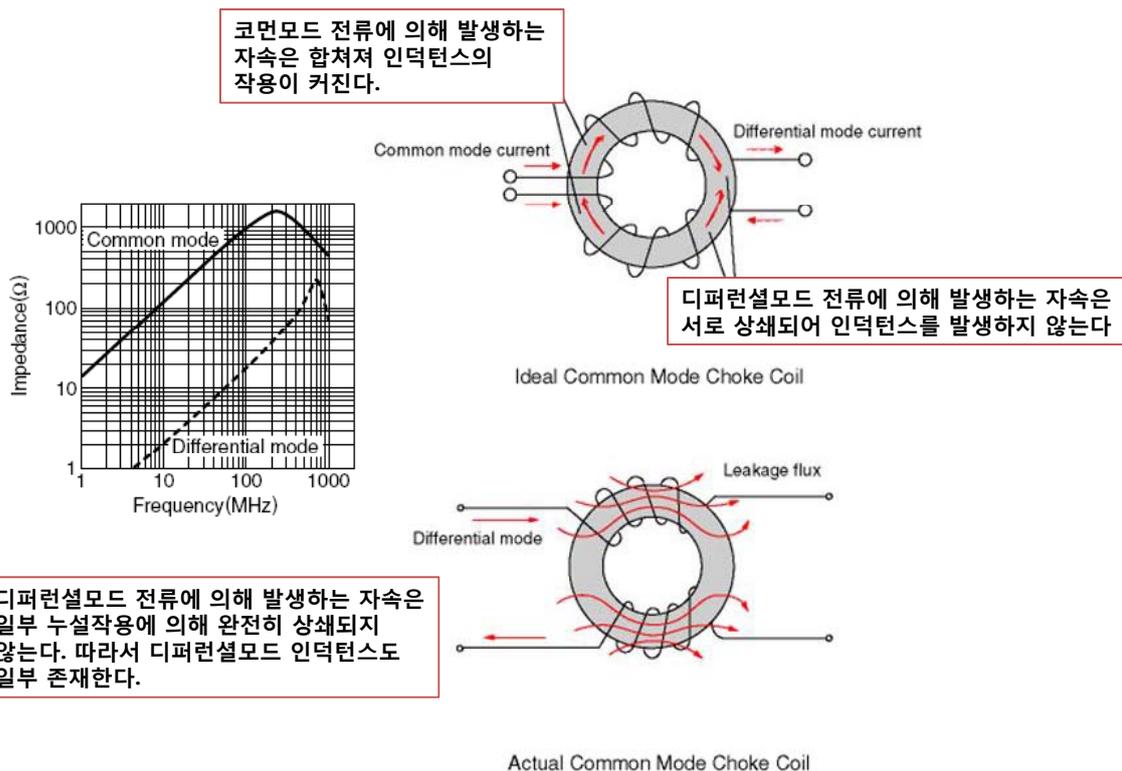
7-5. Common mode Choke의 역상노이즈에 대한 특성



7-6. Common mode Choke의 동상노이즈와 신호

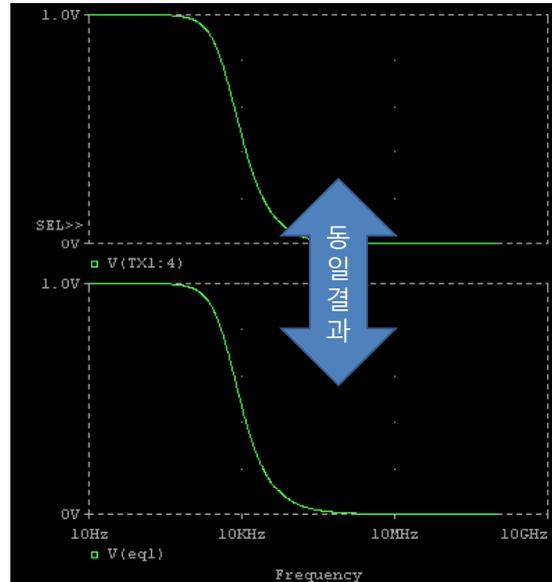
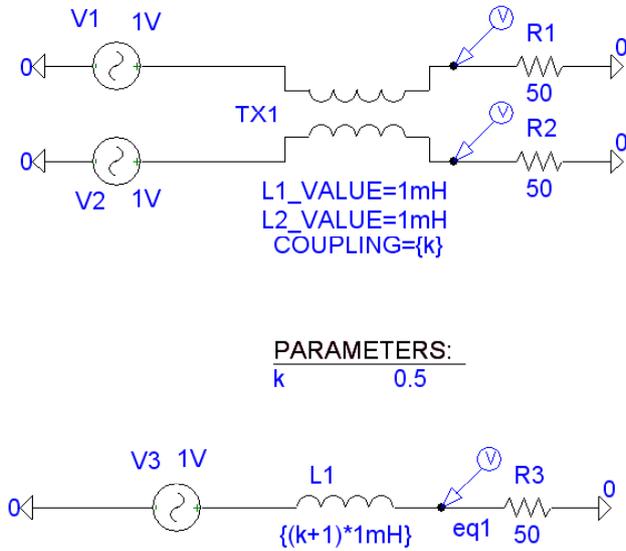


7-7. Common mode Choke의 이상적 모델과 실제 모델



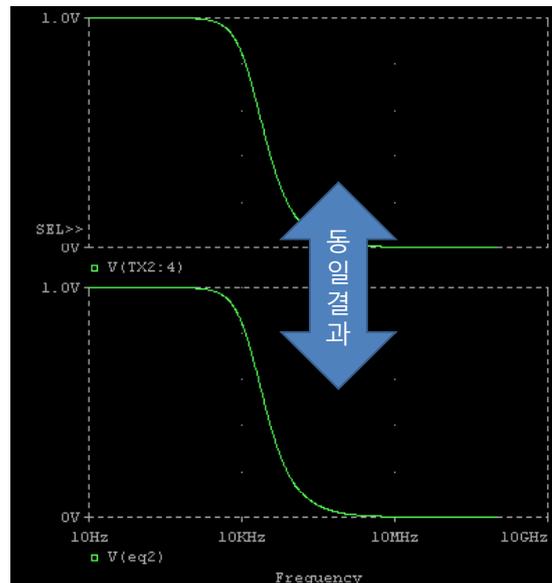
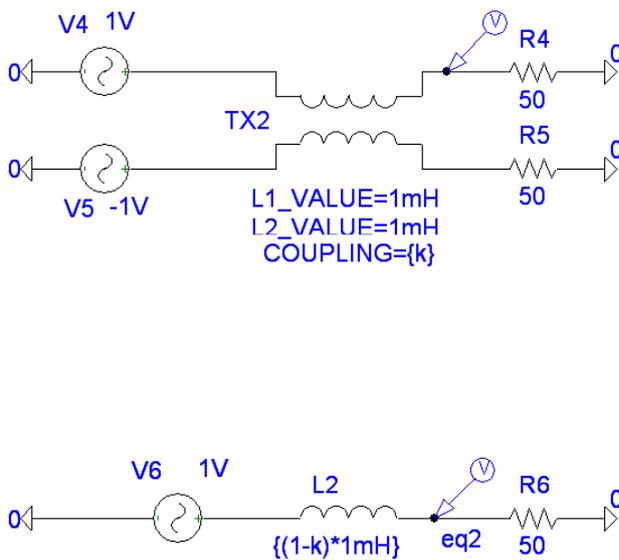
7-8. Common mode Choke의 결합계수와 Common mode등가 인덕턴스

(k+1)*인덕턴스값

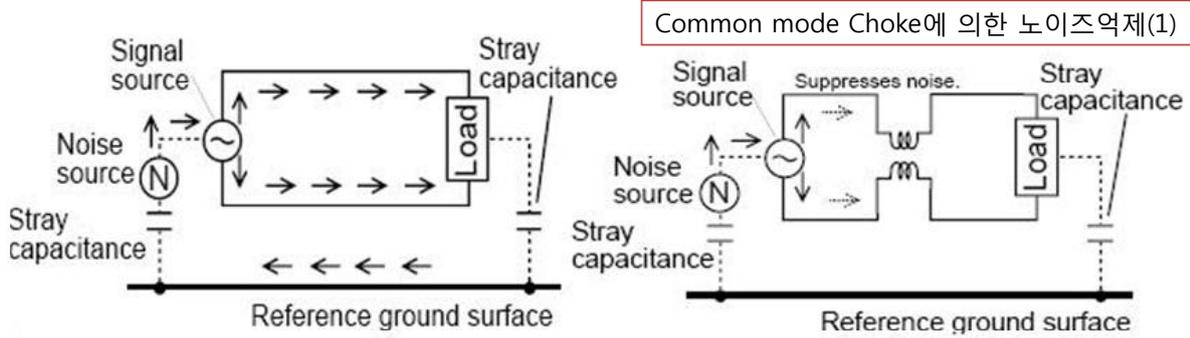


7-9. Common mode Choke의 결합계수(k)와 Differential mode 등가 인덕턴스

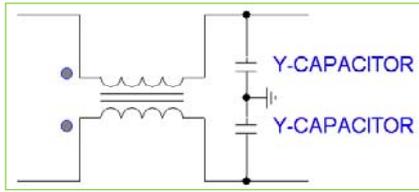
(1-k)*인덕턴스값



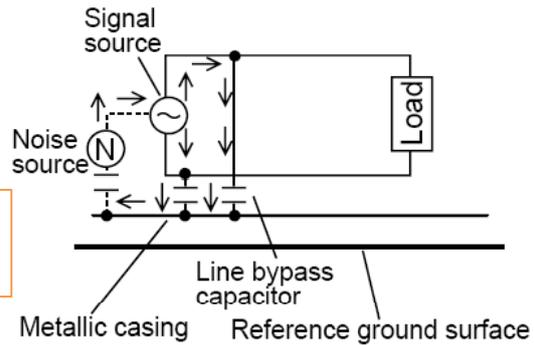
7-10. 코먼모드노이즈 제거 (Common mode Choke 와 X 콘덴서)



Common mode Choke에 의한 노이즈억제(1)

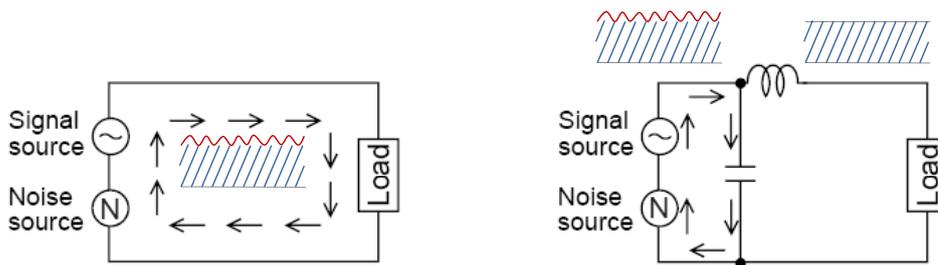


Y콘덴서 에 의한 노이즈억제(2)

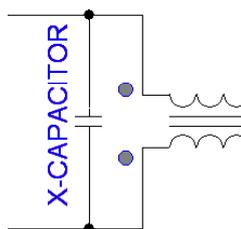


Coffee Break Y-커패시터라는 명칭은 커패시터 2개와 접지결선 모양이 Y형태라서 Y-커패시터라는 명칭을 사용한다고 필자는 생각함.

1) 디퍼런셜 모드노이즈 제거 (X 콘덴서)



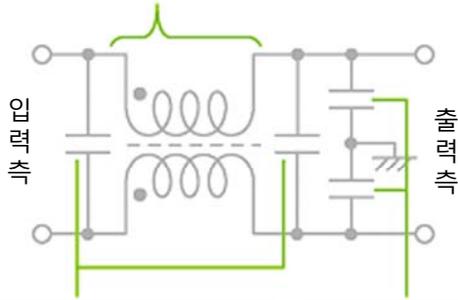
Differential mode 노이즈의 경우는 신호라인에만 노이즈가 발생하는 경우로 고주파 통과 소자인 바이패스 콘덴서에 의해 신호라인 타고 있는 노이즈는 접지(GND)로 바이패스되고 신호성분만 부하(Load)로 전달된다.



Coffee Break Differential Noise를 제거하기위해 두 라인 간에 Cross하여 구성되는 커패시터의 의미로 X-커패시터라는 명칭을 사용했다고 필자는 생각된다. 어쨌던 X-커패시터는 바이패스 콘덴서 역할을 한다고 볼 수있다.

2) Common mode Filter & Differential mode Filter

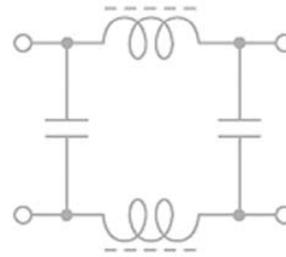
Common mode Choke & Filter



X콘덴서라 하며 디퍼런셜 모드 노이즈의 대책용이며 용량이 큰 필름콘덴서 등을 적용한다.

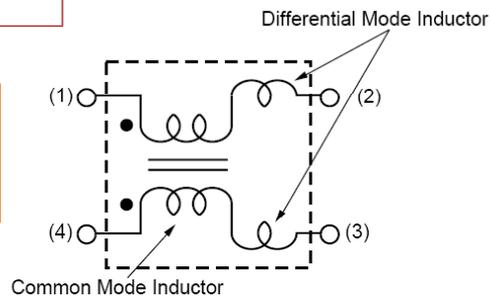
Y콘덴서라 하며 고주파의 코먼모드 노이즈를 접지로 보낸다. 세라믹 콘덴서 등을 사용한다.

Differential mode Filter

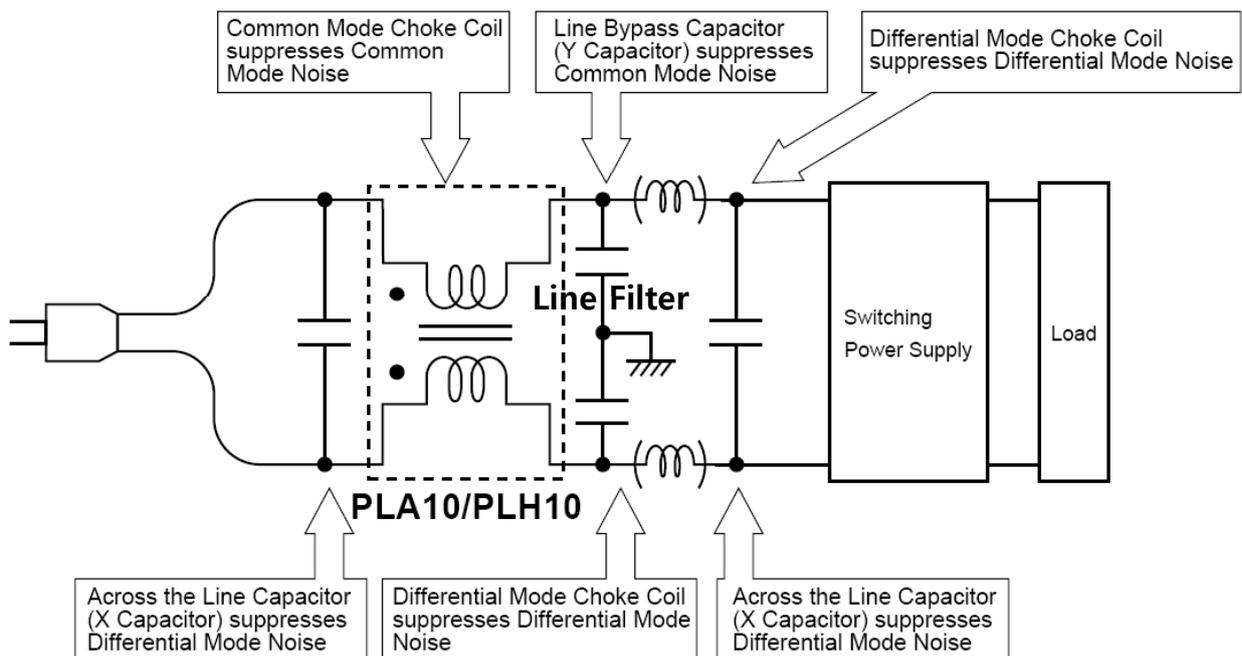


디퍼런셜모드 노이즈를 제거하기 위한 L,C type필터를 좌측의 코먼모드 필터와 조합하여 사용한 필터류도 있다.

 이러한 Common mode Filter와 Differential mode Filter를 결합할 수 있도록 구성된 type의 Choke를 하이브리드 Choke코일이라고 한다.



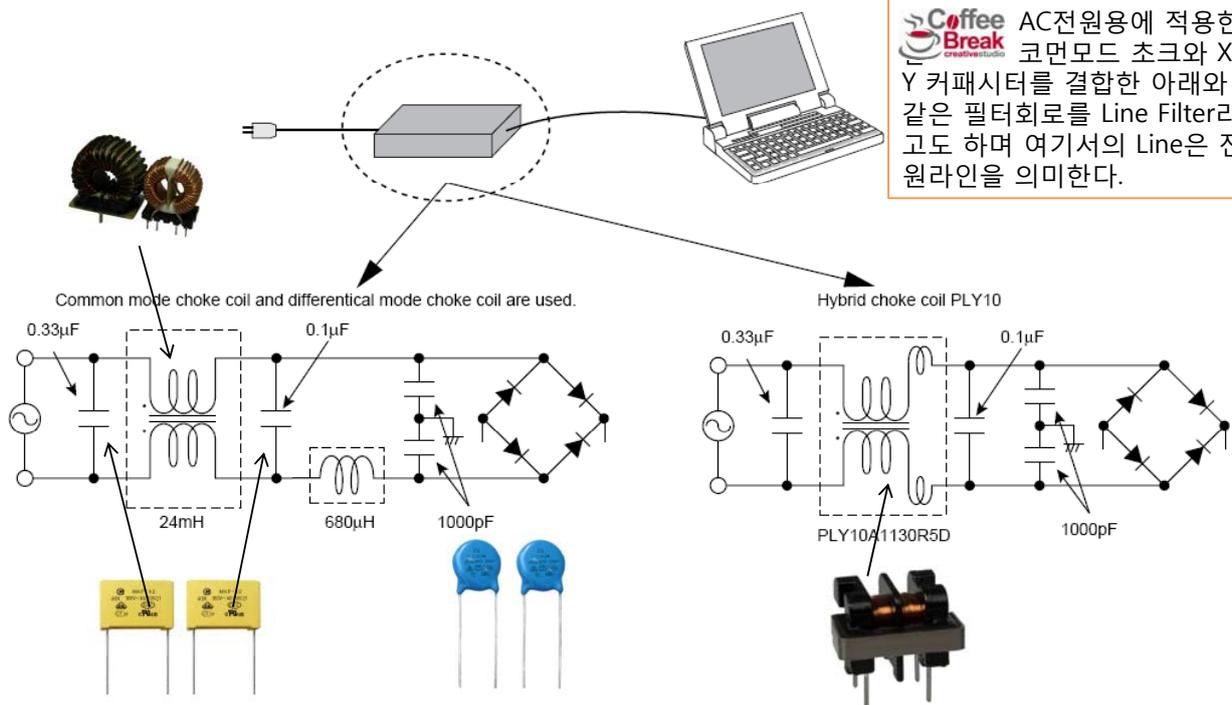
7-11. SMPS용 Line Filter



4. 노이즈 대책 부품

$$C = r \cdot e^n$$

7-12. NoteBook용 SMPS의 Line Filter

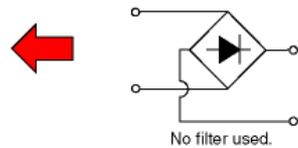
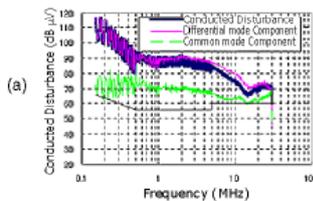


4. 노이즈 대책 부품

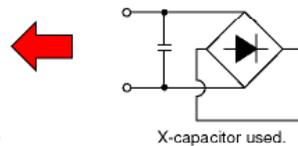
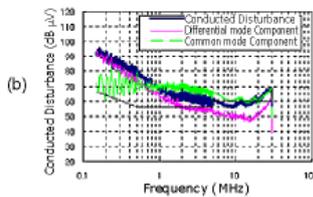
$$C = r \cdot e^n$$

7-13. SMPS 전원 입력단 대책 예

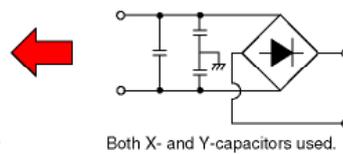
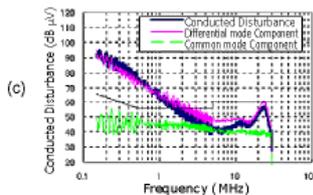
아무런 필터도 사용하지 않았을 때



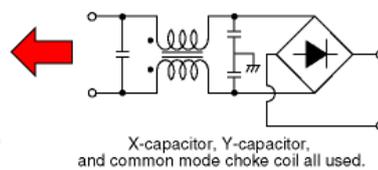
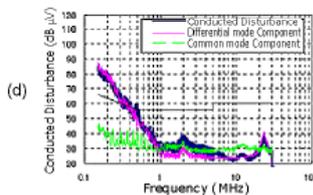
X-컨덴서만 적용시



X와 Y컨덴서만 동시 적용시



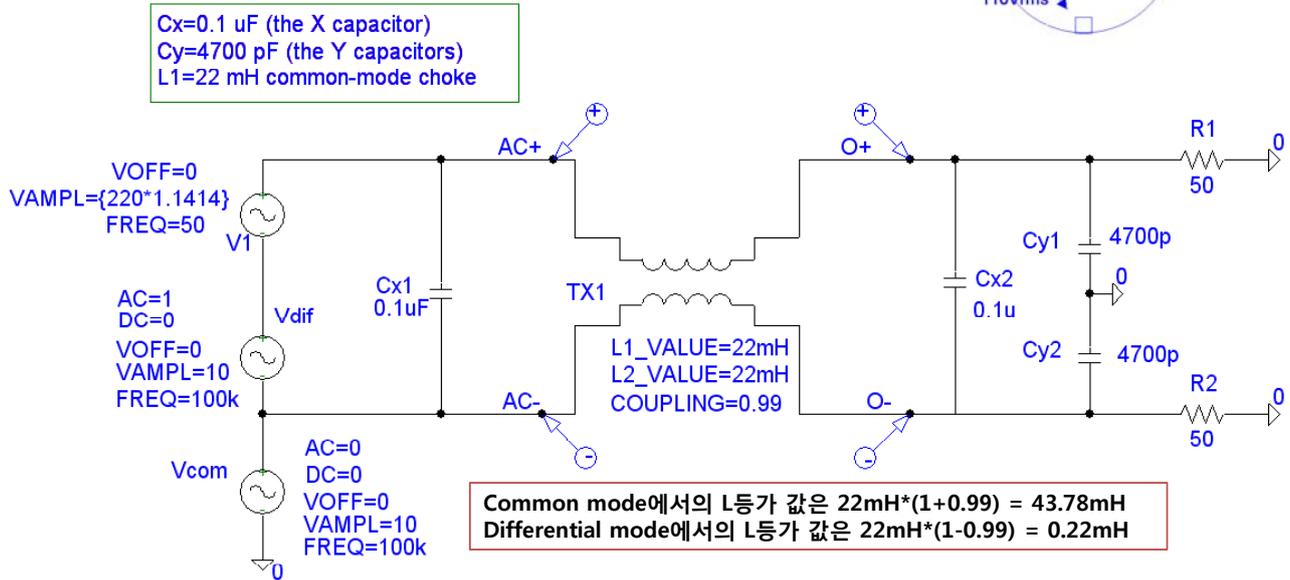
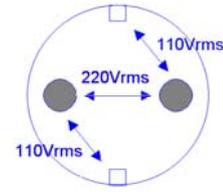
X와 Y컨덴서와 Common mode choke 모두 적용시



Examples of Confirming the Functions of Respective Noise Filters

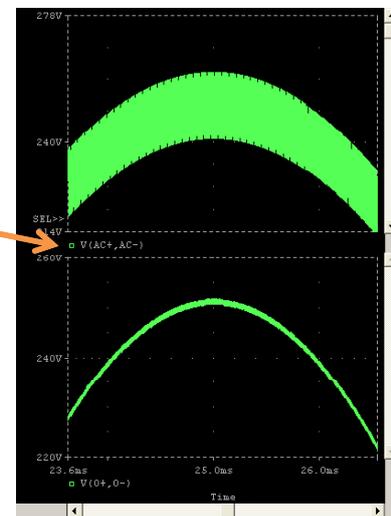
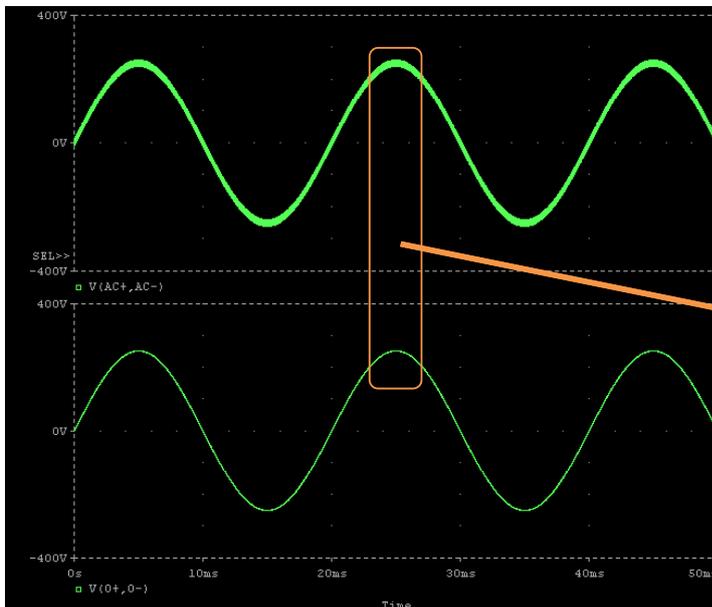
7-14. SMPS 전원 입력단 LINE Filter 설계 예

Common mode Noise(Vcom)과 Differential mode Noise(Vdif)를 220Vrms신호라인에 혼성시켜 AC입력단과 Line Filter출력단의 파형 비교



시뮬레이션 결과

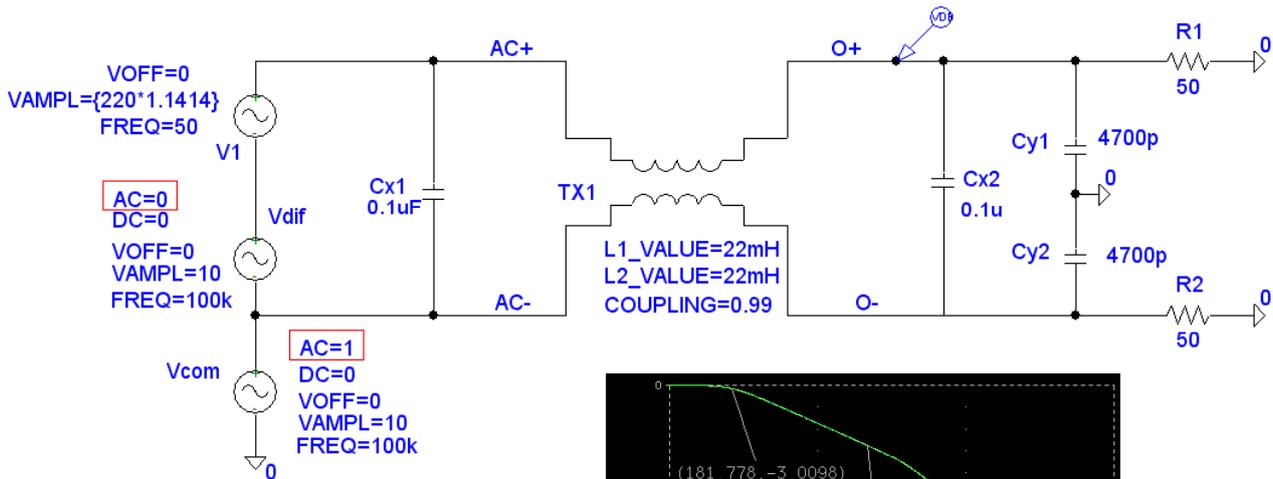
Common mode Noise(Vcom)과 Differential mode Noise(Vdif)가 AC부분에는 많이 혼입되어 보이나 라인필터를 거친결과 많이 감소되어 진다.



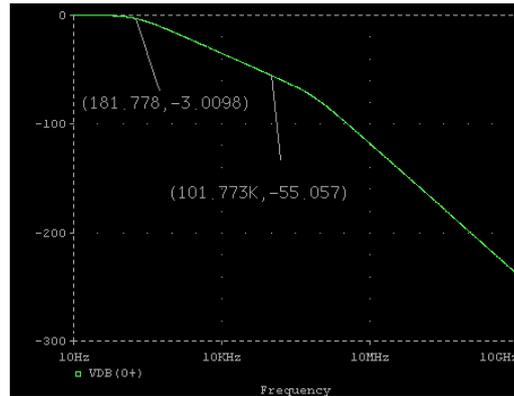
4. 노이즈 대책 부품

C = r·eⁿ

7-15. Line Filter의 Common mode Noise원에 대한 주파수 특성



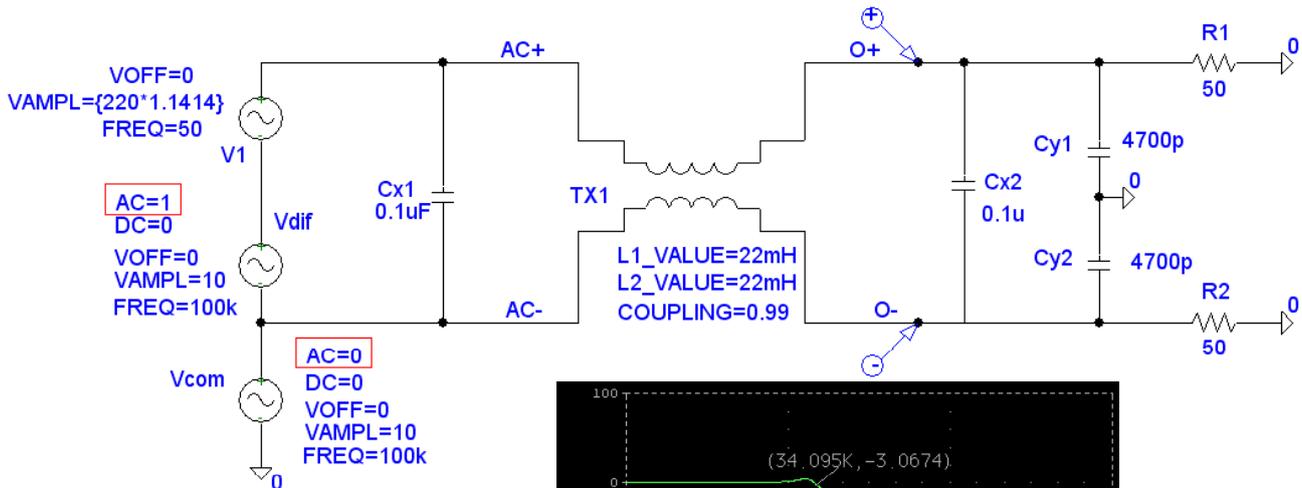
Common mode Noise원에 대한 주파수 특성을 보면 Cutoff 주파수(-3dB)가 180Hz 내외이며 100kHz 노이즈에 대해서는 -55dB 정도의 감쇄 특성을 보인다.



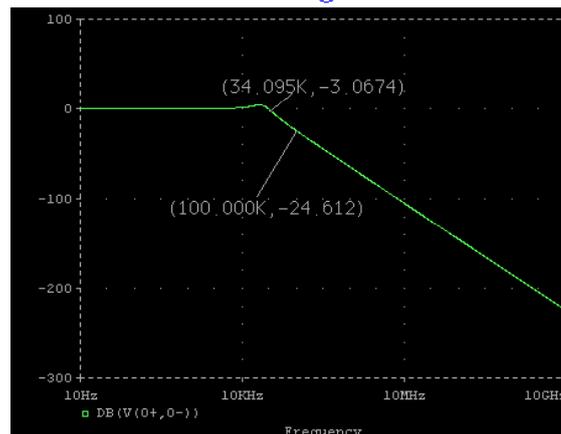
4. 노이즈 대책 부품

C = r·eⁿ

Line Filter의 Differential mode Noise원에 대한 주파수 특성



Differential mode Noise 원에 대한 주파수 특성을 보면 Cutoff 주파수(-3dB)가 34kHz 내외이며 100kHz 노이즈에 대해서는 -24dB 정도의 감쇄 특성을 보인다.



7-16. 고속 신호처리용 Common mode Choke

USB2.0용 Common mode Choke

USB 1.1

Signal > Low Frequency

Noise > High Frequency

 신호처리 부문에 사용되는 Common mode Choke는 전원용 Choke와 달리 결합계수(k)가 완전히 1에 가까워야 한다. 이는 신호 자체가 Differential형태이기 때문이다

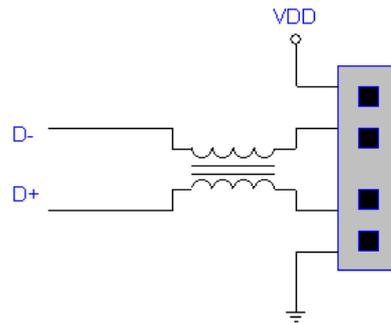
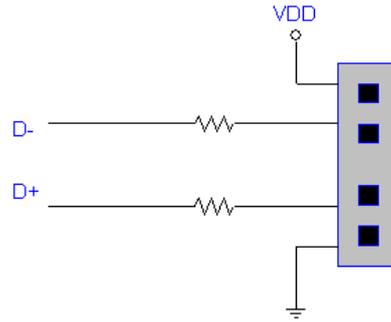
USB 2.0

Signal > High Frequency

> Differential mode

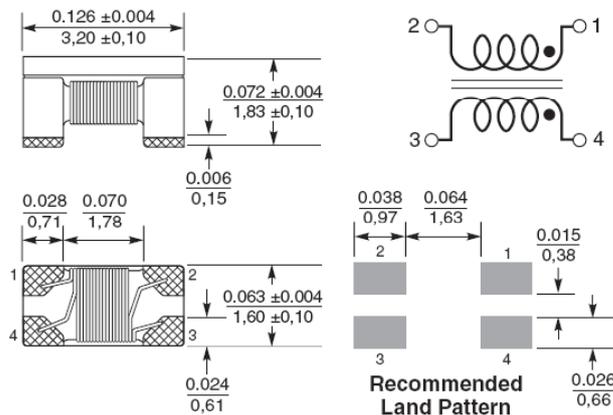
Noise > High and wide Frequency

> Common mode



1) USB2.0용 Common mode Choke

Part number ¹	Common mode impedance typ (Ohms)			Common mode attenuation typ (dB)			Inductance ² min (nH)	DCR max ³ (Ohms)	Isolation Vrms	Irms ⁴ (mA)
	10 MHz	100 MHz	500 MHz	10 MHz	100 MHz	500 MHz				
1206USB-371ML_	15	37	95	1.0	2.1	12.0	31	0.10	250	1000
1206USB-102ML_	30	100	200	1.5	4.2	19.0	66	0.14	250	850
1206USB-172ML_	55	170	345	2.3	6.8	26.0	107	0.18	250	700
1206USB-262ML_	85	265	545	3.0	9.7	31.0	161	0.22	250	600
1206USB-372ML_	125	370	775	4.7	12.0	33.0	226	0.26	250	600
1206USB-532ML_	170	530	1190	5.5	15.0	35.0	319	0.30	250	600
1206USB-672ML_	200	670	1500	7.3	16.5	33.0	412	0.34	250	500
1206USB-872ML_	265	870	2010	9.1	18.0	32.0	510	0.39	250	500
1206USB-113ML_	330	1100	2425	10.2	21.0	31.0	623	0.44	250	500



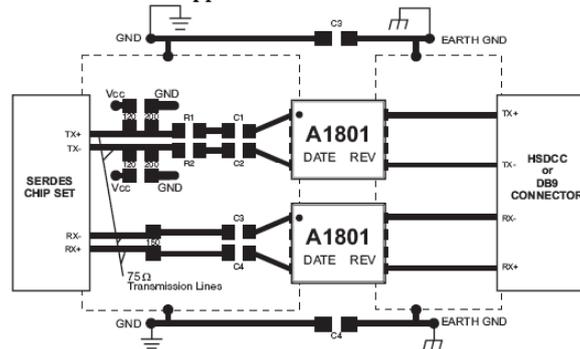
2) 광통신용 Common mode Choke



- Common Mode Attenuation from 200 MHz to 2.5 GHz
- Reduces radiated emissions and improves noise immunity
- 235°C Peak Reflow temperature rating
- Surface mount, auto-insertable package
- Industrial temperature range

Electrical Specifications @ 25°C — Operating Temperature -40°C to +85°C								
Part Number	Common Mode Attenuation (dB TYP)						Primary Inductance OCL (μH MIN)	DCR (Ω MAX)
	200 MHz	500MHz	1.0GHz	1.5GHz	2.0GHz	2.5GHz		
A1801	-11.0	-11.0	-11.0	-10.0	-9.0	-7.5	3.0	.15

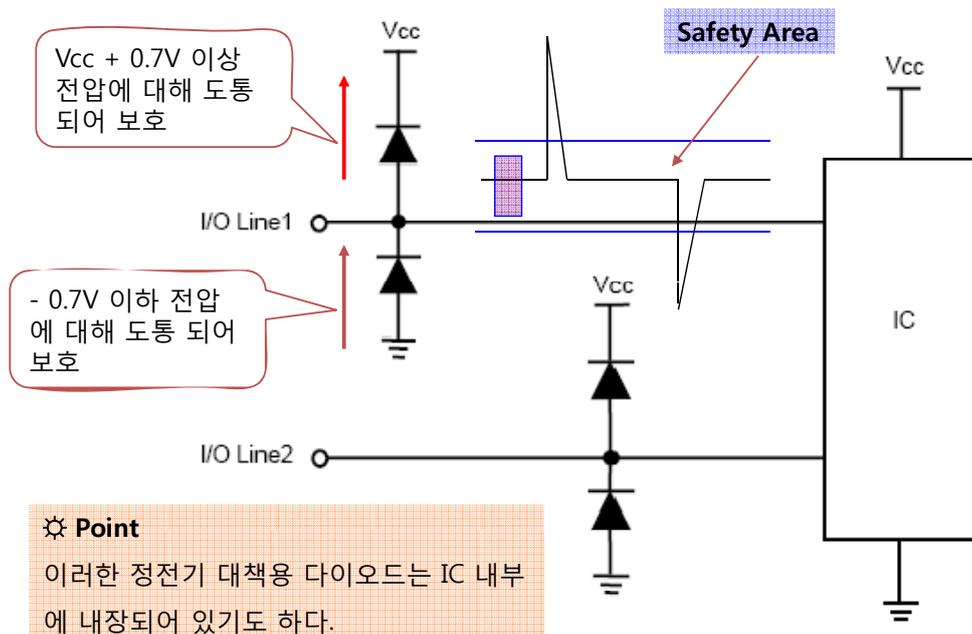
Typical Fibre Channel 150 Ω Application:



4. 노이즈 대책 부품

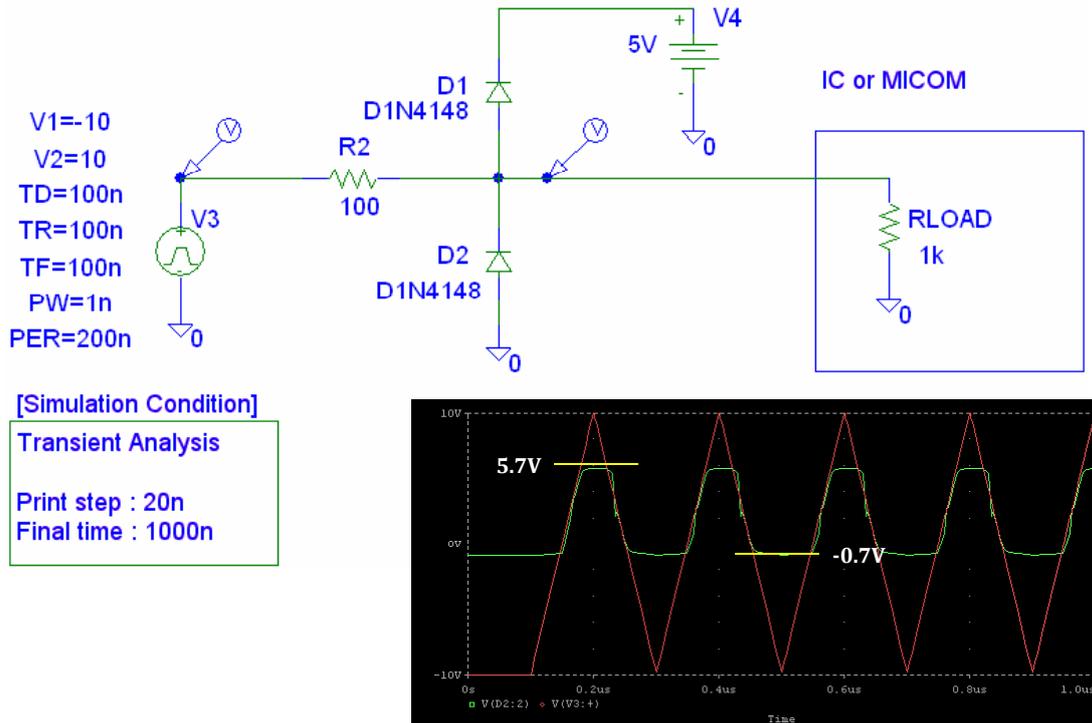
8. 정전기 대책

1) Diode방식



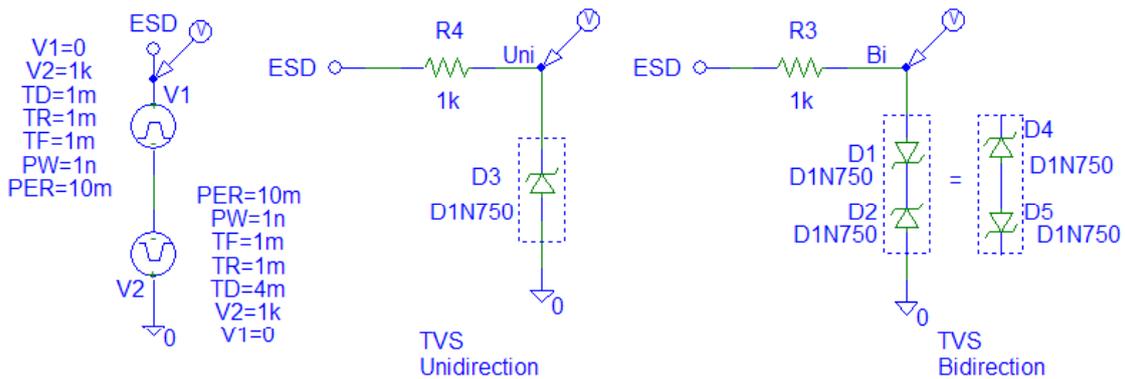
4. 노이즈 대책 부품

Diode를 이용한 정전기 대책 실험

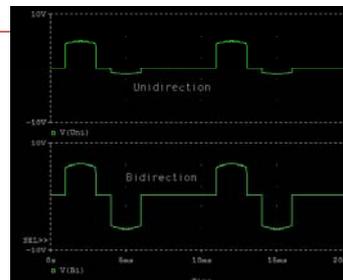
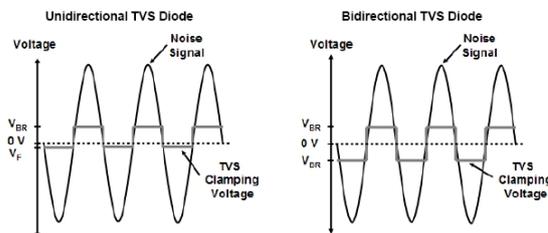


4. 노이즈 대책 부품

2) TVS Diode를 이용한 정전기 대책



TVS(Transient Voltage Suppression) Diode는 이상 고 전압으로 부터 회로를 보호하기 위해 적용하는 소자로 제너 다이오드의 등가회로의 형태를 가지며 Unidirection 과 Bidirection 두 가지 형태가 있다.



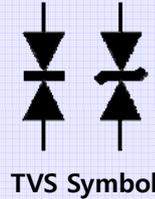
[TVS Symbol]



4. 노이즈 대책 부품

◆ TVS Diode 주요 규격

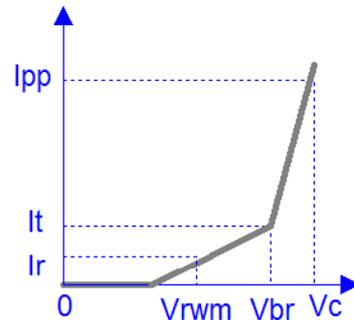
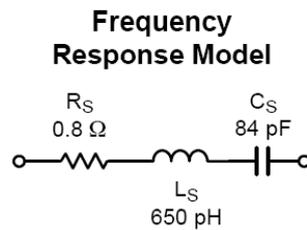
- VBR (Minimum breakdown voltage) : TVS가 낮은 impedance path로 되는 지점
- It (Test current) : Breakdown voltage 지점의 전류
- VRWM (Reverse stand-off voltage) : 역으로 인가할 수 있는 최대 직류전압
- IR (Maximum reverse leakage current) : 최대누설전류는 Working voltage에서 측정되는 최대전류.
- Ipp (Maximum peak pulse current) : 소자에 대한 최대허용 surge current
- VC (Maximum clamping voltage) : Ipp가 흐르는 최대 역 전압



TVS 다이오드는 일반적인 여러 개가 Array형태로 구성되며 2핀을 GND로 사용하면 Unidirection형태가 되고 1-5, 3-4간을 이용하면 Bidirection형태가 된다.

☼ Point

TVS의 교류등가 모델은 R, L, C의 직렬등가로 구성된다..



4. 노이즈 대책 부품

◆ TVS Diode 와 Varistor(Variable + Resistor)

TVS Diode와 Varistor는 동일한 역할을 하는 ESD 대책 부품이다. 그러나 구조적인 차이점으로 인해 Varistor가 다이오드에 비해 우수한 특성을 나타낸다. 즉, 다이오드는 하나의 p-n junction layer로 구성되어 있는 반면 바리스터는 수백 만개의 작은 p-n junction이 직-병렬로 연결되어 있는 구조이다. 따라서 다이오드는 최대 수천 회의 ESD에 견딜 수 있는 반면 Chip Varistor는 수만 회의 ESD에 견딜 수 있다. 또한 ESD에 반응하는 Turn on Time 역시 바리스터는 0.2~0.7nSec. 인 반면 다이오드는 0.7nSec. 이상 이다. Turn On Time이 중요한 이유는 ESD Wave가 0.7~1.0nSec. (Rising Time) 정도에 최대 에너지 값에 이르게 되므로 이전에 부품이 작동하는지의 여부가 효율적인 대책이 되느냐를 결정하기 때문.

특성	Varistor	TVS
ESD반복 특성	수만회이상	수천 회
Clamping Voltage	높음	낮음
Speed of response	0.2 ~ 0.7ns	0.7 ~ 5.0ns
Leakage Current	낮음	높음
Capacitance	높음	낮음
가격	낮음	높음

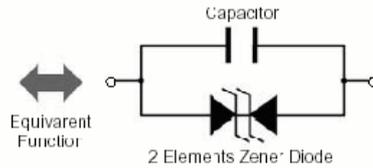
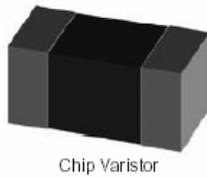
4. 노이즈 대책 부품

3) Varistor를 이용한 정전기 대책

☼ Point

Varistor의 등가 모델을 나타내며 사용전압이 정격전압을 넘지 않아야 하며 자체 누설 전류가 있으므로 높은 배리스터 전압 규격을 적용하면 누설전류를 줄일 수 있다. 또한 정전용량이 존재함으로 고주파 회로에선 유의필요.

EPCOS	TDK	Littlefuse	AVX	AMOTECH	SUNLORD
Multilayer Chip Varistor for General Use					
SIOV-CT/N0402	AVR-M1005	V-MLA0402	VC0402	AVL-02	SDV1005A
SIOV-CT/N0603	AVR-M1608	V-MLA0603	VC0603	AVL-03	SDV1608A
SIOV-CT/N0805	AVR-M2012	V-MLA0805	VC0805	AVL-05	SDV2012A
SIOV-CT/N1206		V-MLA1206	VC1206	AVL-06	SDV3216A
Multilayer Chip Varistor for ESD					
	AVR-M1005	V18MLE0402	VC04LC	AVLC-02	SDV1005E
	AVR-M1608	V18MLE0603	VC06LC	AVLC-03	SDV1608E
	AVR-M2012	V18MLE0805	VC08LC		SDV2012E
		V18MLE1206	VC12LC		SDV3216E
Multilayer Chip Varistor for High Speed					
	AVRL101	V0402MHS	VC04AG		SDV1005H
		V0603MHS	VC06AG		SDV1608H



Varistor Symbol



4. 노이즈 대책 부품

4) ESD대책 소자를 이용한 정전기 대책 사례

