



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2021-0092884
(43) 공개일자 2021년07월27일

(51) 국제특허분류(Int. Cl.)
H01L 21/311 (2006.01) H01L 21/3065 (2006.01)
(52) CPC특허분류
H01L 21/31116 (2013.01)
H01L 21/3065 (2013.01)
(21) 출원번호 10-2020-0006290
(22) 출원일자 2020년01월17일
심사청구일자 2020년01월17일

(71) 출원인
성균관대학교산학협력단
경기도 수원시 장안구 서부로 2066 (천천동, 성균관대학교내)
(72) 발명자
염근영
서울특별시 송파구 중대로 24, 203동 106호(문정동, 올림픽웨이빌리타운)
김기현
경기도 수원시 장안구 화산로 85, 129동 302호(천천동, 천천 푸르지오)
(뒷면에 계속)
(74) 대리인
남건필, 박종수, 차상윤

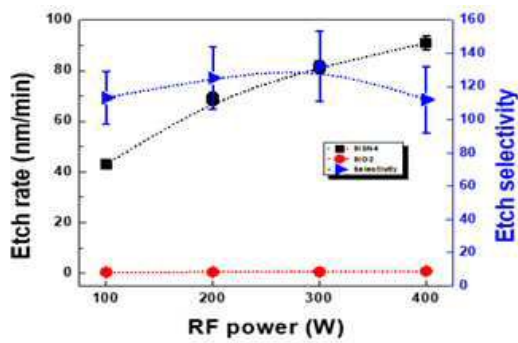
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법

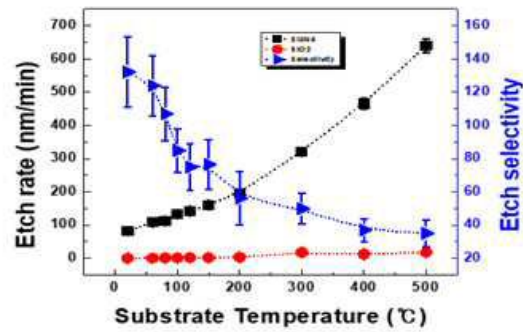
(57) 요약

본 발명은 탄소를 포함하지 않는 식각가스를 사용하여, 실리콘 산화막 대비 높은 식각 선택비를 갖고, 실리콘 질화막을 식각 잔여물 없이 식각할 수 있는 C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법에 관한 것으로, 반응성 라디칼을 사용하여 실리콘, 실리콘 질화막 및 실리콘 산화막을 포함하는 반도체 기판에서 실리콘 또는 실리콘 질화막을 선택적으로 식각하는 단계를 포함하고, 상기 식각가스는 탄소를 포함하지 않고, 2종 이상의 할로젠 원소를 포함하는 화합물 가스를 포함할 수 있다.

대표도 - 도1



Plasma etching according to RF power



Plasma etching according to Substrate temperature

(72) 발명자

이원오

경기도 화성시 동탄청계로 303-13, 1115동 101호(청계동, 신안인스빌 리베라 2차)

지유진

경기도 수원시 장안구 일월로66번길 9-15, 204호(천천동)

김두산

전라남도 해남군 송지면 강남길 115-4

김주은

경기도 수원시 장안구 일월로76번길 1-6(천천동)

길유정

서울특별시 양천구 목동중앙로13나길 55, 13동 102호(목동, 세림빌리지)

오지수

경기도 수원시 장안구 정자로42번길 52, 737동 903호(천천동, 비단마을 베스트타운)

성다인

경기도 수원시 장안구 덕영대로445번길 8(울전동)

이 발명을 지원한 국가연구개발사업

과제고유번호 1415163632

과제번호 20003665

부처명 산업통상자원부

과제관리(전문)기관명 한국산업기술평가관리원

연구사업명 소재부품산업미래성장동력(R&D)

연구과제명 3D NAND 산화막질화막 stack의 선택적 질화막 제거를 위한 건식 식각 공정 및 응용

기술 개발

기여율 1/2

과제수행기관명 성균관대학교산학협력단

연구기간 2019.04.01 ~ 2019.12.31

이 발명을 지원한 국가연구개발사업

과제고유번호 1711104815

과제번호 2016M3A7B4910429

부처명 과학기술정보통신부

과제관리(전문)기관명 한국연구재단

연구사업명 나노·소재기술개발(R&D)

연구과제명 고집적 신경세포 모방 소자 인터커넥션을 위한 초정밀 나노 공정기술 개발

기여율 1/2

과제수행기관명 성균관대학교

연구기간 2020.01.01 ~ 2020.12.31

명세서

청구범위

청구항 1

반응성 라디칼을 사용하여 실리콘, 실리콘 질화막 및 실리콘 산화막을 포함하는 반도체 기판에서 실리콘 또는 실리콘 질화막을 선택적으로 식각하는 단계;를 포함하고,

상기 식각가스는 탄소를 포함하지 않고, 2종 이상의 할로젠 원소를 포함하는 화합물 가스를 포함하는 것을 특징으로 하는,

C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법.

청구항 2

제1항에 있어서,

상기 식각가스는 하기 화학식 1 또는 화학식 2로 표시되는 화합물 가스를 포함하는 것을 특징으로 하는,

C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법.

[화학식 1]



상기 화학식 1에서, x는 1 내지 2, y는 1 내지 5, z는 0 내지 3의 정수이다.

[화학식 2]



상기 화학식 2에서, x는 1 내지 3의 정수이다.

청구항 3

제1항에 있어서,

상기 식각가스는 수소 원자를 포함하는 가스 또는 하기 화학식 3으로 표시되는 화합물 가스를 더 포함하는 것을 특징으로 하는,

C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법.

[화학식 3]



상기 화학식 3에서, x는 1 또는 2이고, y는 1이다.

청구항 4

제3항에 있어서,

상기 식각가스는 하기 화학식 1 또는 화학식 2로 표시되는 화합물 가스를 포함하고,

상기 수소 원자를 포함하는 가스는 NH_3 또는 H_2 를 포함하는 것을 특징으로 하는,

C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법.

[화학식 1]

$\text{Cl}_x\text{F}_y\text{O}_z$

상기 화학식 1에서, x는 1 내지 2, y는 1 내지 5, z는 0 내지 3의 정수이다.

[화학식 2]

BrF_x

상기 화학식 2에서, x는 1 내지 3의 정수이다.

청구항 5

반응성 라디칼을 사용하여 실리콘, 실리콘 질화막 및 실리콘 산화막을 포함하는 반도체 기판에서 실리콘 또는 실리콘 질화막을 선택적으로 식각하는 단계;를 포함하고,

상기 식각가스는 염소(Cl) 포함 가스 화합물 및 브롬(Br) 포함 가스 화합물 중 하나와 NF_3 를 포함하는 것을 특징으로 하는,

C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법.

청구항 6

제5항에 있어서,

상기 식각가스가 Cl_2 및 NF_3 를 포함하는 경우,

상기 Cl_2 및 NF_3 는 1 : 2 내지 6의 부피비로 포함되는 것을 특징으로 하는,

C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법.

청구항 7

제6항에 있어서,

상기 Cl_2 및 NF_3 는 1 : 2 내지 4의 부피비로 포함되는 것을 특징으로 하는,

C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법.

청구항 8

제6항에 있어서,

상기 식각하는 단계 후, 실리콘 산화막에 대한 실리콘 질화막의 식각비는 400 이상인 것을 특징으로 하는,

C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법.

청구항 9

제1항 내지 제8항 중 어느 한 항에 있어서,

상기 식각하는 단계 전에, 상기 반도체 기판에 산소 라디칼을 공급하여, 실리콘 질화막 및 실리콘 산화막에 의해 노출된 기판 상에 산화막을 형성하는 단계;를 더 포함하는 것을 특징으로 하는,

C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법.

청구항 10

제9항에 있어서,

상기 식각하는 단계 및 산화막을 형성하는 단계는, 적어도 1회 이상의 사이클로 수행되는 것을 특징으로 하는,

C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법.

청구항 11

제10항에 따른 실리콘 질화막 건식 식각 방법을 이용하여 반도체 소자를 제조하는 방법.

발명의 설명

기술 분야

[0001] 본 발명은 탄소를 포함하지 않는 식각가스를 사용하여, 실리콘 산화막 대비 높은 식각 선택비를 갖고, 실리콘 질화막을 식각 잔여물 없이 식각할 수 있는 C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법에 관한 것이다.

배경 기술

[0002] 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 식각 기술은 현재 반도체 주류 사업 중 하나인 3D NAND 소자 제작에 있어 매우 중요한 기술이며, 기존의 실리콘 질화막 식각 기술은 주로 가열된 인산을 이용한 습식 식각 방법이 사용되고 있다.

[0003] 하지만, 기존의 습식 식각 방법의 경우, 3D NAND 소자의 적층 단수가 높아지고 패턴이 더 미세해짐에 따라, 식각 용액이 표면 장력에 의해 패턴 내로 침투하게 되는 한계가 존재한다.

[0004] 또한, 불소 기반의 할로젠 화합물 가스(예를 들어, CF₄, NF₃ 등)를 이용한 건식 식각 연구가 진행되었으나, 느린 식각 속도, 실리콘 산화막 대비 낮은 식각 선택비를 가지며, 탄소를 포함하는 가스를 사용 시, 식각 후 실리콘 산화막 표면에 식각 잔여물이 형성되어, 추가 세정 공정이 필요하거나 혹은 3D NAND의 특성을 저하시키는 문제점이 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명의 일 목적은 탄소를 포함하지 않는 식각가스를 사용하여, 실리콘 산화막 대비 높은 식각 선택비를 갖고, 실리콘 질화막을 식각 잔여물 없이 식각할 수 있는 C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법을 제공하는 것이다.

[0006] 본 발명의 다른 목적은 상기 건식 식각 방법을 이용한 반도체 소자 제조 방법을 제공하는 것이다.

과제의 해결 수단

- [0007] 본 발명의 실시예에 따른 C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법은 반응성 라디칼을 사용하여, 실리콘, 실리콘 질화막 및 실리콘 산화막을 포함하는 반도체 기판에서 실리콘 또는 실리콘 질화막을 선택적으로 식각하는 단계;를 포함하고, 상기 식각가스는 탄소를 포함하지 않고, 2종 이상의 할로젠 원소를 포함하는 화합물 가스를 포함할 수 있다.
- [0008] 일 실시예에서, 상기 식각가스는 하기 화학식 1 또는 화학식 2로 표시되는 화합물 가스를 포함할 수 있다.
- [0009] [화학식 1]
- [0010] $C_xF_yO_z$
- [0011] 상기 화학식 1에서, x는 1 내지 2, y는 1 내지 5, z는 0 내지 3의 정수이다.
- [0012] [화학식 2]
- [0013] BrF_x
- [0014] 상기 화학식 2에서, x는 1 내지 3의 정수이다.
- [0015] 이때, 상기 식각가스는 수소 원자를 포함하는 가스 또는 하기 화학식 3으로 표시되는 화합물 가스를 더 포함할 수 있다.
- [0016] [화학식 3]
- [0017] N_xO_y
- [0018] 상기 화학식 3에서, x는 1 또는 2이고, y는 1이다.
- [0019] 구체적으로, 상기 식각가스는 상기 화학식 1 또는 화학식 2로 표시되는 화합물 가스를 포함하고, 상기 수소 원자를 포함하는 가스는 NH_3 또는 H_2 를 포함하는 것이 바람직하다.
- [0020] 한편, 본 발명의 다른 실시예에 따른 C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법은 반응성 라디칼을 사용하여, 실리콘, 실리콘 질화막 및 실리콘 산화막을 포함하는 반도체 기판에서 실리콘 또는 실리콘 질화막을 선택적으로 식각하는 단계;를 포함하며, 상기 식각가스는 염소(Cl) 포함 가스 화합물 및 브롬(Br) 포함 가스 화합물 중 하나와 NF_3 를 포함할 수 있다.
- [0021] 일 실시예에서, 상기 식각가스가 Cl_2 및 NF_3 를 포함하는 경우, 상기 Cl_2 및 NF_3 는 1 : 2 내지 6의 부피비, 더욱 바람직하게는 1 : 2 내지 4의 부피비로 포함될 수 있다. 이때, 상기 식각하는 단계 후, 실리콘 산화막에 대한 실리콘 질화막의 식각 선택비는 400 이상일 수 있다.
- [0022] 그리고, 상기 식각하는 단계 전에, 상기 반도체 기판에 산소 라디칼을 공급하여, 실리콘 질화막 및 실리콘 산화막에 의해 노출된 기판 상에 산화막을 형성하는 단계를 더 포함할 수 있다.
- [0023] 이때, 상기 식각하는 단계 및 산화막을 형성하는 단계는, 적어도 1회 이상의 사이클로 수행되는 것이 바람직하다.
- [0024] 한편, 본 발명의 다른 실시 형태로, 상기 건식 식각 방법을 이용한 반도체 소자 제조 방법을 들 수 있다.

발명의 효과

- [0025] 본 발명의 C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법에 따르면, 탄소를 포함하지 않는 식각가스를 사용하여, 3D NAND 소자의 실리콘 질화막/산화막 적층 구조에서 선택적으로 실리콘 질화막을 식각할 수 있으며, 용액을 이용하는 습식 식각 기술에서 발생하는 식각 후의 오염물질이 감소하여 환경적인 측면에서 이점을 가질 수 있다.
- [0026] 아울러, 본 발명의 건식 식각 방법을 이용한 반도체 소자 제조 방법에 따르면, 제조된 3D NAND 소자의 특성을 향상시킬 수 있고, 추후에도 상기 소자를 보다 미세화 할 수 있는 기반을 제공할 수 있다.

도면의 간단한 설명

- [0027] 도 1은 본 발명의 실시예 1에 따른 실리콘 산화막 및 실리콘 질화막의 식각 속도 및 선택비를 나타낸 도면이다.
 도 2는 본 발명의 실시예 1에 따른 실리콘 산화막 및 실리콘 질화막의 식각 전/후의 표면 거칠기를 도시한 도면이다.
 도 3은 본 발명의 실시예 2에 따른 실리콘 산화막 및 실리콘 질화막의 식각 속도 및 선택비를 나타낸 도면이다.
 도 4는 본 발명의 실시예 3에 따른 실리콘 산화막 및 실리콘 질화막의 식각 속도 및 선택비를 나타낸 도면이다.
 도 5는 본 발명의 실시예 4에 따른 실리콘 산화막 및 실리콘 질화막의 식각 속도 및 선택비를 나타낸 도면이다.
 도 6은 본 발명의 실시예 5에 따른 실리콘 산화막 및 실리콘의 식각 속도 및 선택비를 나타낸 도면이다.
 도 7은 본 발명의 실시예 6에 따른 실리콘 산화막 및 실리콘의 식각 속도 및 선택비를 나타낸 도면이다.
 도 8은 본 발명의 실시예 7에 따른 실리콘, 실리콘 산화막 및 실리콘 질화막의 식각 속도 및 선택비를 나타낸 도면이다.
 도 9는 본 발명의 실시예 8에 따른 식각 후의 반도체 기관의 SEM 이미지를 나타낸 도면이다.
 도 10은 본 발명의 비교예 1에 따른 실리콘, 실리콘 산화막 및 실리콘 질화막의 식각 속도 및 선택비를 나타낸 도면이다.
 도 11은 본 발명의 비교예 2에 따른 실리콘, 실리콘 산화막 및 실리콘 질화막의 식각 속도 및 선택비를 나타낸 도면이다.
 도 12는 본 발명의 실시예에 따른 실리콘 질화막 건식 식각 방법을 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0028] 이하, 첨부한 도면을 참조하여 본 발명의 실시예에 대해 상세히 설명한다. 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0029] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로서 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0030] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0031] 본 발명의 실시예에 따른 C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법은, 반응성 라디칼을 사용하여, 실리콘, 실리콘 질화막 및 실리콘 산화막을 포함하는 반도체 기관에서 실리콘 또는 실리콘 질화막을 선택적으로 식각하는 단계를 포함하고, 상기 식각가스는 탄소를 포함하지 않고, 2종 이상의 할로젠 원소를 포함하는 화합물 가스를 포함하는 것이 바람직하다.
- [0032] 일 실시예로, 상기 식각가스는 탄소를 포함하지 않고, 2종 이상의 할로젠 원소를 포함하는 화합물 가스를 포함하는 것이 바람직하며, 예를 들어, 하기 화학식 1 또는 화학식 2로 표시되는 화합물 가스를 하나 이상 포함할 수 있다.
- [0033] [화학식 1]
- [0034] C₁xF_yO_z
- [0035] 상기 화학식 1에서, x는 1 내지 2, y는 1 내지 5, z는 0 내지 3의 정수이다.

- [0036] [화학식 2]
- [0037] BrF_x
- [0038] 상기 화학식 2에서, x 는 1 내지 3의 정수이다.
- [0039] 즉, 상기 식각가스는 예를 들어, ClF , ClF_2 , ClF_3 , ClF_4 , ClF_5 , Cl_2FO_3 , BrF , BrF_2 , BrF_3 등의 화합물 가스를 사용할 수 있다.
- [0040] 또한, 상기 반응성 라디칼은 특별히 제한되지는 않으나, 식각가스의 플라즈마로부터 생성되는 것이 바람직하다.
- [0041] 일 실시예로, 플라즈마 장비를 사용하여 반응 챔버 내에 상기 식각가스의 플라즈마를 공급하면, 플라즈마로부터 생성된 반응성 라디칼에 의해, 실리콘 또는 실리콘 질화막의 식각이 이루어지게 되고, 실리콘 산화막은 상대적으로 식각이 이루어지지 않게 되어, 실리콘 산화막 대비 높은 식각 선택비를 확보할 수 있다.
- [0042] 이때, 플라즈마 장비로는 ICP, CCP, VHF-CCP 및 Microwave 플라즈마 소스 등을 사용할 수 있으며, 라디칼 밀도(Radical Density)를 제어하여 식각 공정에 사용할 수 있다. 또한, 상기 플라즈마 장비에 인가되는 RF 파워밀도(mW/cm^2)는 1000 내지 6000 mW/cm^2 인 것이 가장 바람직하나, 이에 제한되는 것은 아니다.
- [0043] 한편, 다른 실시예로, 상기 식각가스는 탄소를 포함하지 않고, 2종 이상의 할로젠 원소를 포함하는 화합물 가스에, 수소 원자를 포함하는 가스 또는 하기 화학식 3으로 표시되는 화합물 가스를 더 포함할 수 있다.
- [0044] [화학식 3]
- [0045] N_xO_y
- [0046] 상기 화학식 3에서, x 는 1 또는 2이고, y 는 1이다.
- [0047] 이때, 상기 식각가스는 상기 화학식 1 또는 화학식 2로 표시되는 화합물 가스를 하나 이상 포함할 수 있고, 상기 수소 원자를 포함하는 가스는 NH_3 또는 H_2 를 포함할 수 있다.
- [0048] 이때, 상기 식각가스를 기준으로, 상기 수소 원자를 포함하는 가스 또는 상기 화학식 3으로 표시되는 화합물 가스는 40% 이하의 부피비로 포함되는 것이 바람직하나, 이에 제한되는 것은 아니다.
- [0049] 식각가스를 제외한 나머지 공정은 상기 실시예와 동일한 방법으로 수행되기 때문에, 설명을 생략하도록 한다.
- [0050] 한편, 본 발명의 다른 실시예에 따른 C-free 할로젠 기반의 가스를 이용한 실리콘 산화막 대비 높은 식각 선택비를 갖는 실리콘 질화막 건식 식각 방법은, 반응성 라디칼을 사용하여, 실리콘, 실리콘 질화막 및 실리콘 산화막을 포함하는 반도체 기판에서 실리콘 또는 실리콘 질화막을 선택적으로 식각하는 단계;를 포함하며, 상기 식각가스는 염소(Cl) 포함 가스 화합물 및 브롬(Br) 포함 가스 화합물 중 하나와 NF_3 를 포함하는 것이 바람직하다.
- [0051] 구체적으로, 염소(Cl) 포함 가스 화합물은 Cl_2 인 것이 바람직하고, 브롬(Br) 포함 가스 화합물은 예를 들어, Br_2 , HBr 등을 포함할 수 있으나, 이에 제한되는 것은 아니다.
- [0052] 일 실시예로, 플라즈마 장비를 사용하여 반응 챔버 내에 상기 식각가스의 플라즈마를 공급하면, 플라즈마로부터 생성된 반응성 라디칼에 의해, 실리콘 또는 실리콘 질화막의 식각이 이루어지게 되고, 실리콘 산화막은 상대적으로 식각이 이루어지지 않게 되어, 실리콘 산화막 대비 높은 식각 선택비를 확보할 수 있다.
- [0053] 이때, 플라즈마 장비로는 ICP, CCP, VHF-CCP 및 Microwave 플라즈마 소스 등을 사용할 수 있으며, 라디칼 밀도(Radical Density)를 제어하여 식각 공정에 사용할 수 있다. 또한, 상기 플라즈마 장비에 인가되는 RF 파워밀도(mW/cm^2)는 1000 내지 6000 mW/cm^2 인 것이 가장 바람직하나, 이에 제한되는 것은 아니다.
- [0054] 일 실시예에서, 상기 식각가스가 Cl_2 및 NF_3 를 포함하는 경우, 상기 Cl_2 및 NF_3 는 1 : 2 내지 6의 부피비로 포함되는 것이 바람직한데, NF_3 의 부피비가 2 미만인 경우, $Cl_xF_yO_z$ (x 는 1 내지 2, y 는 1 내지 5, z 는 0 내지 3의 정수) 계열의 식각가스에서 Cl 대비 F의 비율이 낮아짐에 따라, 식각 속도가 지나치게 감소되어 식각 효율이 떨어지게 되고, NF_3 의 부피비가 6을 초과하는 경우에는 Cl 대비 F의 비율이 높아짐에 따라 실리콘 산화막 대비 실리콘 질화막의 식각 선택비가 낮아지게 때문이다. 따라서, 높은 식각 속도, 식각 선택비를 갖기 위해, 상기 Cl_2

및 NF_3 는 1 : 2 내지 6 의 부피비, 더욱 바람직하게는 1 : 2 내지 4 의 부피비로 포함될 수 있다.

[0055] 위와 같은 부피비로 식각가스가 포함될 때, 상기 식각하는 단계 후, 실리콘 산화막에 대한 실리콘 질화막의 식각 선택비는 약 400 이상으로 나타나며, 특히, Cl_2 및 NF_3 가 1 : 2 내지 3 의 부피비로 포함되는 경우, 식각 선택비가 무한대로 나타나, 높은 식각 선택비를 가질 수 있다.

[0056] 한편, 도 12를 참조하면, 본 발명은 식각하는 단계 전에, 상기 반도체 기판에 산소 라디칼을 공급하여, 실리콘 질화막 및 실리콘 산화막에 의해 노출된 기판 상에 산화막을 형성하는 단계를 추가로 포함할 수 있다.

[0057] 구체적으로, 상기 산소 라디칼은 실리콘 질화막 및 실리콘 산화막에 의해 노출된 반도체 기판의 폴리실리콘을 SiO_2 의 형태로 산화시켜, 기판 상에 산화막을 형성할 수 있다. 따라서, 식각하는 단계에서 반도체 기판의 폴리실리콘이 식각되는 것을 방지할 수 있다.

[0058] 또한, 이러한 식각하는 단계 및 산화막을 형성하는 단계는, 적어도 1회 이상의 사이클로 수행됨으로써, 반도체 기판의 폴리실리콘이 식각되는 것을 방지하면서, 실리콘 산화막 대비 실리콘 질화막을 선택적으로 식각할 수 있다.

[0059] 한편, 본 발명의 다른 실시 형태로, 상기 건식 식각 방법을 이용한 반도체 소자 제조 방법을 들 수 있으며, 반도체 소자는 예를 들어, 3D NAND 소자일 수 있다.

[0060] 이하 본 발명의 다양한 실시예들 및 실험예들에 대해 상술한다. 다만, 하기의 실시예들은 본 발명의 일부 실시예에 불과한 것으로서, 본 발명이 하기 실시예들에 한정되는 것으로 해석되어서는 아니된다.

[0061] **실시예 1**

[0062] ClF_3 를 식각가스로 이용하여 기판 온도 및 플라즈마 발생을 위한 RF 파워를 변화시키면서 반도체 기판에 식각 공정을 진행하고, 그 결과를 도 1에 도시하였다.

[0063] 도 1을 참조하면, 상기 기판의 온도가 증가함에 따라, 실리콘 산화막 대비 식각 선택비는 감소하는 경향을 나타냈으며, 기판의 온도가 25℃일 때, 실리콘 산화막 대비 식각 선택비는 130 이상으로 나타나, 우수한 식각 선택비를 나타낸 것을 알 수 있다.

[0064] 또한, RF 파워를 변화시킨 결과를 살펴보면, RF 파워가 증가함에 따라, 식각 속도는 증가하나, 식각 선택비는 비교적 일정한 것을 확인할 수 있다.

[0065] 도 2는 실시예 1에 따른 실리콘 산화막 및 실리콘 질화막의 식각 전/후의 표면 거칠기를 도시한 도면이다.

[0066] 도 2에 도시된 바와 같이, 식각 공정 전/후의 실리콘 질화막의 표면 거칠기는 유사한 값을 나타냈으며, 탄소 및 폴리머 계열의 불순물 층이 관찰되지 않아, 실리콘 산화막의 표면에 식각 잔여물이 형성되지 않은 것을 알 수 있다.

[0067] **실시예 2**

[0068] RF 파워 300 W, 공정 압력 200mTorr의 조건하에, ClF_3 를 식각가스로 이용하여 기판 온도를 변화시키면서 반도체 기판에 식각 공정을 진행하고, 그 결과를 도 3에 도시하였다.

[0069] 도 3을 참조하면, 전 범위에서 실리콘 산화막 대비 식각 선택비는 400 이상으로 나타나, 우수한 식각 선택비를 나타낸 것을 알 수 있다.

[0070] **실시예 3**

[0071] ClF_3 및 H_2 를 혼합한 혼합가스를 식각가스로 이용하여 H_2 가스의 부피비를 0 내지 40%로 변화시키면서 반도체 기판에 식각 공정을 진행하고, 그 결과를 도 4에 도시하였다.

[0072] 도 4를 참조하면, 상기 H_2 가스의 부피비가 증가함에 따라, 실리콘 산화막 대비 식각 선택비는 증가하는 경향을 나타냈으며, H_2 가스의 부피비가 40% 인 경우, 실리콘 산화막 대비 식각 선택비는 180 이상으로 나타나, 우수한 식각 선택비를 나타낸 것을 알 수 있다.

[0073] **실시예 4**

[0074] ClF_3 및 NH_3 를 혼합한 혼합가스를 식각가스로 이용하여 NH_3 가스의 부피비를 0 내지 40%로 변화시키면서 반도체 기판에 식각 공정을 진행하고, 그 결과를 도 5에 도시하였다.

[0075] 도 5를 참조하면, 상기 NH_3 가스의 부피비가 10 내지 40%인 범위에서 부피비가 증가함에 따라 선택도가 증가하는 경향을 보였으며, 특히 NH_3 가스의 부피비가 40% 인 경우, 실리콘 산화막 대비 식각 선택비는 200 이상으로 나타나, 우수한 식각 선택비를 나타낸 것을 알 수 있다.

[0076] **실시예 5**

[0077] ClF_3 및 NO 를 혼합한 혼합가스를 식각가스로 이용하여 NO 가스의 부피비를 0 내지 40%로 변화시키면서 반도체 기판에 식각 공정을 진행하고, 그 결과를 도 6에 도시하였다.

[0078] 도 6을 참조하면, 상기 NO 가스의 부피비가 증가함에 따라, 실리콘 산화막 대비 실리콘 식각 선택비는 증가하는 경향을 나타냈으며, NO 가스의 부피비가 40% 인 경우, 실리콘 산화막 대비 식각 선택비는 2500 이상으로 나타나, 우수한 식각 선택비를 나타낸 것을 알 수 있다.

[0079] **실시예 6**

[0080] ClF_3 및 N_2O 를 혼합한 혼합가스를 식각가스로 이용하여 N_2O 가스의 부피비를 0 내지 40%로 변화시키면서 반도체 기판에 식각 공정을 진행하고, 그 결과를 도 7에 도시하였다.

[0081] 도 7을 참조하면, 상기 N_2O 가스의 부피비가 증가함에 따라, 실리콘 산화막 대비 실리콘 식각 선택비는 감소하는 경향을 나타냈으며, N_2O 가스의 유량비가 40% 인 경우에도, 실리콘 산화막 대비 식각 선택비는 180 이상으로 나타나, 우수한 식각 선택비를 나타낸 것을 알 수 있다.

[0082] **실시예 7**

[0083] Cl_2 및 NF_3 를 혼합한 혼합가스를 식각가스로 이용하여 Cl_2 및 NF_3 가스의 부피비를 1 : 0.5 내지 4로 변화시키면서 반도체 기판에 식각 공정을 진행하고, 비교예로 NF_3 만을 식각가스로 이용하여 식각 공정을 진행하여, 그 결과를 도 8에 도시하였다.

[0084] 도 8을 참조하면, 비교예의 경우, 실리콘 산화막 대비 식각 선택비는 약 100으로 나타났고, Cl_2 및 NF_3 가스가 1 : 4의 부피비인 경우 실리콘 산화막 대비 식각 선택비는 약 400 이상으로 나타났으며, 1 : 2의 부피비, 1 : 3의 부피비의 경우 무한대로 나타나, 비교예에 비해 Cl_2 가 포함된 식각가스를 사용한 실시예가 훨씬 우수한 식각 선택비를 나타낸 것을 알 수 있었다. 특히 1 : 2, 및 1 : 3의 부피비로 혼합한 식각가스는 식각 선택비가 무한대로 나타나, 가장 높은 식각 선택비를 갖는 것으로 확인되었다.

[0085] **실시예 8**

[0086] HBr 및 NF_3 를 혼합한 혼합가스를 식각가스로 이용하여 반도체 기판에 식각 공정을 진행하고, 식각 후의 반도체 기판의 SEM 이미지를 도 9에 도시하였다.

[0087] 도 9에 나타난 바와 같이, $\text{Si}_3\text{N}_4/\text{SiO}_2$ 의 적층 구조에서, 래터럴(lateral) 방향으로 선택적으로 실리콘 질화막이 식각된 것을 확인할 수 있다.

[0088] **비교예 1**

[0089] NF_3 를 식각가스로 이용하여 기판 온도를 변화시키면서 반도체 기판에 식각 공정을 진행하고, 그 결과를 도 10에 도시하였다.

[0090] 도 10을 참조하면, 상기 기판의 온도가 증가함에 따라, 실리콘 산화막 대비 식각 선택비는 감소하는 경향을 나타냈으며, 기판의 온도가 25℃ 일 때, 실리콘 산화막 대비 식각 선택비는 100 이상으로 나타난 것을 알 수 있었다.

[0091] **비교예 2**

[0092] NF_3 및 H_2 를 혼합한 혼합가스를 식각가스로 이용하여 H_2 가스의 부피비를 0 내지 40%로 변화시키면서 반도체 기판

에 식각 공정을 진행하고, 그 결과를 도 11에 도시하였다.

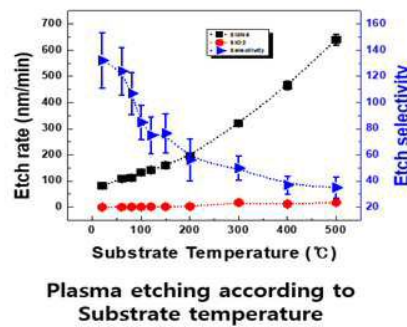
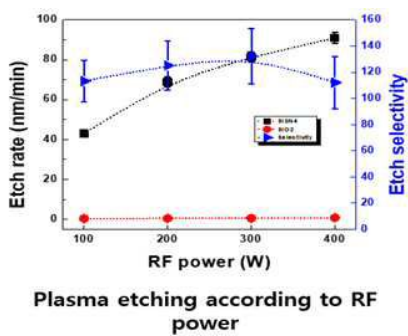
[0093] 도 11을 참조하면, 상기 H₂ 가스의 부피비가 0% 에서 20% 로 증가함에 따라, 실리콘 산화막 대비 식각 선택비는 증가하는 경향을 나타냈으며, 20% 이상의 범위에서는 다시 감소하는 경향을 나타냈다.

[0094] 또한, H₂ 가스의 부피비가 20% 인 경우에, 가장 높은 실리콘 산화막 대비 식각 선택비 특성을 나타냈으며, 약 130 이상으로 나타난 것을 알 수 있다.

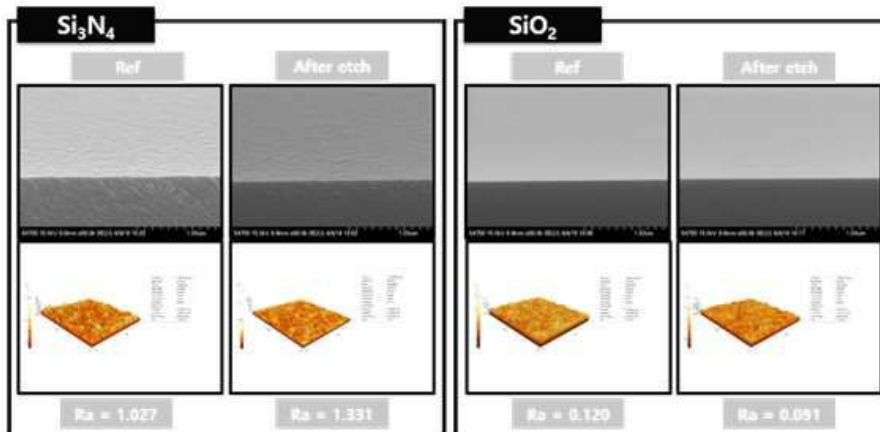
[0095] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허 청구 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면

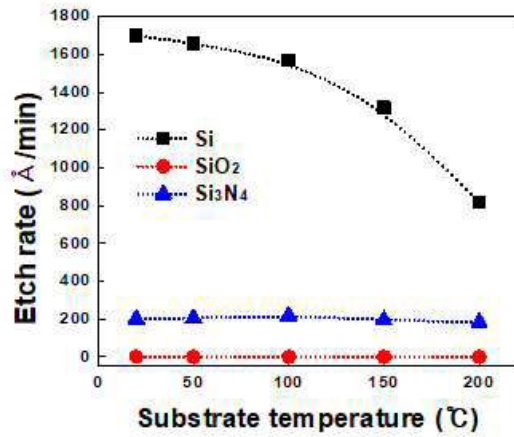
도면1



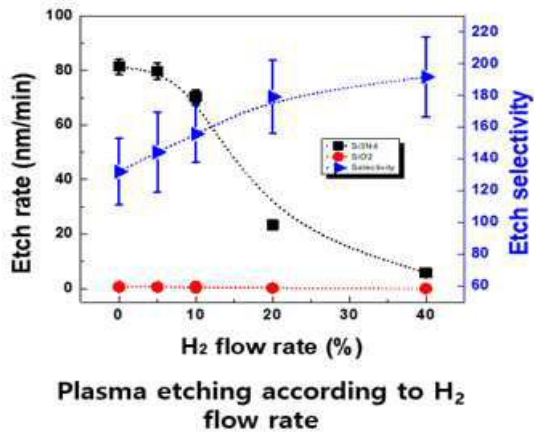
도면2



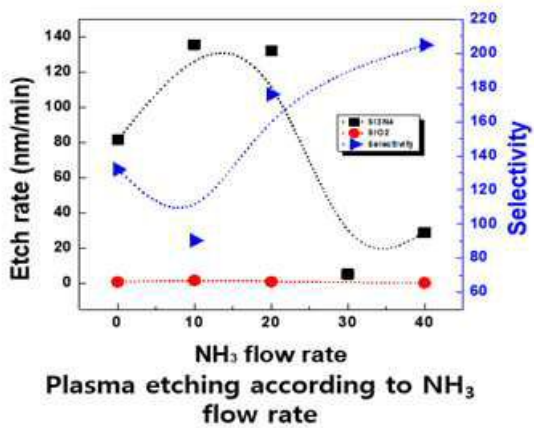
도면3



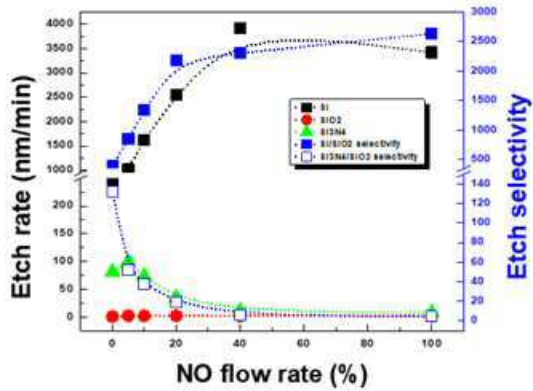
도면4



도면5

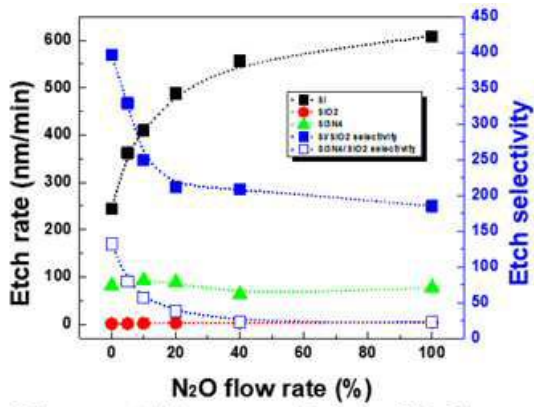


도면6



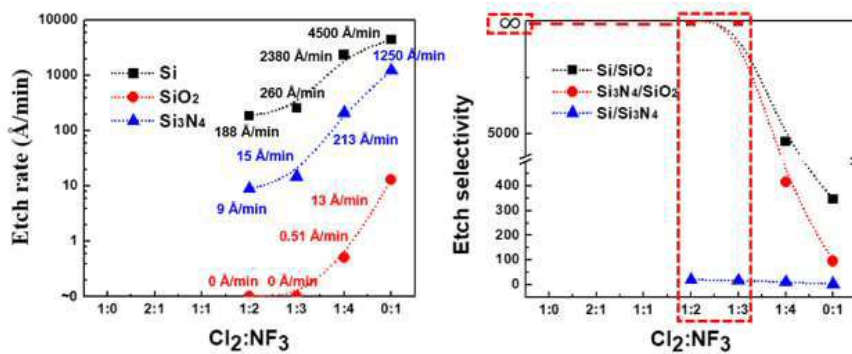
Plasma etching according to N₂O flow rate

도면7

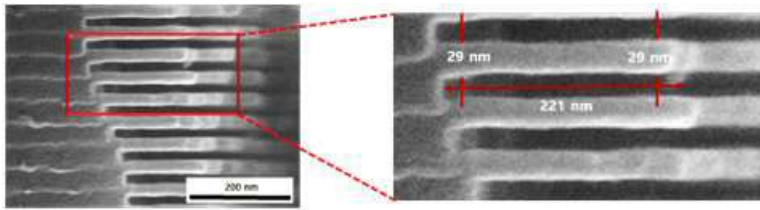


Plasma etching according to NO flow rate

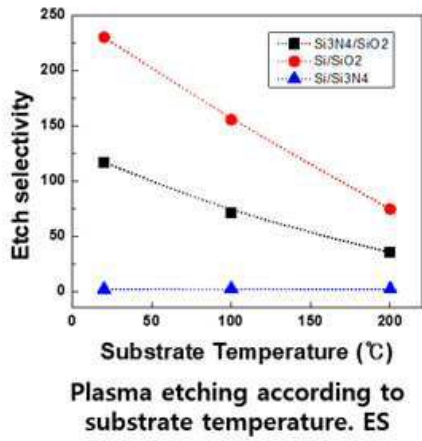
도면8



도면9



도면10



도면11

